

# 고에너지 비소 이온주입후 2단계 열처리시 2차결합에 대한 연구

11-10-8

## A Study on Secondary Defects in Silicon after 2-step Annealing of the High Energy <sup>75</sup>As<sup>+</sup> Ion Implanted Silicon

윤상현\*, 광계달\*\*

(Sahng-Hyun Yoon, Kae-Dal Kwack)

### Abstract

Intrinsic and proximity gettering are popular processes to get higher cumulative production yield and usually adopt multi-step annealing and high energy ion implantation, respectively. In order to test the combined processes of these, high energy <sup>75</sup>As<sup>+</sup> ion implantation and 2-step annealing process were adopted. After the ion implantation followed by 2-step annealing, the wafers were cleaved and etched with Wright etchant. The morphology of cross section on samples was inspected by FESEM. The concentration profile of As was measured by SRP. The location and type of secondary defects inspected by HRTEM were dependent on the 1st annealing temperatures. That is, a line of dislocations located at 1.5 $\mu$ m apart from the surface at 600 $^{\circ}$ C 1st annealing was changed to some dislocation lines or loops nearby the surface at 1000 $^{\circ}$ C. The density of dislocation line was reduced but the size of the defects was enlarged as the temperature increased.

**Key Words(중요용어)** : High Energy Ion Implantation (고에너지 이온주입), 2-step Annealing (2단계 열처리), Surface Morphology (표면 형상), Dislocation Loop (환전위)

### 1. 서 론

반도체 기술의 급격한 발달로 초고집적회로의 설계규칙이 점차 줄어들고 있으며, 이에 따른 소자의 구조가 매우 복잡해지고 공정기술은 다양해졌으며 해결해야할 될 문제가 많아지고 있다. 이와 관련하여 실리콘 웨이퍼에 요구되는 제 규격은 더욱 엄격해지고 있으며 그 중의 하나로 실리콘 웨이퍼내의 산소원자농도를 들 수 있다. 산소의 존재로 이후에

이어지는 소자의 제조과정에서 산소석출물(oxygen precipitates)이 형성된다. 이 석출물들이 소자가 형성되는 활성영역에서 멀리 놓이게 하는 intrinsic gettering에 대한 보고가 있었으며<sup>1)</sup>, 열처리에 기인한 미세결합에 대한 연구도 있었다<sup>2),3)</sup>. 3단계 열처리(High-Low-High temp.)시 격자간 산소농도 분포 변화와 denuded zone쪽의 변화에 대해서도 연구되었다<sup>4),5)</sup>. 한편 고에너지 이온주입후 발생한 많은 1차결합은 열처리 과정에서 이들이 서로 결합하여 보다 크고 다른 형태의 결합, 예를들어 막대기 모양 결합, 선전위, 환전위, 적층결합등의 2차결합이 되는데 이에 대한 연구가 있었고<sup>6),7)</sup>, 이를 이용하여 웨이퍼 표면 부근의 중금속을 Rp(Projected Range)부근으로 모으는 proximity gettering 방법도 시도되었다<sup>8),9)</sup>

\* : 두원공과대학 전자과

\*\* : 한양대학교 공과대학 전자전기공학부

(서울특별시 성동구 행당동 17, Fax: 294-6429,

E-mail: kwack@shira.hanyang.ac.kr)

1998년 7월 4일 접수, 1998년 8월 10일 심사완료

그러나 고에너지 이온주입후 2단계 열처리시의 2차 결합 및 산소석출에 대해서는 아직도 알려진 바가 적다.

본 논문에서는 고농도 도핑이 된 에피탁살(epitaxial) 웨이퍼와 저농도 도핑이 된 p-type 웨이퍼에 고에너지 이온주입을 하고 2단계 아닐링시 2차 결합의 변화를 조사했으며 고에너지 이온주입유무에 따른 표면 부근의 단면 형상을 조사하였다.

### 2. 실험 방법

시편은 CZ(Czochralski)방법으로 제조된 p-type 웨이퍼( $\rho = 8 \sim 12 \Omega\text{cm}$ , [Oi]: 12~14 ppma)와 P'/P'에피탁살 웨이퍼(p-epi.층: 두께  $\approx 3.5 \mu\text{m}$ ,  $\rho = 11 \sim 15 \Omega\text{cm}$ , p+기판:  $\rho = 0.01 \sim 0.02 \Omega\text{cm}$ )를 이용하였다. 먼저 이온주입시 격자의 지나친 손상과 채널링(channeling)을 막고, N<sub>2</sub>분위기 아닐링 초기에 웨이퍼의 슬립(slip)을 막기 위해 전 웨이퍼에 대해 RTO(Rapid Thermal Oxidation)방식으로 산화막을 100~200Å 씩 길렀다. 이들 두 가지 웨이퍼는 각각 두 그룹으로 나누어 한 그룹은 <sup>75</sup>As', 1.5MeV,  $1 \times 10^{15}/\text{cm}^2$ 으로 이온주입하고 한 그룹은 하지 않았다. 이들 그룹은 모두 2단계 아닐링(Low-High)을 실시하였다. 첫 번째 단계인 낮은 온도 아닐링은 600, 700, 800, 900, 1000°C에서 10시간, N<sub>2</sub>분위기에서 각각 실시하였다. 높은 온도 아닐링은 1000°C, 5시간, N<sub>2</sub>분위기에서 실시하였다. 그리고 웨이퍼 단면을 자르고 그 곳을 Wright식각 하였다. <sup>75</sup>As'이온주입에 따른 2단계 열처리후의 농도분포 변화 및 벌크(bulk) 농도를 알아보기 위하여 SRP(Spreading Resistance Profilometer)분석을 하였다. 그리고 이온주입된 표면 부근의 단면 형상(morphology)관찰은 FESEM으로 하였으며, 이온주입후 발생한 1차결합이 2단계 열처리후 어떻게 잔류하는지를 HRTEM(High Resolution Transmission Electron Microscopy)으로 분석하였다. 그림 1에 개략적인 순서도가 나타나 있다.

### 3. 결과 및 토의

그림 2는 2단계 열처리후의 SRP농도 분포이다. 먼저 (a)그림은 에피탁살 웨이퍼에 비소 이온주입후 열처리한 웨이퍼로서, 첨두치 깊이(peak depth)는 ~

0.9  $\mu\text{m}$ 이며 첨두치 농도(peak concentration)는  $\sim 8 \times 10^{18}/\text{cm}^3$ 이었으며 벌크 농도(bulk concentration)는  $\sim 2 \times 10^{18}$ 정도의 고농도 도핑이었다. 특이한 것은 1차 열처리 온도가 높아짐에 따라 벌크의 붕소가 out diffusion되면서 비소원자와 재결합하여 없어져

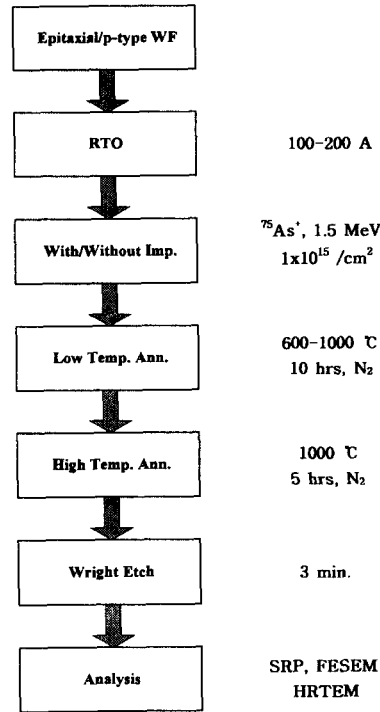


그림 1. 실험 순서도.

Fig. 1. Flow chart of experiment.

접합깊이(junction depth)가 줄어들었음을 알 수 있다. 이온주입을 하지 않은 시료의 경우도 벌크에서 표면으로 붕소가 out diffusion되면서 반송자 농도가 점차 감소함을 알 수 있다. 즉, 원래 웨이퍼에서 P' 에피탁살층의 두께는 약 3.5  $\mu\text{m}$ 이었으나 2단계 열처리과정에서 약 1.3  $\mu\text{m}$ 로 감소하였는데 이 것은 벌크내의 고농도 붕소가 약 2.2  $\mu\text{m}$ 정도 표면으로 확산하였음을 나타낸다. (b)그림은 p-type웨이퍼인 경우의 결과로서 벌크농도가 낮은 이유로 비소와 붕소의 재결합이 적게 일어나 동일한 이온주입이지만 접합깊이가 상당히 깊게 나타났음을 알 수 있다. 첨두치 깊이는  $\sim 1.2 \mu\text{m}$ 이며 첨두치 농도는  $\sim 7.8 \times$

$10^{18}/\text{cm}^3$ 이었다. 이 값은 기존의 보고된 이온주입직 후의  $R_p$ (projected range)보다 약  $0.1 \mu\text{m}$ 가 큰 값이다.

그림 3은 벌크농도차에 따른 접합깊이의 변화를

나타내고 있다. 그림에서 나타난 접합깊이의 차이가 바로 재결합에 기인한 것이다.

그림 4는 2단계 열처리후의 표면부근의 단면 형상이다. 그 결과를 보면 이온주입을 하지 않았을 경우가 하였을 경우보다 결정립(grain)의 크기가 불규칙

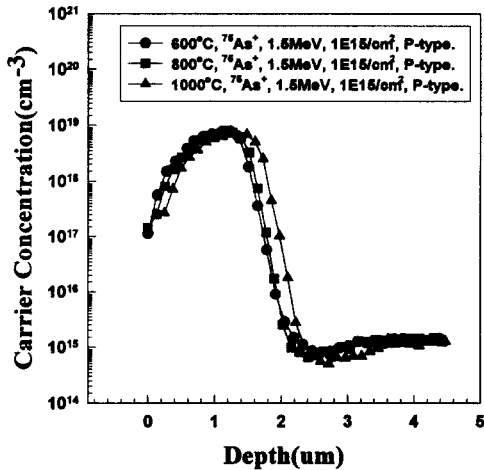
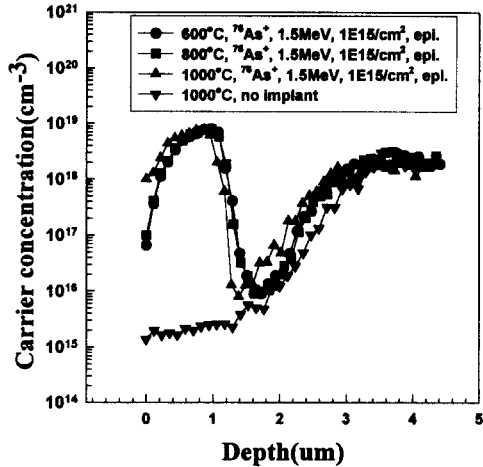


그림 2. 이온주입후 2단계 열처리조건( X°C, 10hrs + 1000°C, 5hrs, N<sub>2</sub>분위기)에 따른 반송자 농도를 SRP로 측정된 결과. (a) 에피탁살 웨이퍼 (b) p-type웨이퍼.

Fig. 2. Carrier concentration profiles measured by SRP for ion implantation followed by 2-step annealings(X°C, 10hrs + 1000°C, 5hrs in N<sub>2</sub>). (a) for epitaxial wafer (b) for p-type wafer.

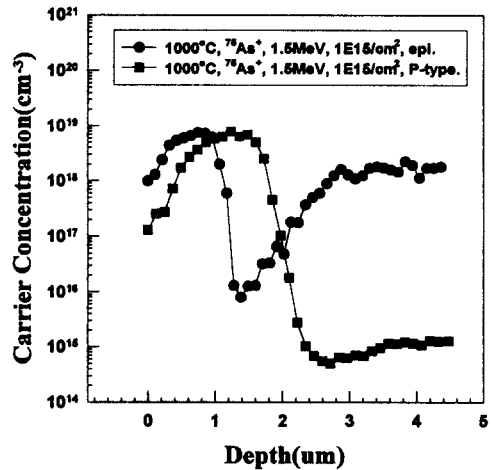
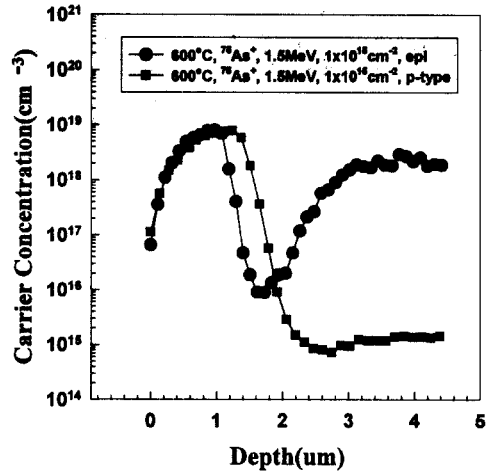


그림 3. 2가지 웨이퍼에 이온주입후 2단계 열처리 조건시의 SRP로 측정된 반송자 농도분포 (a) 600°C (b) 1000°C.

Fig. 3. Carrier concentration profiles measured by SRP after ion implantation followed by 2-step annealing for 2 type of wafers. (a) for 600°C (b) for 1000°C.

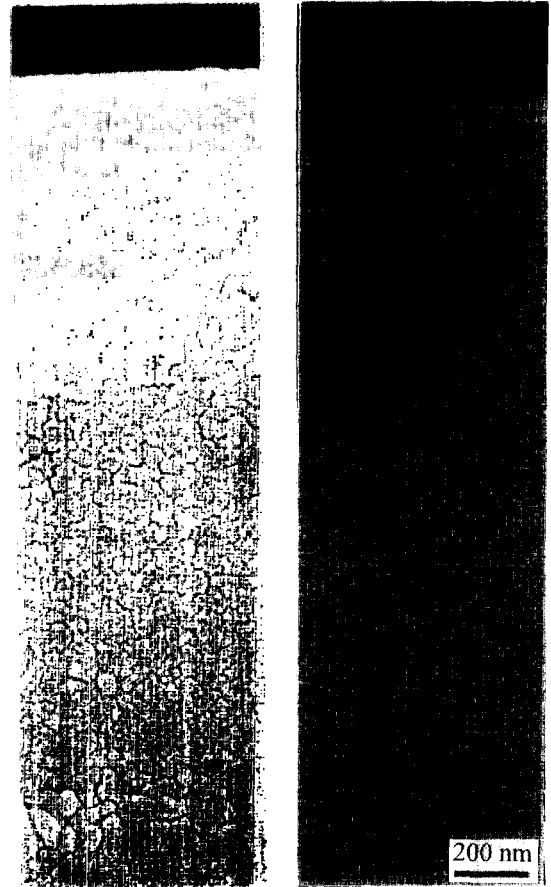
하고 상당히 거친 것을 볼 수 있었으며, 에피탁살 웨이퍼가 p-type 웨이퍼보다 표면이 더 거칠었다. 여기서 알 수 있는 것은 실리콘웨이퍼에 산소농도, 비소농도 및 1차 결정립도가 높을 때 결정립 크기와 단면 형상이 균일해 졌다. 이 것은 열처리과정에서 격자빈자리(vacancy)가 실리콘 또는 다른 원자로 채



(a) (b)

그림 4. 2단계 열처리한 웨이퍼 단면을 쪼개어 Wright식각후 표면근처의 단면형상을 찍은 FESEM사진. (a) 에피탁살 + 주입없음 + 700°C (b) 에피탁살 + 주입함 + 700°C.

Fig. 4. Surface morphology observed by FESEM near surface on the cross section of the silicon wafer after 2-step annealing followed by Wright etching of cleaved samples. (a) epi. + no imp. + 700°C (b) epi. + no imp. + 700°C.



(c) (d)

그림 4. 계속.

(c) p-type + 주입없음 + 700°C

(d) p-type + 주입함 + 700°C.

Fig. 4. Continued.

(c) p-type + no imp. + 700°C

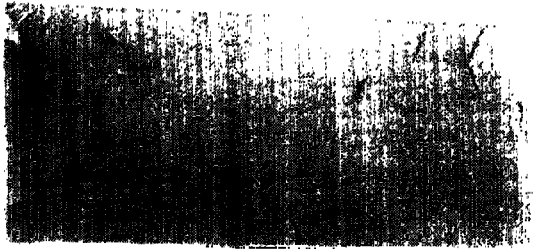
(d) p-type + imp. + 700°C.

워지거나 실리콘이 치환되고 남은 격자간(interstitial)원자들의 수가 많으므로 쉽게 석출이 일어나면서 균일한 결정립과 단면형상을 형성할 수 있었다. 온도변화에 대해서는 700, 800°C에서 가장 거칠었으며 900°C에서는 결정립 크기가 균일하였고 1000°C에서 표면이 다시 거칠어지는 현상을 보였다.

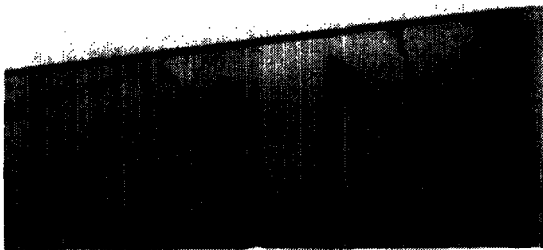
그림 5는 에피탁살 웨이퍼에 이온주입을 하고 2단계 열처리중 첫번째 열처리 온도를 변화 시켰을 때의 2



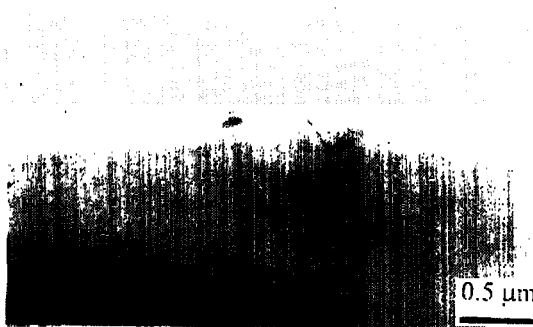
(a)



(b)



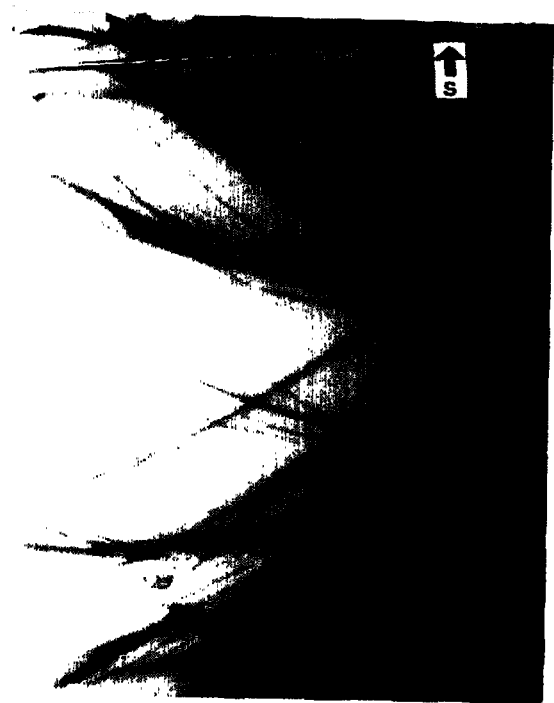
(c)



(d)

그림 5. 이온주입된 에피탁살 실리콘이 첫 번째 열처리온도에 따라 HRTEM에 나타난 2차결함. (a) 600°C (b) 700°C (c) 900°C (d) 1000°C.

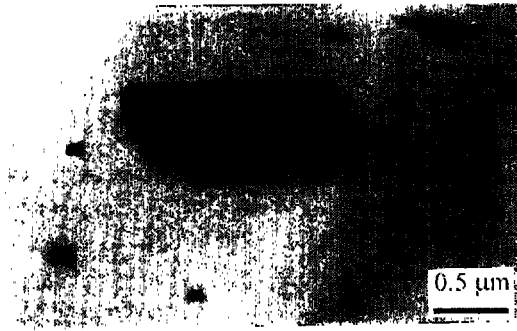
Fig. 5. HRTEM micrograph showing secondary defects in epitaxial silicon implanted with As, 1.5MeV,  $1 \times 10^{15}/\text{cm}^2$  followed by 2-step annealing. The 1st annealing temperature are at (a) 600°C (b) 700°C (c) 900°C (d) 1000°C.



(a)

그림 6. 에피탁살 실리콘 웨이퍼를 2단계 열처리시 첫 번째 열처리 온도에 따라 HRTEM에 나타난 2차결함. (a) 600°C,  $\times 3k$ .

Fig. 6. HRTEM micrograph showing secondary defects in 2-step annealed epitaxial silicon. The 1st annealing temperature are at (a) 600°C,  $\times 3k$ .



(b)



(c)

그림 6. 계속.

(b) 600°C, ×20k (c) 800°C, ×7k.

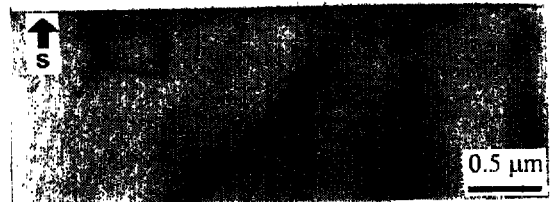
Fig. 6. Continued.

(b) 600°C, ×20k (c) 800°C, ×7k.

차 결함이다. 먼저 (a)그림은 첫 번째 열처리 온도를 600°C로 하였을 때의 고분해능 투과전자현미경 사진으로 이온주입 직후 비소의 Rp가 ~1.1μm이던 것이 열처리 후에는 1.5μm를 중심으로 환전위(dislocation loops)와 선전위(dislocation lines)가 하나의 줄을 이루고 있었으며 표면에도 선전위 또는 적층결함(stacking faults)이 조금 나타났다. 이것은 기존의

보고서에서도 언급되었듯이 이온주입 직후 Rp보다 조금 깊은 곳에 격자간 실리콘의 침투치가 높이고 이곳을 중심으로 2차결함이 주로 형성된 것과 일치한다<sup>10)</sup>. 그러나 기존의 보고에서는 표면에 2차결함이 나타나지 않았으나 본 실험에서는 나타났다. 일반적으로 이온주입 직후의 점결함은 낮은 온도 열처리 시 막대기 모양(rod type) 결함에서 점차 온도가 증가함에 따라 선전위, 환전위의 형태로 변하고 열처리 시간이 길어질 경우는 환전위의 밀도가 줄어드는 대신 커지는 경향이 있다. 여기서 나타난 결과는 바로 고온 장시간의 2단계 열처리의 결과로 밀도가 적고 크기가 큰 환전위이다. 그리고 본 논문에서 나타난 표면의 2차 결함은 내부의 높은 에너지를 갖는 결함의 일부가 점차 표면으로 이동하는 것을 나타내고 있다.

(b)그림은 첫 번째 열처리 온도를 700°C로 하였을 때의 결과이다. (a)번에서 나타난 1.5μm에서의 환전위가 보이지 않고 대신 이 곳과 표면 사이에 선전위와 환전위가 상당히 많이 있음을 보여준다. 따라서 여기서 알 수 있는 중요한 사실 하나는 온도가 증가함으로써 내부의 환전위와 선전위가 선전위의 형태로 표면으로 이동하고 있다는 것이다. (c)와 (d)그림은 온도가 더 증가했을 경우의 결과이고 (b)번에서



(a)

그림 7. 이온주입된 p-type CZ 실리콘이 첫 번째 열처리온도가 800°C일 때 HRTEM에 나타난 2차결함. (a) ×20k.

Fig. 7. HRTEM micrograph showing secondary defects in p-type CZ silicon implanted with As, 1.5MeV,  $1 \times 10^{15}/\text{cm}^2$  followed by 2-step annealing. The 1st annealing temperature are 800°C. (a) ×20k.

선전위의 직선모양이 (c)번에서는 곡선모양으로 바뀌고 있으며 여러개의 선전위가 합쳐져 그 크기가 커지고 있음을 알 수 있다.



그림 7. 계 속. (b)  $\times 500k$  (c)  $\times 4000k$ .

Fig. 7. Continued. (b)  $\times 500k$  (c)  $\times 4000k$ .

그림 6은 이온주입을 하지 않았을 경우의 결과로서 벌크와 표면에 환전위가 드물게 존재하였고 (b)그림의 경우가 (a)그림보다 그 결함밀도가 적었다. 이것은 비록 이온주입을 하지 않더라도 웨이퍼 자체가 가지는 초기 결함 또는 산소, 붕소, 탄소등의 영향으로 2차결함이 만들어 졌다가 열처리 온도가 올라감에 따라 점차 그 밀도가 감소됨을 나타낸다. (b)그림은 (a)의 화살표 부분을 확대한 것으로 환전위이다.

그림 7은 p-type웨이퍼인 경우의 결과로서 표면에 선전위 또는 작은 적층결함이 존재함을 알 수 있다. 이것을 에피탁살 웨이퍼와 비교시 큰 차이는 없었다. (a)는 저 배율이고 (b), (c)는 고 배율인데 (b)의 일부를 확대한 것이 (c)번이다. (c)번에는 적층결함이 표면의 산화막과 접해 있는 것이 잘 나타나 있으며 점 하나 하나로 보이는 것이 실리콘 격자이다.

#### 4. 결 론

본 연구에서는 도핑 농도가 다른 실리콘 웨이퍼를 이용하고 비소 이온주입 유무에 따른 2단계 열처리시 반송자 농도의 분포와 그 단면 형상 및 2차결함에 대하여 조사하였고 다음과 같은 결론을 얻었다.

- 1) 일차 온도 1000°C이고 2단계 열처리시 P'기판의 붕소가 확산된 거리는 약 2.2 $\mu$ m이었다.
- 2) 에피탁살 웨이퍼와 이온주입을 하지 않은 웨이퍼의 경우가 그렇지 않은 웨이퍼에 비해 단면 형상이 불규칙하고 거칠었으며 온도에 따라서도 상당한 차이를 보였다.
- 3) 비소 이온주입후 2단계 열처리시 1차 온도가 600°C일 때는 R<sub>p</sub>의 약 1.4배되는 위치에 환전위가 줄을 이루었으나 이 온도가 증가할수록 이들이 선전위의 형태로 표면으로 이동하였고 그 밀도는 감소하였다. 이것은 이온주입으로 인한 국부적으로 밀집된 과도한 스트레스가 고온 장시간 열처리를 함으로써 표면으로 방출되었음을 나타낸다. 이러한 결과는 웨이퍼 타입에 따라서는 큰 차이가 없었다. 이온주입을 하지 않았을 경우에도 약간의 2차결함이 관찰되었다.

#### 참 고 문 헌

1. T. Y. Tan, E. E. Gardner and W. K. Tice, "Intrinsic gettering by oxide precipitates

induced dislocations in Czochralski Si", *Appl. Phys. Lett.*, 30, 175(1977).

2. S. Kishino, Y. Matsushita, M. Kanamori and T. Iizuka, "Thermally Induced Microdefects in Czochralski-Grown Silicon: Nucleation and Growth Behavior", *Jpn. J. Appl. Phys.*, 21, 1(1982).
3. D. M. Maher, A. Staudinger, and J. R. Patel, "Characterization of structural defects in annealed silicon containing oxygen", *J. Appl. Phys.*, 47, 3813(1976).
4. S. Isomae, S. Aoki, and K. Watanabe, "Depth profiles of interstitial oxygen concentrations in silicon subjected to three-step annealing", *J. Appl. Phys.*, 55, 817(1984).
5. K. Yang, J. Carle, and R. Kleinhenz, "Information of the oxygen precipitation-free zone in silicon", *J. Appl. Phys.*, 62, 4890(1987).
6. P. F. Byrne, N. W. Cheung and D. K. Sadana, "Damage induced through megavolt arsenic implantation into silicon", *Appl. Phys. Lett.* 41, 537(1982).
7. M. Tamura, T. Ando and K. Ohyu, "MeV-ion-induced damage in Si and its annealing", *Nucl. Instru. and Methods in Phys. Res.*, B59/60, 572(1991).
8. T. Kuroi, Y. Kawasaki, S. Komori, K. Fukumoto, M. Inuishi, K. Tsukamoto, H. Shinyashiki and T. Shingyoji, "Proximity Gettering of Heavy Metals by High-Energy Ion Implantation", *Jpn. J. Appl. Phys.*, 32, 303 (1993).
9. J. Wong-Leung, J. S. Williams, R. G. Elliman, E. Nygren, D. J. Eaglesham, D. C. Jacobson and J. M. Poate, "Proximity Gettering of Au to Ion Beam induced Defects in Silicon", *Nucl. Instru. and Methods in Phys. Res.*, B96, 253(1995).
10. M. Tamura, N. Natsuaki, Y. Wada and E. Mitani, "MeV-Energy B', P' and As' Ion Implantation into Si", *Extended Abstracts of 18th SSDM*, 537(1986).