

BST 박막의 RTA에 따른 전기적 특성

논문
12-12-3

Electrical Properties of BST thin films with RTA

전장배*, 김덕규*, 박춘배*

(Jang-Bae Jeon*, Deok-Kyu Kim*, Choon-Bae Park*)

Abstract

The electrical properties were investigated for deposited $(\text{Ba}_{0.5}\text{Sr}_{0.5})\text{TiO}_3$ (BST) thin films grown on Pt/SiO₂/Si substrate by RF magnetron sputtering. Ag, Cu, RuO₂, Pt thin films for the formation of top electrodes were deposited on BST thin films. And then Top Electrodes/BST/Pt capacitors were annealed with rapid thermal annealing(RTA) at various temperatures. We have investigated effect of post-annealing on the electrical properties such as dielectric constant and leakage current of the capacitors. It was found that electrical properties of the capacitors were greatly depended on the post-annealing temperatures as well as the materials of top electrodes. In BST thin film with Pt top electrode annealed at 700 °C, the dielectric constant was measured to the value of 346 at 1 KHz and the leakage current was obtained to the value of 8.76×10^{-8} A/cm² at the forward bias of 2 V.

Key Words(중요용어) : BST thin film(BST 박막), RF magnetron sputtering(RF 마그네트론 스퍼터링), RTA(급속열처리), post-annealing(후열처리), top electrode(상부전극), dielectric constant(유전상수), leakage current(누설전류)

1. 서 론

현재 메모리 반도체 DRAM(dynamic random access memory)소자에 있어서 더욱 높은 집적도가 요구됨에 따라 단위면적 당 요구되는 축적전하밀도도 증가되었다. DRAM은 새로운 세대가 발표될 때마다 셀 밀도도 증가하기 때문에, 메모리 셀 당 사용가능한 면적은 적당한 die 크기를 유지하기 위하여 계속 작아져야 하는데 이는 저장 캐패시터의 면적 감소를 가져온다. 따라서 기존의 유전물질로 DRAM 동작에 필요한 축적전하밀도를 확보하기 위해서는 공정 단가 상승 및 수율의 저하로 인해 기술적인 한계에 달하고 있다. 이러한 상황에서 고유전율의 강유전체를 이용하면 간단한 평면구조의 캐패시터로 Gbit급 DRAM에 적용할 수 있을 것으로 전망됨에 따라 이

에 따른 연구가 진행되고 있다¹⁾.

이러한 고유전체 재료로서 $\text{Ba}_{1-x}\text{Sr}_x\text{TiO}_3$ (BST)는 실온에서 높은 유전상수뿐만 아니라 낮은 누설전류특성으로 데이터 유지에 유리하다. 또한 PZT 박막에 비해 고주파에서도 높은 유전율을 유지하며 상유전상으로 전환되기 때문에 피로(fatigue)특성과 노화(aging)특성이 제거되어 고집적 DRAM 소자의 가장 유망한 캐패시터 재료로 알려져 있다^{2), 3)}.

이러한 BST 박막의 제작공정에 대한 연구뿐만 아니라 반도체 소자에 있어서 또 하나의 관심사는 안정된 특성을 갖는 박막을 위한 전극개발이다. BST 박막전극재료로 기존의 Poly-Si를 사용할 수는 없다. Si를 BST용 전극으로 사용할 경우 계면에 저유전율을 갖는 SiO₂층이 형성되어 정전용량을 저하시키기 때문이다.

이러한 연구 과정에서 공정상의 기판온도에 따른 BST 박막의 결정성은 약 700°C에서 가장 우수한 특성을 나타내고 있음이 이미 여러 연구자에 의해 알려져 있다^{4), 5), 6)}. 또한 하부전극의 연구에 있어서도 다른 전극재료에 비해 Pt가 훨씬 좋은 특성을 보인다고 보고하고 있다^{6), 7)}. 그러나 상부전극의 경우에 아직

* : 원광대학교 대학원 전자재료공학과
(전북 익산시 신룡동 344-2, Tel : 0653-850-6348,
Fax : 0653-850-6348 E-mail : jeonjb@shinbiro.com)
1999년 7월 9일 접수, 1999년 11월 13일 심사완료

전극재료와 공정상의 변수에 의한 연구가 활발히 진행중이며, 그 전기적 특성에 대한 논의도 여러 가지로 다양하게 보고되고 있다.

특히 누설전류특성에서 Lee 등은 호핑전도⁹⁾에 의존하여 해석하고 있는 반면에 Lee 등과 Hwang 등은 유전완화와 슛키 전도특성으로 해석하고 있다^{7), 9), 10)}. 또한 상부전극에 열처리 특성에 있어서 열처리 분위기에 따른 연구도 이루어지고 있다^{10), 11)}.

본 논문에서는 BST 박막과 상부전극재료를 증착한 후에 RTA(rapid thermal annealing)를 이용한 후열처리를 함으로써, 효율적인 공정감소와 더불어 열처리온도에 따른 BST 박막의 결정성과 전기적 특성을 관찰하면서 전극재료와 BST 박막 계면의 물성을 구명하고자 한다.

2. 실험방법

본 연구에서는 스퍼터링을 위한 BST 타겟을 제조하기 위해 BaCO₃, SrCO₃, TiO₂를 출발원료로 (Ba_{0.5}Sr_{0.5})TiO₃의 조성비에 따라 출발원료를 습식 혼합하여 건조시켰다. 완전히 건조된 시료를 전기로에서 고상 반응영역과 밀접한 관련이 있는 상 변화, 미세구조 및 소결밀도의 영향 등을 고려하여 조성적으로 균일한 세라믹을 얻을 수 있는 1100 ℃에서 3시간 동안 하소하고, 하소된 혼합분말에 유기바인더를 3 wt%를 혼합하여 체가름하였다. 이후 시료를 원통형 금형(φ : 14×3~3.5)에 넣고 일정압력으로 성형한 후, 1270 ℃의 온도로 3 시간 동안 소결하여 2 inch 타겟을 제조하였다.

이렇게 제조한 타겟으로 RF 마그네트론 스퍼터링 방법을 이용하여 Pt(150 nm)/SiO₂(300 nm)/Si 기판 위에 BST 박막을 200 nm 두께로 성장시켰으며 증착 조건은 표 1에 나타내었다.

BST 박막위에 상부전극재료의 증착에 있어서 Pt와 RuO₂는 RF 마그네트론 스퍼터링을 이용하고, Ag와 Cu는 열증착기(Thermal Evaporator)를 사용하여 상부전극을 점(dot)형으로 제조하여 평행판형 MIM 구조의 시편을 완성하였다.

이후 BST 박막의 후열처리는 RTA법을 사용하였다. 할로겐 램프 가열방식인 RTA 장비를 이용하여 1.5×10⁻⁵ Torr의 진공상태에서 다양한 온도(400 ℃ ~ 800 ℃)로 1분간 조사하였다.

증착하여 얻은 BST 박막의 단면 미세구조를 관찰하고 증착 두께를 측정하기 위해 주사 전자 현미경(SEM : Scanning Electron Microscopy)을 이용하여 살펴보았다. 결정의 형성 및 구조를 확인하기 위

해서 X-선 회절 분석법(XRD : X-ray Diffraction)을 이용하여 분석하였다. 이때 분석 조건은 2θ, 인가 전압과 전류는 각각 40 kV, 30 mA이고, 분석각은 20° ~ 60°, 스캔 스피드(scan speed)는 4°/min, 스텝 사이즈(step size)는 0.05°로 하였다. 정전용량의 주파수 특성은 HP4284A LCR meter를 사용하였고, 전압-전류 특성은 HP 4145B Semiconductor parameter를 이용하여 측정하였다.

표 1. BST 박막과 상부전극의 증착 조건.
Table 1. Deposition conditions for BST thin films and top electrodes.

BST film	Target	(Ba _{0.5} Sr _{0.5})TiO ₃
	Substrate	Pt/SiO ₂ /Si(100)
	Base pressure	<1.5×10 ⁻⁵ Torr
	Working pressure	3.0×10 ⁻² Torr
	RF power	180W
	Substrate temperature	300℃
	Ar : O ₂	8 : 2
Top Electrode	Pre-sruttering time	30 min
	Deposition time	2 hr
	Base pressure	1.5×10 ⁻⁵ Torr
	Working pressure	4.0×10 ⁻⁵ Torr
	Deposition temperature	150℃

3. 결과 및 고찰

3.1. BST 박막특성

BST 박막의 결정성과 배향성을 알아보기 위해 XRD 분석을 하였다.

그림 1은 Pt/SiO₂/Si 기판위에 증착한 BST 박막의 후열처리온도에 따른 XRD 분석 결과이다.

기판온도 300 ℃에서 성장한 BST 박막의 경우 결정성장이 미비하여 비정질에 가까운 결정구조를 나타내었으나 후열처리 되어지면서 BST (110) 면으로 강한 결정성장을 보임을 알 수 있다. 이는 300 ℃의 낮은 기판온도에서의 BST 박막 초기 증착시 Pt 하부전극과 BST 박막 사이에 형성되는 비정질의 계면층이 후열처리시에 결정성장 되어진다고 하겠다. RTA를 이용하여 1분간 후열처리한 모든 경우에서 다결정질의 입방정 페로브스카이트구조를 형성하고 있다. 다결정 Peak는 BST (100) (22.4°), BST

(110) (31.9°), BST (111) (39.4°), BST (200) (45.8°), BST (211) (56.8°) 등이 주로 관찰되었으며 (110) 방향으로 우선배향이 나타남을 알 수 있다. 한편, BST (100) 면의 경우에 후열처리온도 600°C 에서 급격히 결정성이 향상되며, 500°C 에서부터 BST (211) 면으로도 결정성장이 되어지고 있다. 그러나 후열처리온도 700°C 이상부터는 온도가 증가하더라도 결정성은 거의 변화가 없음을 알 수 있다. 따라서 700°C 의 후열처리온도 이상에서 결정구조가 안정화되어진 것이다.

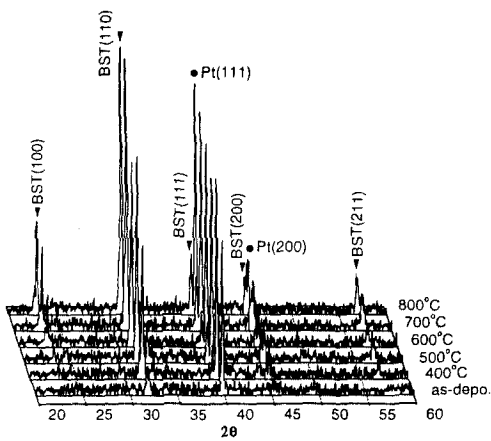


그림 1. 후열처리온도에 따른 BST박막의 XRD 패턴.

Fig. 1. XRD pattern of BST thin films with post-annealing at various temperature.

(a) Pt/BST/Pt

그림 2. 700°C 에서 후열처리한 상부전극재료에 따른 BST 박막의 단면 SEM사진.

Fig. 2. Cross-sectional SEM micrographs of BST thin films for various top electrodes with post-annealing at 700°C .

그림 2는 700 °C에서 후열처리한 BST 박막의 단면 SEM 사진이다. 각 시편의 BST 박막은 균일하게 형성되어 안정된 형상을 보이고 있다. SEM 사진에서 구한 BST 박막의 두께는 약 200 nm임을 알 수 있다.

상부전극이 Ag인 경우에 상부전극의 두께가 다른 시편에 비해 상당히 두껍고 BST 박막은 매우 얇게 나타나고 있다. 이는 용점이 가장 낮은 Ag이 BST 박막에 흡수되어져서 상부전극의 실질적 두께는 두꺼워지는 반면 BST 박막은 실질적으로 얇아진 것으로 볼 수 있다. 이 경우에 상부전극과 BST 박막 사이에 저유전율층이 생성되어 캐패시터의 유전상수를 감소시켜서 충전전하밀도를 저하시키는 결과를 초래한다. 상부전극이 RuO₂와 Cu일 경우에도 상부면에 다소 흐릿하게 저항접촉이 약한 alloy 층을 형성하고 있는 것으로 보아 저유전율층이 생성되었을 것으로 사료된다. 반면에 상부전극이 Pt일 때는 상부전극 하단에 뚜렷이 대비되는 평활한 계면을 형성하고 있음을 알 수 있다^{5), 13)}.

3. 2. 유전특성

전술한 바와 같은 상부전극과 BST 박막 계면에 생성되는 저유전율층의 물리적 현상이 BST 박막의 유전특성에 지대한 영향을 끼치고 있음을 그림 3을 통해 알 수 있다. 그림 3은 상부전극재료의 종류에 따른 BST 박막의 주파수-정전용량 특성곡선이다. 상부전극을 Pt로 증착한 경우에 시편에서의 BST 박막의 정전용량이 다른 상부전극(RuO₂, Cu, Ag)을 증

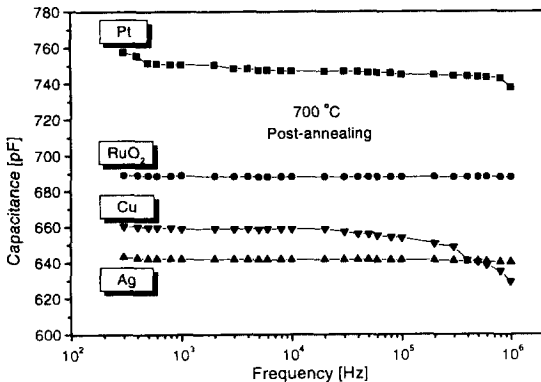


그림 3. 상부전극재료에 따른 BST(700 °C 후열처리) 박막의 주파수-정전용량 특성곡선.

Fig. 3. Capacitance ratio of the BST films (700 °C post-annealing) for various top electrode materials.

착한 경우 보다 현저히 높은 수치를 보여주고 있다. 이는 상부전극과 BST 박막 사이의 계면에서 생성된 저유전율층이 MIM 구조의 시편 전체의 정전용량을 감소시키고 있는 것이다.

그림 4는 상부전극을 Pt로 증착한 BST 박막의 후열처리 온도변화에 따른 주파수-정전용량 곡선이다. 주파수가 증가함에 따라 정전용량이 감소하고 있다. 이러한 고주파 영역에서 유전율의 저하는 마치 저주파통과 필터와 같은 박막특성을 나타내고 있다. 고주파영역에서 정전용량의 감소는 유전손실율의 증가와 상관관계가 있으며 유전분극이 전기장의 변화를 따라가지 못하게 되어 야기되는 위상의 늦음이 바로 유전손실로 나타나게 된다. 즉 고주파로 갈수록 위상 늦음이 증가되어 정전용량의 감소가 발생하고 유전손실은 커지게 된다. 벌크특성에서 실제로 10¹⁰ Hz 부근에서 배향분극에 의한 분산이 일어나게 되는데, 본 논문의 BST는 박막이라는 점을 감안할 때 10⁵~10⁶ Hz 부근에서 배향분극에 의한 분산이 이루어진다고 하겠다. 그러나 DRAM의 실제 동작 주파수인 1 KHz에서 후열처리 온도변화에 따른 정전용량은 거의 변화를 보이지 않는다. 상부전극 Pt일 때 700 °C에서 후열처리한 BST 박막의 유전율은 1 KHz의 주파수에서 약 346 정도로 가장 높은 수치를 보였다.

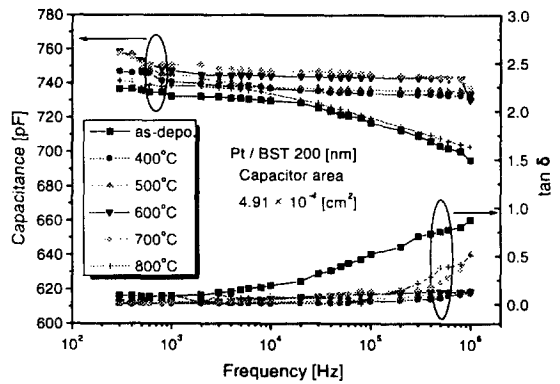


그림 4. 후열처리 온도변화에 따른 Pt 상부전극을 이용한 BST박막의 주파수-정전용량 특성.

Fig. 4. Capacitance ratio of the BST thin films for Pt top electrode with post-annealing at various temperature as a function of the applied ac frequency.

3. 3. 누설전류특성

그림 5는 600 ℃에서 후열처리한 BST 박막의 상부전극에 따른 누설전류특성을 나타내었다. 상부전극에 순방향으로 전압을 점차 증가시키면서 누설전류특성을 관찰하였다.

미소한 순방향 전압이 인가되었을 때, 누설전류밀도가 급격히 증가하고 있다. 이는 전극을 통해 주입된 전자가 BST 박막으로 터널링하여 생성되는 누설전류 성분으로 해석된다. 그러나, 매우 작은 전압이 인가되고 있어 측정오차를 수반하고 있기 때문에 명확한 누설 메커니즘을 논하기는 어렵다. 순방향 전압을 증가시킬 경우에 모두 인가전압 0.5 V 미만에서부터 누설전류밀도 수치가 일정하게 유지되고 있다. 실제로 DRAM의 동작범위가 되는 이러한 포화영역은 유전완화에 의해 전류가 제한되기 때문이다. 다른 연구자들은 이러한 영역을 호핑전도에 의해 흐르는 전류라고 해석하기도 한다⁸⁾. 그러나 호핑전도는 벌크제한 전류이기 때문에 만일, 호핑전도 메커니즘으로 이 영역을 해석한다면 전자가 어떠한 전극에 주입되더라도 누설전류특성은 BST에 의존하게 될 것이다.

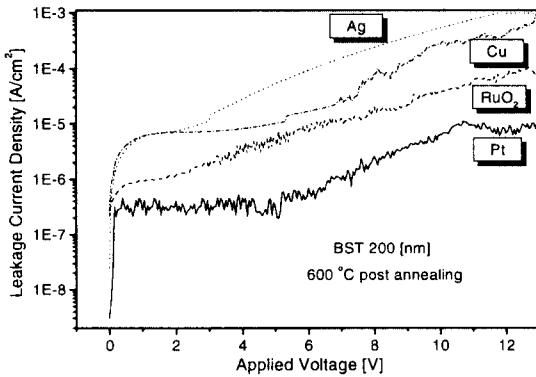


그림 5. 상부전극재료에 따른 BST(600 ℃ 후열처리) 박막의 전압-전류특성 곡선.

Fig. 5. Leakage current densities of the BST films (600 ℃ post-annealing) for various top electrode materials.

그러나 그림 6에서 상부전극을 Cu로 증착하고 하부전극이 Pt일 때, 상부전극에 전류를 주입(forward bias)했을 때와 하부전극에 전류를 주입(reverse bias)했을 때의 전류주입 방향에 따라 누설전류밀도가 10배 이상 차이를 보이고 있다. 따라서 이러한 포화영역의 누설전류는 전극 제한 전류이기 때문에 유전완화에 의해 발생된다^{7), 10)}.

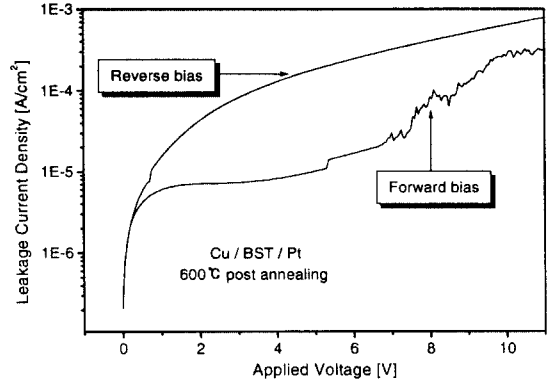


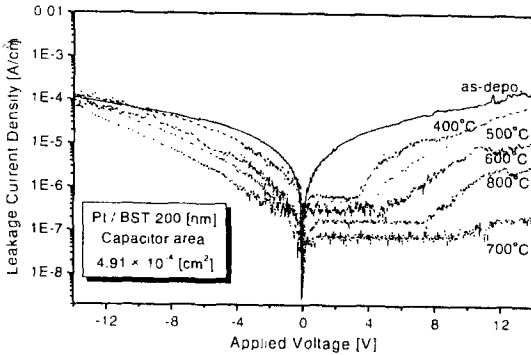
그림 6. 전류 주입 방향에 따른 BST 박막의 전류-전압 특성 곡선.

Fig. 6. Leakage current densities of the BST films for the direction of applied currents.

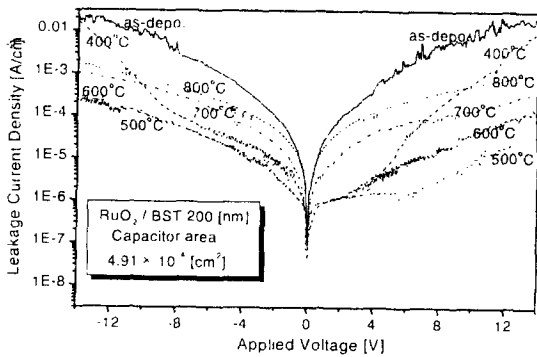
계속적으로 순방향 전압을 증가시킬 때의 누설전류특성은 쇼트키형 전자방출에 의해 잘 설명될 수 있다. 그림 5에서 Pt, RuO₂, Ag, Cu 상부전극일 때 각각 5V, 2.5V, 3V, 5.2V에서 쇼트키형 전자방출에 의한 전자전도가 발생하여 누설전류밀도가 급격히 증가하게 된다. Pt가 상부전극인 경우에 가장 넓은 포화영역을 갖는 것을 알 수 있다. 또한 Ag와 Cu의 경우는 포화영역에 상관없이 상당한 누설전류밀도를 보이고 있다. 반면 Pt의 경우, 2 V에서 $4.074 \times 10^{-7} \text{ A/cm}^2$ 의 미소전류를 나타냄으로서 가장 좋은 누설전류특성을 보이고 있다. 이런 현상은 일함수 차이로 간단히 설명되어질 수 있다. 일함수가 각각 4.3 eV, 4.4 eV, 4.8 eV인 Ag, Cu, Ru 상부전극들과 일함수 4.1 eV를 갖는 BST와의 일함수 차는 각각 0.2 eV, 0.3 eV, 0.8 eV로서 매우 낮은 수치를 보인다. 이러한 낮은 쇼트키 장벽으로 인하여 전도전자들이 낮은 인가전압에서도 장벽을 넘어 전기전도에 기여를 하므로 유전완화에 의한 포화영역이 좁게 나타나고 쇼트키형 전자방출 또는 trapping-detrapping을 반복하여 전도가 일어나는 풀-프랭켈 전자방출에 의한 누설전류특성이 지배적으로 나타나고 있다. 이 영역도 포화영역과 마찬가지로 그림 6에서 볼 수 있듯이 순·역방향 인가전압에 의한 BST 박막의 누설전류밀도가 큰 차이를 나타내는 것으로 보아 전극제한전류 성분인 쇼트키형 전자방출에 의한 전도기구를 갖는다 하겠다^{7), 9), 10)}. 상대적으로 일함수가 5.3 eV인 Pt와 BST 박막과의 일함수 차는 1.2 eV를 보임

으로써 매우 높은 전위장벽에 의해 포화영역이 넓게 나타나고 누설전류밀도가 낮은 수치를 보일 수 있는 것으로 생각된다.

그림 7은 상부전극을 Pt와 RuO₂로 증착한 경우에 후열처리 온도변화에 따른 누설전류특성을 나타내었다.



(a) Pt



(b) RuO₂

그림 7. 후열처리 온도변화에 따른 상부전극을 (a) Pt, (b) RuO₂로 증착한 BST 박막의 순·역방향 전압-전류 특성곡선.

Fig. 7. Leakage current densities of the BST thin films for (a) Pt, (b) RuO₂ top electrodes with post-annealing at various temperatures.

상부전극을 후열처리하지 않은 경우는 포화영역이 전혀 나타나지 않지만 후열처리를 할 경우에는 포화영역이 나타남을 알 수 있다. 이는 후열처리를 하지

않은 경우에 아직 BST 박막의 결정성장이 미비한 상태이기 때문으로 분석할 수 있다.

상부전극 Pt를 증착한 경우, 온도를 700 °C 까지 증가시키에 따라 포화영역의 누설전류밀도가 감소하고 있다. 이는 앞서 XRD 패턴에 나타난 바와 같이 후열처리 온도가 증가하면서 BST 박막의 결정성이 향상되고, 또한 온도 상승에 따라 BST 박막내부의 활성화된 산소가 상부전극으로 확산해 빠져나가게 되어 환원되면서 전도전자농도가 증가함으로써 쇼트키 접촉에 의한 계면전위장벽(ϕ_B)이 증가되어 누설전류밀도가 감소한다고 여겨진다. 이러한 계면전위장벽은 실제로 박막의 증착공정 조건에 따라 계면에 존재하는 carrier 농도, BST 박막내의 결합농도 등에 크게 의존한다. 계면전위장벽에 의한 에너지 밴드의 모식도를 그림 8에 나타내었다. 후열처리하지 않은 경우, Pt 전극이 BST 박막에 비해 훨씬 큰 일함수를 가지기 때문에 그 계면에서 그림 8(a)와 같은 쇼트키접촉이 형성된다. 이후 진공중에서 후열처리를 할 경우, BST 박막의 결정성이 향상될 뿐 아니라 BST 박막내의 산소가 빠져나가 전도전자가 증가하여 그림 8(b)와 같이 계면전위장벽이 증가하게 된다¹⁰⁾.

그러나 후열처리 온도가 800 °C로 증가하면서 다시 누설전류밀도가 증가하고 있다. 이는 Pt 전극의 hillock 현상에 의한 것으로 생각된다. 주로 스퍼터링법으로 제조된 박막에서 발생하는 Pt hillock은 스퍼터링 증착시 타겟 입자나 이온 등이 고에너지를 갖고 Pt 전극에 충돌함으로써 압축응력이 발생되는데, 이후 Pt 박막을 800 °C의 고온 후열처리 함으로써 압축응력이 제거되어 hillock 현상이 일어난다¹²⁾. 이러한 hillock에 의해 Pt 전극이 BST 박막 내로 침투하여 캐패시터의 두께가 실질적으로 감소하는 현상이 발생된다.

상부전극이 RuO₂인 경우에도 마찬가지로 후열처리 온도가 500 °C까지 증가하면서 BST 박막의 결정성이 향상되고, BST 박막내의 산소가 빠져나가서 전도전자농도가 증가하여 계면전위장벽이 커지므로 누설전류특성이 향상되고 있다. 그러나 600 °C 이상에서는 누설전류밀도가 점차 증가하고 있음을 알 수 있다. 이는 후열처리온도가 고온으로 가면서 산화물인 상부전극 RuO₂의 전극상태가 Ru의 형태로 변화함으로써 누설전류밀도를 증가시켰으리라 본다. 실제로 RuO₂ 박막은 열처리 온도가 450 °C 이상이 되면 Ru 상으로 변화된다는 연구가 이루어져 있다^{13), 14)}. 이는 후열처리 온도가 증가함에 따라 증착된 전극표면을 이동하는 입자들이 증가하여 에너지가 매우 불안정하게 되면서 화학적 결합이 원활히 이루어지지

못해 산소결합이 완전하지 못한 Ru 상이 나타나는 것으로 생각된다. 그러나 본 연구에서는 500 ℃까지 누설전류밀도가 감소한 이유는 BST 박막 내에서 빠져나가는 산소가 RuO₂ 상부전극에 산소를 공급해주었기 때문인 것으로 사료된다.

벌크형 (Ba_{0.5}Sr_{0.5})TiO₃ 타겟을 제조하여 RF 마그네트론 스퍼터링 방법으로 Pt/SiO₂/Si 기판위에 BST 박막을 증착하고, 여기에 Pt, RuO₂와 Ag, Cu를 각각 RF 마그네트론 스퍼터링법과 열증착법으로 상부전극을 증착한 후, 400 ℃ ~ 800 ℃ 온도에서 후열처리한 시편의 전기적 특성을 검토하였다.

1. 주파수가 증가함에 따라 정전용량이 감소하는 현상을 보였으나, DRAM의 실제 동작주파수인 1 MHz 부근에서 후열처리 온도변화에 따른 정전용량의 변화는 거의 없었다.
2. 후열처리에 의해서 대부분의 상부전극(Ag, Cu, RuO₂)과 BST 박막 사이의 계면에 저유전율층의 생성으로 정전용량이 낮은 수치를 보이지만 상부전극이 Pt인 경우에는 상부계면에 저유전율층이 관찰되지 않으므로써 상대적으로 높은 정전용량 값을 갖음이 확인되었다.
3. 누설전류특성은 상부전극에 순방향 전압을 인가하면서 유전완화와 쇼트키형 전자방출전도 방식을 따른다. 후열처리온도가 증가하면서 BST 박막의 결정성이 향상되고, BST 박막내의 활성화된 산소가 상부전극을 통해 빠져나가서 전도전자 농도가 증가하여 계면전위장벽(ϕ_B)이 증가함으로써 누설전류특성을 향상시킨다. BST 박막위에 상부전극을 Pt로 증착하고, 700 ℃에서 후열처리한 경우에 가장 우수한 특성을 보였다.
4. 상부전극을 Pt로 증착한 BST 박막의 유전율은 1 kHz에서 약 346의 고유전율 값을 나타내었고, 누설전류는 2 V에서 8.76×10^{-8} A/cm²로 미소전류를 보였다.

감사의 글

이 논문은 1999년도 원광대학교의 교비지원에 의해서 연구되었음.

참고 문헌

1. Tarui Y, Hirai T, Teramoto K, Koike H, Nagashima K, "Application of the Ferroelectric Materials to ULSI Memories", Applied Surface Science, V. 114, 1997.4.
2. Yamamichi S, Yamamichi A, Park DG, King TJ, Hu CM, "Impact of Time Dependent Dielectric Breakdown and Stress-Induced Leakage Current on the Reliability of High Dielectric Constant (Ba, Sr)TiO₃ Thin-Film Capacitors for Gbit-Scale

그림 8. 후열처리에 의한 Pt/BST 접촉의 에너지 밴드 모식도.

Fig. 8. Effect of post-annealing on the energy band diagram of Pt/BST contact.

4. 결 론

- DRAM's", IEEE Transactions on Electron Devices, V. 46, No. 2, pp. 342-347, 1999. 2.
3. H. Reisinger, H. Wendt, G. Beitel and E. Fritsch, "Dielectric Breakdown, Reliability and Defect Density of $(\text{Ba}_{0.7}\text{Sr}_{0.3})\text{TiO}_3$ (BST)", Proceedings of the 1998 Symposium on VLSI Technology, pp. 58-59, 1998. 6.
 4. Tsuyoshi Horikawa, Noboru Mikami, Tetsuro Makita, Junji Tanimura, Masayuki Kataoka, Kazunao Sato and Masahiro Nunoshita, "Dielectric Properties of $(\text{Ba}, \text{Sr})\text{TiO}_3$ Thin Films Deposited by RF Sputtering", Jpn. J. Appl. Phys., Part 1, V. 32, No. 9B, pp. 4126-4130, 1993. 9.
 5. Noboru Ichinose and Takashi Ogiwara, "Preparation and Rapid Thermal Annealing Effect of $(\text{Ba}, \text{Sr})\text{TiO}_3$ Thin Films", Jpn. J. Appl. Phys., Part 1, V. 34, No. 9B, pp. 5198-5201, 1995. 9.
 6. Park SO, Hwang CS, Cho HJ, Kang CS, Kang HK, Lee SI, Lee MY, "Fabrication and Electrical Characterization of $\text{Pt}/(\text{Ba}, \text{Sr})\text{TiO}_3/\text{Pt}$ Capacitors for Ultralarge-Scale Integrated Dynamic Random Access Memory Applications", Japanese Journal of Applied Physics Part 1-Regular Papers Short Notes & Review Papers, V. 35, No. 2B, pp. 1548-1552, 1996. 2.
 7. 이준, 최영철, 이병수, "전극재료에 따른 BST 유전체의 Capacitor 특성 변화에 관한 연구", Journal of the Microelectronics and Packaging Society, V. 5, No. 1, pp. 55-62, 1998. 6.
 8. Won-Jae Lee, In-Kil Park, Gun-Eik Jang and Ho-Gi Kim, "Electrical Properties and Crystal Structure of $(\text{Ba}_{0.7}\text{Sr}_{0.3})\text{TiO}_3$ Thin Films Prepared on $\text{Pt}/\text{SiO}_2/\text{Pt}$ by RF Magnetron Sputtering", Jpn. J. Appl. Phys., Part 1, V. 34, No. 1, pp. 196-199, 1995. 1.
 9. Ki Hoon Lee, Cheol Seong Hwang, Byoung Taek Lee, Wan don Kim, Hideki Horii, Chang Seok Kang, Hag-Ju Cho, Sang In Lee and Moon Young Lee, "Variation of Electrical Conduction Phenomena of $\text{Pt}/(\text{Ba}, \text{Sr})\text{TiO}_3/\text{Pt}$ Capacitors by Different Top Electrode Formation Processes", Jpn. J. Appl. Phys., Part 1, V. 36, No. 9B, pp. 5860-5865, 1997. 9.
 10. Cheol Seong Hwang, Soon Oh Park, Hag-Ju Cho, Chang Suk Kang, Ho-Kyu Kang, Sang In Lee and Moon Yong Lee, "Deposition of extremely thin $(\text{Ba}, \text{Sr})\text{TiO}_3$ thin films for ultra-large-scale integrated dynamic random access memory application", Appl. Phys. Lett., Vol. 67, (19), No. 6, 1995. 11.
 11. Jae-Hyun Joo, Yoo-Chan Jeon, Jeong-Min Seon, Ki-Young Oh, Jae-Sung Roh, Jae-Jeong Kim, "Effects of Post-Annealing on the Conduction Properties of $\text{Pt}/(\text{Ba}, \text{Sr})/\text{TiO}_3/\text{Pt}$ Capacitors for Dynamics Random Access Memory Applications", Jpn. J. Appl. Phys., Part 1, V. 36, No. 9B, pp. 4382-4385, 1997. 7.
 12. H. N. Al-Shareef and A. I. Kigon, "Electrode Materials for Ferroelectric Thin Film Capacitors and Their effect on the Electrical Properties", Chapter 7, (Gordon and Breach, New York, 1996), pp. 193-230.
 13. Joon-Hyung Ahn, Won-Youl Choi, Won-Jae Lee and Ho-Gi Kim, "Annealing of RuO_2 and Ru Bottom Electrodes and Its Effects on the Electrical Properties of $(\text{Ba}, \text{Sr})\text{TiO}_3$ Thin Films", Jpn. J. Appl. Phys., Part 1, V. 37, No. 1, 1998. 1.
 14. Joon-Hyung Ahn, Gwang-Pyo Choi, Won-Jae Lee and Ho-Gi Kim, " Pt/RuO_2 Hybrid Bottom Electrodes and Their Effects on the Electrical Properties of $(\text{Ba}, \text{Sr})\text{TiO}_3$ Thin Films", Jpn. J. Appl. Phys., Part 1, V. 37, No. 3A, 1998. 3.