

병렬분기 방법을 이용한 박막 나선 인덕터의 Q 인자 향상

Enhancement of Q Factor in Parallel-Branch Spiral Inductors

서동우, 민봉기, 강진영, 백문철

(Dong Woo Suh, Bong Ki Mheen, Jin Young Kang, and Mun Cheol Paek)

Abstract

In the present paper we suggested a parallel-branch structure of aluminum spiral inductor for the use of RF integrated circuit at 1~3 GHz. The inductor was implemented on p-type silicon wafer (5~15 Ω -cm) under the standard CMOS process and it showed a enhanced quality(Q) factor by more than 10 % with no degradation of inductance. The effect of the structure modification on the Q factor and the inductance was scrutinized comparing with conventional spiral inductors

Key Words : Spiral inductor, Quality factor, Inductance

1. 서론

실리콘 공정을 기반으로 하는 RF/microwave 응용 주파수 대역의 RF 집적회로 구현에 필수적인 수동소자 가운데 가장 문제가 되는 박막 인덕터에 관해서는 지금까지 많은 연구가 진행되어 왔고 그 한계 또한 비교적 잘 정의되어 있다. 기존의 알루미늄 금속을 대체하여 전기 전도도가 더 우수한 금속, 예를 들며 순수 구리나 구리합금 등을 이용한 배선 공정으로 인덕터의 quality(Q) 인자를 향상시키고자 하는 노력도 어느 정도 성과를 보이기도 했다[1]. 또한 guard ring을 통해 기판으로 유도되는 전류를 억제시키는 방법[2], 다층 배선을 이용하여 실리콘 기판에 의한 기생 캐패시턴스를 줄이고자 하는 방법[3], 다양한 공정 개발을 통한 임피던스 조절 및 Q인자 개선의 방법으로 제안되었다[4,5].

이 방법들로 구현된 박막 인덕터는 원형이나 다각형의 나선형으로 구현되고, 유전막을 관통하는

via를 통해 다른 금속 배선에 연결이 된다. 이러한 나선형 박막 인덕터의 Q인자는 나선에 의해 발생하는 인덕턴스와 기판에 의한 기생 캐패시턴스의 영향을 모두 받게 되며 이를 Yue 등이 정리하였다 [2]. 일반적으로 실리콘 기판 위에 형성되는 나선형 박막 인덕터의 Q 인자는 금속선 자체의 저항을 줄이는 방법과 기생 캐패시턴스를 줄이는 방법에 의해 향상될 수 있다. Yue 등에 의하면 Q 인자는 GHz 대역에서의 주파수 변화에 대해 일반적으로 주파수가 증가할수록 증가하다가 최대값을 지나면서 감소하는 위로 볼록한 포물선 형태를 갖게 된다. 이 때 주파수에 대해 증가 및 감소하는 영역은 각각 인덕터의 저항 성분 및 기생 캐패시턴스 성분에서 의해 좌우된다고 알려져 있고[2], 인덕턴스가 클수록 기판에 의한 캐패시턴스 성분이 크게 증가하게 되어 포물선의 곡률반경 (radius of curvature)은 더 작아지게 되고 동시에 최대 Q 인자(Q_{max})가 나타나는 주파수도 인덕턴스가 증가할수록 더 낮은 주파수 대역으로 이동하게 되는 것을 알 수 있다. 한편, Greenhouse의 나선형 박막 인덕터 해석으로부터 인덕턴스 값은 주어진 재료의 고유한 물성, 인덕터 형상에 의한 자기(self-)인덕턴스 및 상호(mutual) 인덕턴스의 조합에 의해 하나의 값으로 고정된다는 사실을 알 수 있다[6].

한국전자통신연구원 정보저장소자팀
(305-350 대전시 유성구 가정동 161번지)
Fax : 042-860-5202

Corresponding Author : dwsuh@etri.re.kr
2002년 8월 29일 접수, 2002년 9월 17일 1차 심사완료,
2002년 11월 11일 최종 심사완료

즉, 나선 인덕터의 금속선의 종류 및 두께, 그리고 내경, 선폭, 선 간격, 회전수 등이 결정되면 인덕턴스 값은 이들에 의해 결정되기 때문에, 결과적으로 주어진 인덕턴스를 갖는 인덕터의 Q_{max} 는 특정한 주파수(f_{Qmax})에서만 얻을 수 있음을 보여 준다.

일반적으로 집적회로에 사용되는 박막 인덕터는 나선의 회전수나 형상의 연속적인 변화가 인덕턴스의 선형적인 변화로 나타나기 어렵기 때문에 library 형태로 인덕터의 데이터베이스를 구축하고 이를 설계에 응용하게 된다. 그 결과 앞서 언급한 대로 특정 인덕턴스를 갖는 인덕터의 Q_{max} 를 내는 주파수 f_{Qmax} 는 주어진 인덕터 형상에 의해 고정되기 때문에, 실제 회로설계에서는 바로 이웃하는 주파수에서 Q_{max} 를 보인다 하더라도 이 값을 사용할 수 없게 된다. 따라서 on-chip 수동소자 가운데 Q 인자가 가장 열악한 인덕터의 경우 그나마 실제 설계에서는 인덕터의 Q_{max} 를 이용하지 못하는 경우가 빈번하게 된다.

본 논문에서는 1~3 GHz의 응용 주파수 대역을 갖는 RF 집적회로에 사용되는 알루미늄 나선 인덕터를 실리콘 기판(5~15 Ω -cm) 위에 on-chip 형태로 구현할 때, 인덕터의 배선 공정과 인덕턴스를 그대로 유지하면서 Q_{max} 이 나타나는 f_{Qmax} 를 조절할 수 있는 인덕터 구조를 제안하고 그 실험 결과 및 해석을 일반적인 정방형 나선 인덕터와 비교 설명하였다.

2. 구조 및 측정

일반적인 나선 인덕터와 본 논문에서 제안한 나선 인덕터의 구조를 그림 1(a),(b)에 나타내었다. 두 경우 모두 알루미늄으로 배선된 정방형 나선 구조로서 하부 금속선과 실리콘 기판 사이, 그리고 하부 금속선과 상부 금속선 사이의 유전막으로는 1 μm 두께의 SiO_2 를 사용하였으며, 각 구조에 대한 dimension은 표 1에 정리한 바와 같다.

그림에서 보는 바와 같이 일반적인 나선 인덕터는 한 개의 비아를 통해 상부와 하부의 금속선이 연결이 되고, 상부와 하부의 금속선 끝에 전극이 연결되는 구조를 갖게 된다. 반면 본 논문에서 제안된 인덕터 구조는 여러 개의 비아를 이용하여 하부 금속선과 상부 금속선이 같은 방향으로 돌아 나오도록 하여 최종적으로 상부 금속선에만 전극이 연결되는 구조를 갖게 하였다. 뿐만 아니라 인접한 두 비아를 연결하는 하부 금속선은 서로 평

행하도록 배열함으로써 이들 사이의 상호 인덕턴스를 극대화하였으며, 하부 금속선의 일부를 상부 금속선과 평행하게 병렬로 분기시켜 나선형으로 감아주었다. 이를 통해 병렬로 분기된 하부 금속선은 기판과의 캐패시턴스를 유발하게 되어 결과적으로 인덕터의 Q 인자 분포에 영향을 주게 되어, 본 연구 목적 중에 하나인 f_{Qmax} 를 조절할 수 있는 인덕터를 구현할 수 있을 것으로 기대하였다. 이 후 본 논문에서는 일반적인 나선 인덕터와 새롭게 제안한 인덕터 구조를 각각 일반형과 병렬 분기형 인덕터로 명명하기로 한다. 본 논문의 나선 인덕터는 표준 CMOS 금속 배선공정을 이용하여

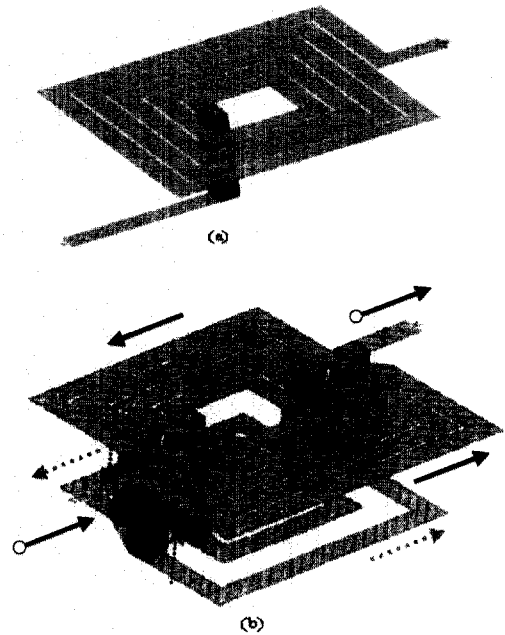


그림 1. (a) 일반형 및 (b) 병렬분기형 인덕터

Fig. 1. Schematic diagram of the (a)conventional and (b) parallel-branch inductors.

표 1. 인덕터 금속선의 규격.

Table 1. Dimensions of the metal strips used for the present inductors (μm).

Width	Spacing	Thickness		Inner Dimension
		upper	lower	
10	2	1.5	0.8	100 x 100

선공정을 이용하여 구현되었으며, 인덕턴스 및 Q 인자의 주파수 특성은 HP 8510C 네트워크 분석기를 이용하여 0.5~10.5 GHz 대역에서 이루어졌고, 전형적인 인덕터 모델로부터 얻은 인덕턴스와도 비교하였다.

3. 결과 및 고찰

그림 2에 하부 금속선과 상부 금속선의 두께를 각각 0.8 μm 와 1.5 μm 인 일반형과 병렬 분기형 인덕터의 주파수에 따른 인덕턴스의 변화를 나타내었다. 그 결과 일반형과 병렬분기형 모두 인덕턴스 값에는 큰 차이가 나지 않음을 알 수 있었다. 그림에서 보는 바와 같이 인덕턴스는 나선 회전수에 비례하기는 하지만 서론 부분에서 언급한 바와 같이 선형적인 비례 관계가 아님을 알 수 있으며, 두 종류 모두 공진 주파수도 거의 일치하였고 공진이 발생하기 전까지 안정적인 인덕턴스 값을 보여주었다. 단지 회전수가 많은 경우 (그림에서 7회전)에는 10 GHz 이상이던 공진 주파수가 8 GHz 대역으로 감소하는 현상은 발생하지만 본 논문에서 관심을 두고 있는 주파수 대역보다는 충분히 크기 때문에 소자의 동작에는 별다른 영향을 미치지 않게 된다.

그림 3에는 앞에서 언급한 일반형과 병렬 분기형 인덕터의 주파수에 따른 Q 인자 변화를 나타내

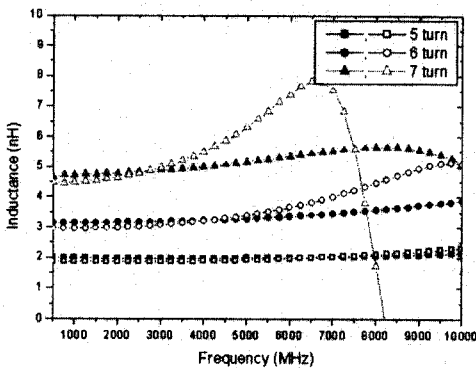


그림 2. 주파수에 따른 일반형 (solid) 및 병렬분기형 (vacancy) 인덕터의 인덕턴스 변화.

Fig. 2. Inductance variation of the conventional (solid) and the parallel-branch (vacancy) inductors along the frequency.

었다. 일반형과 병렬분기형 모두 서론에서 언급한 내바와 같이 주파수 변화에 대해 포물선 형태의 Q 인자 변화를 보였으며 인덕턴스가 커질수록, 즉, 나선수가 많아질수록 기판에 의한 기생 캐패시턴스도 증가하여 Q_{max} 이 감소하게 된다. 뿐만 아니라 인덕턴스가 증가할수록 Q_{max} 이 나타나는 $f_{Q_{\text{max}}}$ 에서의 곡률반경이 급격히 감소하게 되어, 사용 주파수가 $f_{Q_{\text{max}}}$ 에서 조금만 이탈해도 Q 인자가 크게 떨어지는 결과를 초래하게 된다. 이러한 현상은 나선형 인덕터에서는 일반적으로 나타나는 것으로서, 큰 인덕턴스가 요구되는 집적회로에서는 Q_{max} 이나 $f_{Q_{\text{max}}}$ 부근에서의 높은 Q인자 값을 이용하는 것이 어렵게 된다. 이와 같은 문제를 해결하기 위해서는 인덕턴스가 증가하더라도 곡률 반경이 크게 유지되는 인덕터를 구현하면 되지만, 현실적으로는 실리콘 기판으로의 손실을 방지할 수 없기 때문에 큰 인덕턴스를 갖는 인덕터의 Q 인자 감소로 인한 앞서의 문제점은 개선되지 않는다.

반면, 이러한 문제를 해결하기 위한 하나의 방안으로 본 논문에서 제기한 병렬 분기형 인덕터를 들 수 있는데, 그림 2와 3에서 알 수 있듯이 일반형 인덕터에 비해 동일한 인덕턴스를 유지하면서도 $f_{Q_{\text{max}}}$ 가 낮은 주파수 대역으로 $\Delta f_{Q_{\text{max}}}$ 만큼 이동하였음을 알 수 있다. 즉, 동일한 인덕턴스를 갖는 일반형보다 $f_{Q_{\text{max}}}$ 가 더 낮은 대역으로 이동하였는데, 구체적인 Q_{max} 주파수의 변동폭 ($\Delta f_{Q_{\text{max}}}$)은 표 2에 정리한 바와 같다. 이와 같이 병렬 분기형

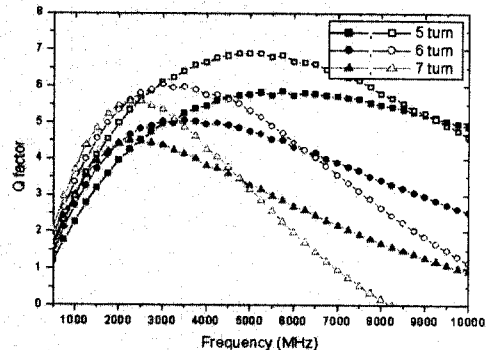


그림 3. 주파수에 따른 일반형 (solid) 및 병렬분기형 (vacancy) Q 인자의 변화

Fig. 3. Q factor variation of the conventional (solid) and the parallel-branch (vacancy) inductors along the frequency.

표 2. 그림 3으로부터 구한 일반형 및 병렬분기형 인덕터의 Q_{max} , 그 때의 주파수 (f_{Qmax}) 및 주파수 변동폭 (Δf_{Qmax}).

Table 2. Q_{max}/f_{Qmax} and the difference of f_{Qmax} of the conventional and parallel-branch inductors in relevance to Fig. 3.

(GHz)

회전수 (turn)	5	6	7
일반형 (/GHz)	5.8/5.8	5.0/3.5	4.5/2.4
병렬분기 (/GHz)	7.0/5.0	6.0/3.0	5.6/2.3
Δf_{Qmax}	0.8	0.5	0.1

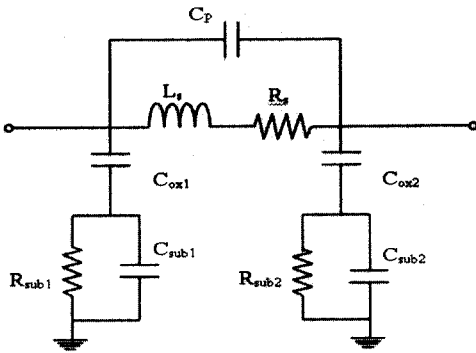


그림 4. 표 3의 모델변수 값을 구하기 위하여 일반형과 병렬분기형 인덕터에 공통으로 사용된 나선 인덕터의 등가회로.

Fig. 4. Lumped model of the spiral inductor with which the conventional and the parallel-branch type were modeled as summarized in Table 3.

구조를 이용하면 하부 금속선에 의한 기생 캐패시턴스를 이용하여 f_{Qmax} 를 조절하면서 Q_{max} 값을 그대로 유지할 수 있는데, 실제로 그림 3을 엄밀히 비교해 보면 병렬 분기형 구조의 Q_{max} 이 일반형보다 약간 더 큰 것을 알 수 있다. 이에 대한 원인을 이론적으로 분명하게 설명할 수는 없지만 병렬 분기된 하부 금속선에 의한 자기(self-) 및 상호(mutual) 인덕턴스 및 평행한 상부 금속선과의 상호(mutual) 인덕턴스가 추가적으로 발생하여 Q 인자를 향상시킨 것으로 이해하고 있다. 이 부분을 정량적으로 해석하기 위해서는 상하부 금속선의 두께 비, 구조와 형태에 따른 인덕턴스의 변화, 그리고 이들 사이의 유전막에 의한 기판 및 상하

부 금속선간의 상호 관련성 등을 모두 고려해야 하기 때문에 이론적으로 계산해 내기는 매우 어려운 상황이다.

그림 4는 나선 인덕터의 등가회로로 금속선에 의한 순수한 인덕턴스(L_s), 저항(R_s), 캐패시턴스(C_p) 성분과 기판과 유전막에 의한 기생성분의 영향을 고려하고 있다. 그림에서와 같이 기판 위에 유전막으로 사용된 산화 규소막에 의한 캐패시턴스(C_{ox1} , C_{ox2}), 실리콘 기판에 의한 저항(R_{sub1} , R_{sub2}), 그리고 실리콘 기판에 의한 캐패시턴스(C_{sub1} , C_{sub2}) 등이 일반적으로 기판에 의한 기생성분으로 고려되고 있다. 이 등가회로를 이용하여 본 논문에서 고려하고 있는 일반형 인덕터와 병렬분기형 인덕터의 등가회로 변수들을 추출하여 표 3에 정리하였다. 그 결과 핵심 변수인 L_s , R_s , C_p 가운데 L_s 는 일반형과 병렬 분기형 인덕터 모두 큰 차이를 보이지 않은 반면, R_s 값은 일반형보다 병렬 분기형에서 작은 값을 보였고 C_p 는 병렬 분기형에서 더 큰 값을 보였다. 그 외에 유전막과 기판에 의한 캐패시턴스, 그리고 기판의 저항 값은 일반형과 병렬 분기형에서 약간의 차이를 보이지만 인덕터 전체의 모델링에는 큰 영향을 주지 않을 정도로 미미하였다.

현재 실리콘 CMOS 혹은 SiGe BiCMOS 공정으로 1-3 GHz 주파수 대역의 무선통신용 RF 집적회로의 응용 분야와 시장 잠재력을 생각해 볼 때, 본 논문에서 다루고 있는 on-chip 인덕터의 Q 인자 향상은 중요한 쟁점 가운데 하나로 거론되고 있다[7,8]. 이러한 측면에서 볼 때 본 논문에서와 같이 인덕터의 Q_{max} 값이 이 주파수 대역에서 형성될 수 있는 인덕터를 손쉽게 구현할 수 있다는 것은 큰 장점이 될 수 있다. 특히 공정상 추가되는 단계가 없고, 인덕턴스를 거의 그대로 유지하면서 f_{Qmax} 를 이동할 수 있을 뿐만 아니라, Q_{max} 값 자체도 일반형 인덕터보다 더 우수한 결과를 얻을 수 있었다. 즉, 그림 3에서 보는 바와 같이 병렬 분기형 인덕터의 Q_{max} 값은 일반형의 Q_{max} 값보다 약 12% 가량 증가한 것으로 나타났다. 이 같은 결과는 병렬 분기형 인덕터의 구조가 상부 금속선에 평행한 하부 금속선을 같은 나선 형태로 추가한 형태를 갖게 되어, 하부 금속선에 의한 기판으로의 캐패시턴스 성분이 다소 증가하게 되어 Q_{max} 값의 위치가 낮은 주파수 쪽으로 이동하게 된다. 그러나 이러한 캐패시턴스 성분의 증가에도 불구하고 인덕터 고유의 인덕턴스 값은 큰 변화가 없었는데, 이는 하부 금속선이 상부 금속선과 동일한 나선형의 구조를 갖고 있어 일반형에서 보여

표 3. 모델 변수 추출 결과.

Table 3. Extracted model parameters.

Type	Turn	L_S (nH)	R_S (Ω)	C_P (fF)	C_{ox1} (fF)	C_{ox2} (fF)	R_{SUB1} (Ω)	R_{SUB2} (Ω)	C_{SUB1} (fF)	C_{SUB2} (fF)
Conventional	5	1.9	6.2	14.2	43.5	284.3	965.9	969.1	3.0	17.4
	6	3.0	8.1	19.0	58.8	321.4	726.4	844.1	10.6	26.8
	7	4.7	9.0	18.3	199.9	213.2	727.3	474.7	10.6	30.1
Parallel Branch	5	1.9	4.8	14.8	69.0	256.6	845.1	808.1	12.0	11.1
	6	2.9	5.8	29.9	106.0	338.8	589.9	602.0	20.2	19.7
	7	4.4	6.7	51.3	210.0	236.1	581.2	451.7	32.1	16.4

주는 인덕턴스 값을 그대로 유지하기 때문에 이해된다. 또한 병렬 분기형의 경우 Q 인자가 일반형 보다 증가하게 되는 이유도 정량적으로 정확하게 계산해 내기는 어렵지만 하부 금속선에 의한 저항 감소와 상하부 금속선의 상호작용에 의한 추가 인덕턴스 발생 효과가 Q_{max} 보다 낮은 주파수 영역에서 큰 효과를 보이기 때문인 것으로 이해된다. 이러한 측면은 표 3의 모델링 결과에서 보는 바와 같이 인덕터의 저항 성분(R_S) 값들을 비교해 볼 때 병렬 분기형이 일반형 보다 더 작게 나타나고 있는 바, 측정 주파수 대역에서의 인덕터의 저항 성분이 병렬 분기형에서 감소하기 때문에 전체적인 Q 인자가 향상되는 것으로 이해된다.

4. 결론

일반형 나선 인덕터에서 f_{Qmax} 가 고정되어 있는 단점을 극복할 수 있는 병렬 분기형 나선 인덕터를 고안하고 그 특성을 RF 대역에서 분석한 결과, 인덕터의 면적과 인덕턴스를 일반형과 동일하게 유지하면서 Q_{max} 을 목표로 하는 주파수 대역으로 이동시킬 수 있었다. 뿐만 아니라 병렬 분기형 인덕터의 Q_{max} 값 자체도 일반형 보다 더 우수한 결과를 보여, 실리콘 RF IC에 요구되는 on-chip 인덕터의 응용 폭을 넓힐 수 있었다.

참고 문헌

- [1] Joachim N. Burghartz, D. C. Edelstein, Mehmet Soyuer, H. A. Ainspan, and Keith A. Jenkins, "RF circuit design aspects of spiral inductors on silicon", IEEE J. of Solid-State Circuits, Vol. 33, No. 12, p. 2028, 1998.
- [2] C. Patrick Yue and S. Simon Wong, "On-chip spiral inductors with patterned ground shields for Si-based RFICs", IEEE J. of Solid-State Circuits, Vol. 33, No. 5, p. 743, 1998.
- [3] M. Soyuer, J. N. Burghartz, K. A. Jenkins, S. Ponnappalli, J. F. Ewen, and W. E. Pence, "Multilevel monolithic inductors in silicon technology", Electronics Lett., Vol. 31, No. 5, p. 359, 1995.
- [4] 김 현식, 송 재성, 오 영우, "습식 식각법으로 제조된 박막 인덕터의 임피던스 특성", 한국전기전자재료학회논문지, 10권, 8호, p. 813, 1997.
- [5] 김 재욱, 윤 의중, 정 영창, 홍 철호, "솔레노이드 형태의 RF 칩 인덕터에 대한 연구", 한국전기전자재료학회논문지, 13권, 10호, p. 840, 2000.
- [6] H. M. Greenhouse, "Design of planar rectangular microelectronic inductors", IEEE Trans. on Parts, Hybrids, and Packaging, Vol. PHP-10, No. 2, p. 101, 1974.
- [7] Joachim N. Burghartz, Mehmet Soyuer, Keith A. Jenkins, Michael Kies, Margaret Dolan, Kenneth J. Stein, John Malinowski, and David L. Hareme, "Integrated RF components in a SiGe bipolar technology", IEEE J. of Solid-State Circuits, Vol. 32, No. 9, p. 1440, 1997.
- [8] 김 종대, 김 상기, 김 좌연, 윤 의중, 박 노경, "DC-DC Converter용 자성박막 인덕터 설계에 관한 연구", 한국전기전자재료학회논문지 14권, 1호, p. 74, 2001.