

## HBr/O<sub>2</sub> 유도결합 플라즈마를 이용한 폴리실리콘 건식식각

### Dry Etching of Polysilicon in HBr/O<sub>2</sub> Inductively Coupled Plasmas

범성진<sup>1,a</sup>, 송오성<sup>1</sup>, 이혜영<sup>2</sup>, 김종준<sup>2</sup>

(Sungjin Beom<sup>1,a</sup>, Ohsung Song<sup>1</sup>, Hyeyoung Lee<sup>2</sup>, and Jongjun Kim<sup>2</sup>)

#### Abstract

Dry etch characteristics of polysilicon with HBr/O<sub>2</sub> inductively coupled plasma (ICP) have been investigated. We determined etch rate, uniformity, etch profiles, and selectivity with analyzing the cross-sectional scanning electron microscopy images obtained from top, center, bottom, right, and left positions. The etch rate of polysilicon was about 2500 Å/min, which meets with the mass production for devices. The wafer level etch uniformity was within ±5 %. Etch profile showed 90° slopes without notches. The selectivity over photoresist was between 2:1~4.5:1, depending on O<sub>2</sub> flow rate. The HBr-ICP etching showed higher PR selectivity, and sharper profile than the conventional Cl<sub>2</sub>-RIE.

**Key Words** : HBr gas, O<sub>2</sub> gas, polysilicon, Dry etch, ICP etcher, Etch rate

#### 1. 서론

반도체 디바이스의 고밀도화 고속화가 진행됨에 따라 트랜지스터의 선폭을 위주로 각 패턴의 미세화가 요구되고 있다. SIA 기술이정표에 의하면 2003년 현재 가장 작은 선폭인 게이트의 선폭설계 기준은 0.13 μm이며 향후 sub-0.1 μm급이 진행될 것이라고 예상하고 있다[1].

이러한 디바이스의 미세화와 더불어 공정기술 중 특히 미세가공 기술의 확보가 중요하다. 대부분 트랜지스터의 게이트는 폴리실리콘을 형성하여 사진식각법으로 미세 패턴을 만드는데 건식식각 공정면에서 식각속도 향상, 식각균일성 향상노력, 하지층과 마스크재료에 대한 식각선택성 향상, 마스

크로부터의 적은 치수변동 특성 등이 고려되어야 한다[2,3].

이러한 여러 문제들 중 특히 식각속도와 식각균일성에 큰 영향을 미치는 것은 플라즈마 발생 방법에 따른 것이라고 할 수 있다. 통상의 반응성 식각(reactive ion etching)과 자장향상 반응성 식각(magnetically enhanced RIE)법 등 플라즈마 밀도를 향상시켜 식각속도와 균일성을 확보하려는 노력이 계속되어 최근에는 유도결합 플라즈마(inductively coupled plasma : ICP) 식각법이 개발되었다[4]. 특히 ICP 건식 식각기는 플라즈마 밀도를 향상시키기 위해 자장과 전계를 서로 수직하게 하고, 스파이럴형 전극간에 유도결합 자계를 형성시키면 플라즈마 내 전자의 운동 범위를 증가시켜 고밀도의 플라즈마 형성이 가능한 장치이다. 따라서 전극간격에 제한을 받지 않고 균일한 플라즈마 형성과 이에 따른 식각속도의 향상과 균일성 향상을 기대 할 수 있다.

식각 선택비와 치수변동의 억제에 건식식각 가스(etchants)에 영향을 많이 받는 것으로 알려져 있다. 통상의 폴리실리콘 게이트의 건식식각공정은 C<sub>3</sub>F<sub>8</sub> 가스 등 -F [5]와 -Cl<sub>2</sub> [6]가스를 위주로 들어

1 : 서울시립대학교 신소재공학과  
(서울시 동대문구 전농동 90,  
Fax : 02-2215-5863  
a : Corresponding Author : bsj@isrca.snu.ac.kr)  
2 : 서울대학교 반도체공동연구소  
2003년 2월 11일 접수, 2003년 4월 7일 1차 심사완료,  
2003년 6월 16일 2차 심사완료, 2003년 7월 30일 3차 심사완료,  
2003년 8월 27일 4차 심사완료, 2003년 9월 9일 최종 심사완료

가 있는 식각 가스를 채용하여 진행한다.

이중 이상균 등[7,8]에 의하면  $Cl_2$  가스는 게이트 하부의 노치발생과 100 nm/min 정도의 낮은 식각 속도가 문제가 되고 있다. 이정환 등[9,10]에 의하면 클로로포름 가스에 의한 폴리건식식각도 보고 되었으나 역시 100 nm/min 이하의 낮은 식각속도가 문제가 되고 있다.

이러한 문제의 해결을 위하여, 기존의 가스와 같은 역할을 하는 산화력 있는 가스로서 Br 또는 I 를 포함하는 가스 군이 유력한데 최근에는 패턴이 조밀하여 짐에 따라 에칭속도가 작아지는 마이크로로딩(microloding)현상이나, 개구면적이 작아수록 식각속도가 작아지는 RIE-lag 현상 때문에 생기는 하부 노칭(notching)을 개선하기 위해 HBr 등 새로운 가스를 혼합하거나 단독으로 채용하는 노력이 진행되고 있다[11]. 이러한 기존의 연구는 아직 연구적인 단계의 폴리실리콘 식각시의 공정 개발로서 1단계의 식각 공정으로 여러 가지 혼합 가스,  $Cl_2/HBr/O_2$  등 종류에 따른 최적 프로파일을 확인하는 것에 치중되어있다.

본 연구는 양산화가 가능한 관점에서 1장/분 정도의 식각공정 생산성을 확보하기 위해 설계기준 0.13  $\mu m$ 급 게이트의 높이로 예상되는 2500 Å을 식각하는데 1분정도가 소요되는 식각속도가 가능하면서, 최종 식각 프로파일이 수직이고, 식각 균일도와 포토레지스트와의 선택비가 우수한 공정을 확보하고자 하였다. 따라서  $Cl_2/O_2$  가스를 위주로 자연산화막을 제거하는 초기 공정과 HBr/ $O_2$  가스를 위주로 폴리실리콘을 식각하는 본 공정으로 이루어진 2 단계 공정을 채택하여 0.6~2.0  $\mu m$ 의 게이트어레이 패턴을 식각한 경우의 식각속도, 균일도, 프로파일, 포토레지스트와의 선택비를 확인하여 보았다.

## 2. 실험 방법

본 실험에 사용된 시편인 비저항 1 ~ 10  $\Omega \cdot cm$ , P-100 4인치 실리콘 기판위에 1000 Å의 열산화막

을 생성시키고 그 위에 1  $\mu m$ 의 도핑되지 않은 폴리실리콘을 LPCVD로 증착하였다.

또한 순차적으로 0.9  $\mu m$ 의 감광막(TDMR-AR87, I-line)을 입힌 후 각각 0.6  $\mu m$ , 1.5  $\mu m$ , 2 $\mu m$  게이트 선폭과 피치를 가진 게이트 어레이 (gate arrays)를 패턴시켜 형성시켰다. 게이트 어레이는 그림 1에 나타낸 바와 같이 게이트의 선폭과 피치가 모두 각각 0.6, 1.5, 2.0  $\mu m$ 으로 변화하는 마스크패턴을 써서 만들었다.

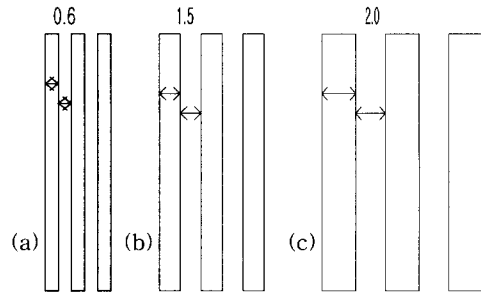


그림 1. 게이트 어레이 도해도.

Fig. 1. Schematic illustrations of gate arrays of (a) 0.6  $\mu m$ , (b) 1.5  $\mu m$ , and (c) 2.0  $\mu m$ .

이때 건식식각은 유도결합 플라즈마형(inductively coupled plasma : ICP) 다결정 실리콘 식각장치인 STS사의 Multiplex ICP Model을 사용하였다.

건식식각은 2 step 공정으로 나뉘어 일단 폴리실리콘 상부에 형성된 자연 산화막을 제거하기 위해서 표 1에 나타난바와 같이 1단계를 진행하고, 곧이어 2단계로 폴리실리콘층을 제거하기 위해 HBr/ $O_2$  혼합가스를 이용한 식각을 진행하였다.

준비된 시료를 건식식각기내의 공정 가스의 조성변화에 따른 식각속도(etch rate), 균일도 (uniformity), 식각프로파일(profile), 선택비(selectivity)를 조사하였다. 식각이 끝난 시료는 각 크기별로 기판의 각 edge에서 2.5 cm 거리의 상, 하, 좌, 우, 중심의 5가

표 1. HBr 실리콘 게이트어레이 건식 식각 공정.

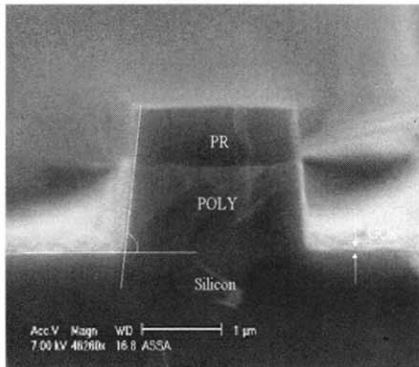
Table 1. HBr dry etch process for poly silicon gate arrays.

	ICP source power (W)	RF chuck power (W)	Pressure (mTorr)	Gas flow rate (sccm)	Temperature (°C)	Time (sec)
Step 1	600	100	2	$Cl_2$ 20	20	15
Step 2	900	50	2	HBr/ $O_2$ 20/1	20	60

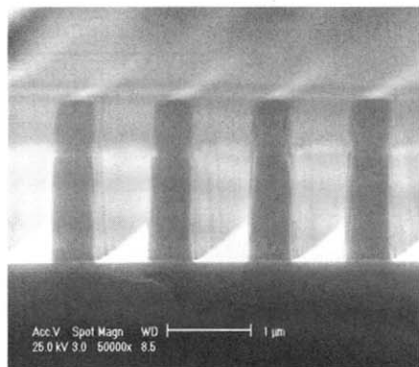
지 부분의 패턴을 수직으로 잘라 주사전자현미경 (scanning electron microscope: SEM, Philips, XL30D)으로 수직단면을 관찰하여 판단하였다.

식각율의 분석은 SEM 이미지의 최종 식각형상을 총 식각시간으로 나누어 판단하였다. 식각균일도는 상하좌우중앙의 특정 위치의 두께를 수직단면 이미지를 분석하여 측정하고 비교하여 판단하였다.

식각된 게이트 최종 식각형상은 그림 2와 같이 게이트의 수직단면 SEM 이미지로부터 주어진 게이트 길이에서 식각된 게이트의 PR을 포함한 상하부 10 %의 위치를 이은 선과 산화층과의 기준선과의 점선간의 각도로 결정하였다. 실험 범위 내에서 게이트 하부의 노치는 발견되지 않았다.



(a)



(b)

그림 2. 게이트 SEM 단면도 이미지.

Fig. 2. Cross sectional SEM images of gates having gate lengths of (a) 2  $\mu\text{m}$ , and (b) 0.6  $\mu\text{m}$ .

PR/polysilicon, oxide/polysilicon과의 선택비 (selectivity)는 SEM 이미지의 최종 형상을 식각 시간으로 나눈 후 각각의 두께비로 결정하였다.

### 3. 실험결과 및 토의

그림 3에는 각 게이트 길이와 피치에 따른 식각 속도를 나타내었다. HBr 가스유량을 20 sccm으로 일정하고 O<sub>2</sub> 가스의 유량은 1 sccm 과 2 sccm으로 변화시킨 경우를 흰 사각형과 검은 사각형으로 각각 나타내었다. 게이트 길이에 큰 영향 없이, O<sub>2</sub> 유량의 변화에도 큰 영향 없이 약 분당 2500 Å 정도의 식각 속도를 보이고 있다. Vyvoda 등에 의하면 [12] Cl<sub>2</sub>와 HBr 식각 가스의 비교에 의하면 Cl<sub>2</sub>의 식각 속도가 더 빠르고, 본 연구에서도 동일한 실험 장비를 이용하여 HBr을 Cl<sub>2</sub>로 바꾸어 같은 실험 조건으로 식각 테스트 때에도 역시 Cl<sub>2</sub>의 식각속도가 분당 약 1000 Å 정도 더 커짐을 확인하였다. 그러나 식각속도의 향상도 중요하지만, 선택비, 최종식각형상, 반응부산물 발생정도에 따른 유지관리의 용이성 등을 고려하여 최적 식각공정을 산출하여야하고, 본 실험결과에서 밝힌 분당 2500 Å의 식각속도는 0.13  $\mu\text{m}$ 급 메모리의 게이트 높이가 2500 Å임을 고려하면 분당 1매 정도의 게이트식각이 가능하다는 것을 의미하므로 HBr 가스를 채용하여 양산성이 충분한 공정용 개발하였다는 의미가 있다. 그리고 산소 유량에 식각 속도가 큰 변화가 없는 것은 산소가 건식 식각자체보다는 1단계 식각 후 드러난 포토레지스트의 부산물 제거를 돕는데 주로 기여함을 나타내는 간접적인 현상이라고 하겠다.

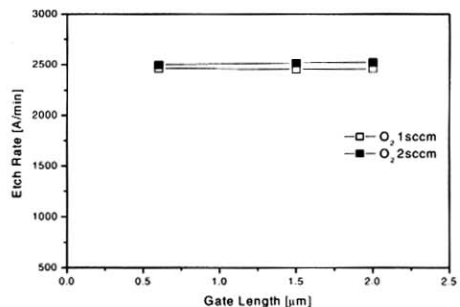


그림 3. 산소 유량변화에 따른 게이트 식각속도.

Fig. 3. Effects with gate length and O<sub>2</sub> flow rate on the etch rate of polysilicon.

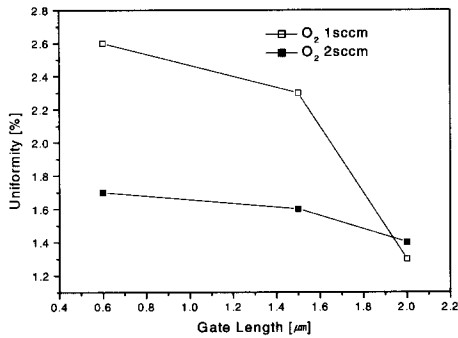


그림 4. 게이트 길이와 산소 유량 변화에 따른 식각 균일도.

Fig. 4. Etch uniformity as a function of gate length and O<sub>2</sub> flow rate.

그림 4에는 O<sub>2</sub> 유량을 1 sccm과 2 sccm으로 변화를 주고 각각 75초(1차 15초, 2차 60초)동안 식각된 폴리실리콘의 상, 하, 좌, 우, 중심부의 식각 균일도를 나타내었다. 주어진 게이트 길이에서 산소유량이 2 sccm 인 경우는 큰 변화가 없으나 산소유량이 1 sccm 으로 감소하면 변화량이 더욱 커지는 것을 알 수 있다. 그러나 본 실험에서는 산소유량에 관계없이 목표 식각두께의 전 범위에서 ± 5 % 이내의 가공이 가능하다는 것을 확인하였고, 0.6 ~ 2 μm의 피치변화에도 ±5 %이내의 식각 가공이 가능함을 알 수 있었다.

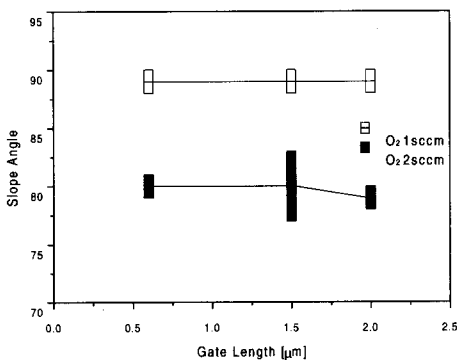


그림 5. 게이트 길이와 산소 유량 변화에 따른 게이트 식각 각도 분포.

Fig. 5. Slope angles of etch profiles as a function of gate length and O<sub>2</sub> flow rate.

그림 5에는 게이트 길이와 산소유량변화에 따른 최종 게이트 측벽의 식각 각도를 확인한 결과를 나타내었다. 그림 1에서 본 바와 같은 수직단면 이미지로부터 판단한 결과 예상대로 김남훈 등이 Cl<sub>2</sub> 등 가스로 식각한 경우 보고 한 하부 노치의 형성은 주어진 실험범위에서 확인할 수 없었다. [11] 산소유량이 1 sccm인 경우는 게이트 길이에 관계없이 88 ~ 90° 정도의 수직한 게이트 형상을 얻을 수 있었으나, 산소유량이 증가하면 슬로프각도가 10° 정도 나빠지는 현상이 있었고 게이트 길이에 따라 변화폭이 커지는 단점이 있었다. 슬로프각도가 90° 에서 벗어나면 초정밀 식각이 요구되는 게이트 식각공정에서 설계기준에 맞는 크기를 맞추기 어려우므로 최종적으로 소자의 특성에 악영향을 미치게 된다. 그림 4에서 보인 바와 같이 산소 유량에 따라 식각 균일도가 변화하기는 하지만 모든 게이트 식각 설계 기준을 맞출 수 있을 만큼인 5 % 이내이므로, 가능하면 HBr 가스를 채용하는 경우는 산소유량을 1 sccm 으로 적게 유지하여 하부노치 생성도 방지하면서 90° 에 가깝게 식각 가공을 진행하는 것이 유리함을 확인하였다.

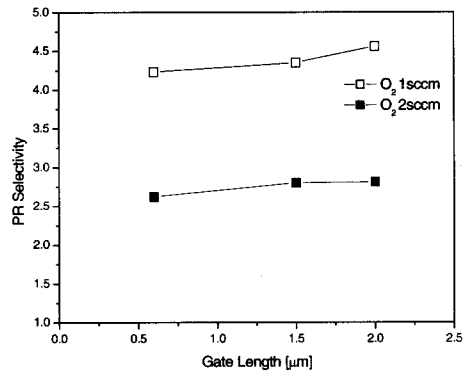


그림 6. 게이트 길이와 산소 유량 변화에 따른 게이트 식각 선택비.

Fig. 6. Etch selectivity over photoresist with varying gate length and O<sub>2</sub> flow rate.

그림 6에는 포토레지스트에 대한 실리콘의 상대적 식각속도를 나타내는 선택비를 게이트 길이와 산소유량에 대한 함수로 나타내었다.

산소유량이 1 sccm에서 2 sccm으로 증가함에 따라 포토레지스트와의 선택비가 4:1이상에서 2.8:1로 감소함을 알 수 있다. 이는 산소가 많아지면 포

토레지스트의 주성분인 카본과의 반응량이 증가하여 동일시간 내에 포토레지스트의 식각량이 많아지므로 궁극적으로 폴리실리콘과의 선택비가 나빠지기 때문이다.

본 연구와 같이 HBr 가스를 위주로 한 식각에서 산소를 혼입시키는 이유는 폴리실리콘 식각을 위해 HBr 가스만을 사용하는 경우의 문제점인 부산물 폴리머가 많이 생성되는 것을 방지하고 under layer인 SiO<sub>2</sub>의 박막을 보호하며, 이에 따른 좀 더 긴 장비 점검주기를 갖고자 하는 공업적 목적이 있었다. 그러나 본 실험 결과와 같이 O<sub>2</sub> 가 2 sccm 정도로 많아지면 선택비가 2.8:1 정도로 현저하게 감소하는 문제가 발생함을 알 수 있으므로 실제 조업에서는 포토레지스트 두께와 게이트 높이에 맞는 적절한 산소유량의 최적화가 필요함을 알 수 있었다.

또한 게이트 피치가 감소하면서 포토레지스트와의 선택비가 산소 유량이 1 sccm일 경우 최대 7.2%, 2 sccm일 경우 최대 6.7% 정도 감소하는 현상을 보이고 있다. 이러한 이유는 게이트 길이와 피치의 감소에 따라 식각가스와 플라즈마의 공급이 방해받아서 생기는 현상으로 일반적인 현상이나[13]. 그러나 본 실험범위에서는 게이트 피치의 감소에 따른 큰 변화 없이 선택비를 산소유량을 위주로 선택하는 것이 가능함을 알 수 있었다.

그림 6의 결과와 같이 산소유량이 1 sccm인 조건과 같이 선택비가 4:1 이상으로 커지면 얇은 포토레지스트를 채용하여 실리콘부에 많은 양을 건식 식각하는 shallow trench isolation 공정에도 적용이 가능할 수 있으므로 게이트 공정 외에 다른 공정에도 효과적으로 적용이 가능함을 의미한다.

또한 제안된 공정에 추가하여 게이트공정의 효율을 높이기 위해 게이트 식각 마지막 공정시점에서 산화막과의 선택비가 높은 공정을 추가시키는 신공정개발도 가능함을 의미한다. 즉, 본 실험은 자연 산화막을 제거하는 1단계와 폴리실리콘을 제거하는 2단계로 진행되었으나 폴리실리콘 제거의 후반부는 포토레지스트와의 선택비를 양보하더라도 하부 게이트 산화막과의 선택비가 우수한 산소유량이 많은 공정을 새로 추가시킨다면 더욱 우수한 공정개발도 가능할 것으로 판단되었다.

#### 4. 결 론

Cl<sub>2</sub> 가스를 이용한 자연 산화막 제거 공정 1

step과 HBr/O<sub>2</sub> 가스를 이용한 polysilicon 식각의 2 step으로 구분하여 ICP 건식 식각기를 사용해 직경 10 cm의 실리콘기판 전면에 형성된 길이 0.6~2.0 μm의 폴리실리콘 게이트에 대해 균일도 ±5%, 식각속도 2500 Å/min, 하부노치 발생 없이 slope 88~90°, PR 선택비 4:1 이상이 가능한, 우수한 공정을 확인하였다. 이와 같은 식각성능을 얻기 위해 O<sub>2</sub> 가스를 1 sccm과 2 sccm으로 바꾸어주며 확인한 결과 식각성능에 영향성이 컸으며, 본 실험 범위에서는 산소유량을 1 sccm으로 유지하는 것이 고선택비와 균일도를 얻는데 유리하였다.

#### 감사의 글

본 연구는 2003년 정보통신기초기술연구지원 사업 (과제번호 C1-2003-A1-1000-0027) 지원에 의해 수행되었습니다. 이에 감사드립니다.

#### 참고 문헌

- [1] International Technology Roadmap for Semiconductors, ITRS, 2002.
- [2] D. Louis, M. E. Nier, C. Fery, M. Heitzmann, A. M. Papon, and S. Renard, "Poly-Si gate patterning issues for ultimate MOSFET", *Microelectronic Engineering* 61, p. 859, 2002.
- [3] F. H. Bell, O. Joubert, and L. Vallier, "Influence of the nature of the mask on polysilicon gate patterning in high density plasma", *Microelectronic Engineering* 30, p. 333, 1996.
- [4] Chi-Chao Hung, Horng-Chin Lin, Meng-Fan Wang, Tiao-Yuan Haung, and Han-Chang Shih, "Simultaneous etching of polysilicon materials with different doping types by low-damage transformer-coupled plasma technique", *Microelectronic Engineering* 63, p. 405, 2002.
- [5] A. Tserepi, E. Gogolidues, C. Cardinaud, L. Rolland, and G. Turban, "Highly Anisotropic Silicon and Polysilicon Room-Temperature Etching using Fluorine-based High Density Plasmas", *Microelectronic Engineering* 41, p. 411, 1998.

- [6] Hyoun-Woo Kim, Byoung-Sun Ju, Chang Jin Kang, and Joo-Tae Moon, "Patterning of W/WN<sub>2</sub>/Poly-Si gate electrode using Cl<sub>2</sub>/O<sub>2</sub> plasmas", *Microelectronic Engineering* 1, 2002.
- [7] 이상근, 강승열, 권광호, 이진호, 조정익, 이형중, "SF<sub>6</sub>/Cl<sub>2</sub> 혼합비에 따른 실리콘 식각 특성 고찰", *전기전자재료학회논문지*, 13권, 2호, p. 114, 2000.
- [8] 김남훈, 유석빈, 김창일, 장의구, "실리콘 게이트 식각시 산소 가스 첨가 효과", *한국산업기술학회지* 1권 창간호, p. 87, 1999.
- [9] 이정환, 서희돈, 최세곤, "클로로포름(CHCl<sub>3</sub>)을 첨가한 고동노 폴리실리콘 이방성 식각 기술", *전기전자재료학회논문지*, 11권, 2호, p. 101, 1998.
- [10] K. M. Chang, T. H. Yeh, S. W. Wang, C. H. Li, and J. Y. Yang, "Dry etching of polysilicon with high selectivity using a chlorine-based plasma in an ECR reactor", *Materials Chemistry and physics* 45, p. 22, 1996.
- [11] 김남훈, 김창일, 장의구, 유석빈, "도핑되지 않은 비정질 실리콘의 고밀도 Cl<sub>2</sub>/HBr/O<sub>2</sub> 플라즈마에 의한 식각 시 나칭 효과", *전기전자재료학회논문지*, 13권, 8호, p. 651, 2000.
- [12] M. A. Vyvoda, H. Lee, M. V. Malyshev, F. P. Klemens, M. Cerullo, V. M. Donnelly, D. B. Graves, A. Kornblit, and J. T. C. Lee, "Effect of plasma conditions on the shapes of features etched in Cl<sub>2</sub> and HBr plasma. I. Bulk crystalline silicon etching", *J. Vac. Sci. Technol. A* 16(6) 3247, Nov/Dec 1998.
- [13] Seiji Samukawa and Tomonori Mukai, "Effects of low-molecular-weight radicals for reduction of microloading in high-aspect contact-hole etching", *Thin solid films* 374 (2000) 235-242.