

전도성 AFM 탐침에 의한 YBa₂Cu₃O_{7-x} 스트립 라인의 산화피막 형성

Anodization Process of the YBa₂Cu₃O_{7-x} Strip Lines by the Conductive Atomic Force Microscope Tip

고석철¹, 강형곤², 임성훈³, 한병성¹, 이해성^{4,a}

(Seok-Cheol Ko¹, Hyeong-Gon Kang², Sung-Hun Lim³, Byoung-Sung Han¹, and Hae-Seong Lee^{4,a})

Abstract

Fundamental results obtained from an atomic force microscope (AFM) chemically-induced direct nano-lithography process are presented, which is regarded as a simple method for fabrication nm-scale devices such as superconducting flux flow transistors (SFFT's) and single electron tunneling transistors (SET's). Si cantilevers with Pt coating and with 30 nm thick TiO coating were used as conducting AFM tips in this study. We observed the surfaces of superconducting strip lines modified by AFM anodization process. First, superconducting strip lines with scan size 2 μm×2 μm have been anodized by AFM technology. The surface roughness was increased with the number of AFM scanning. The roughness variation was higher in case of the AFM tip with a positive voltage than with a negative voltage in respect of the strip surface. Second, we have patterned nm-scale oxide lines on YBa₂Cu₃O_{7-x} superconducting microstrip surfaces by AFM conductive cantilever with a negative bias voltage. The YBa₂Cu₃O_{7-x} oxide lines could be patterned by anodization technique. This research showed that the critical characteristics of superconducting thin films were be controlled by AFM anodization process technique. The AFM technique was expected to be used as a promising anodization technique for fabrication of an SFFT with nano-channel.

Key Words : AFM, SFFT's, SET's, Anodization, Conductive cantilever

1. 서론

초전도체를 이용한 디바이스 응용으로써, 초전도 트랜지스터의 제작은 초전도체의 조셉슨 접합 [1]과 약결합[2]을 이용하는 두 가지 형태가 있다. 조셉슨 접합은 대단히 빠른 스위칭 특성을 가지고

있지만 제작하는데 어려움이 있고, 기존의 반도체 소자들과 서로 호환성이 없는 단점이 있다. 약결합을 이용한 소자들은 조셉슨 접합보다 속도는 약간 떨어지지만 공정상 매우 간단하며 기존 반도체 소자들과 호환성이 좋다[3].

Martens 그룹 및 Kang 연구팀은 초전도체의 특징 중 혼합상태를 이용하여 외부자계 세기에 따른 볼텍스의 유동을 제어하는 초전도 자속 흐름 트랜지스터에 관한 다양한 연구를 수행해왔다[4-8]. 이 자속 흐름 트랜지스터에 있어서 핵심적인 기술은 바디라인의 소스와 드레인 단자 사이의 채널을 제작하는 방법이다. 채널부분에서 기하학적 또는 물성적 변화가 초전도체의 임계특성을 변하게 한다.

1. 전북대학교 전자정보공학부
(전북 전주시 덕진동 1가 664-14)
2. 전북대학교 기초과학연구소
3. 전북대학교 부설공학연구원 공업기술연구센터
4. 한국기초과학지원연구원 전주분소

a. Corresponding Author : haeseong@kbsi.re.kr

접수일자 : 2004. 4. 20

1차 심사 : 2004. 4. 30

심사완료 : 2004. 6. 2

기존의 방법은 이 채널을 습식식각 방법으로서 인산, 질산, 브롬 수[9] 등을 이용하거나, 건식식각 방법으로서 FIB (Focused Ion Beam)[10], 아르곤 이온밀링 (Ar Ion Milling)[11], ICP (Inductively Coupled Plasma)[12]와 같은 장비를 이용하여 초전도체의 채널두께를 달리하여 트랜지스터를 제작하고 있다. 그러나, 이런 방법은 기존의 리소그라피 기술이 뒷받침되어야만 가능한 것으로서 나노단위 크기의 채널을 제작하는데 있어서는 한계를 가지고 있다. 이런 문제점을 해결하기 위한 방안으로써 최근 개발된 주사 터널링 현미경 (Scanning Tunneling Microscope : STM)과 원자힘 주사현미경 (Atomic Force Microscope : AFM)을 이용하여 전자나 광학소자 등의 응용분야인 나노구조의 제작공정에 이 연구가 활발하게 진행되고 있다 [13-15]. 지금까지, AFM 기술은 일반적으로 시료 표면을 관찰하기 위한 이미지 분석용으로 많이 알려져 왔으며, 리소그라피에 관한 연구는 근접형 주사 탐침에 의한 전기 화학적 반응을 이용하여 주로 Si이나 Ti 재료에 한정되어 산화피막을 형성시켜 왔다[16].

산화피막 형성 기술을 초전도 디바이스의 특정한 부분에 이용하면 임계전류를 낮출 수 있고, 추가적인 식각공정이 필요치 않아 유용하다. 초전도 자속 흐름 트랜지스터와 같은 디바이스의 핵심부분인 채널에 ICP나 아르곤 이온밀링 장비를 이용하여 약결합을 제작하는 대신 AFM 탐침을 이용하여 특정부분에 산화피막을 형성시키면 제2종 초전도체에서 존재하는 혼합상태를 만들 수 있고, 약결합과 같은 효과를 얻을 수 있다.

본 논문에서는 반도체 또는 도체에 일반적으로 적용되어왔던 산화피막 형성처리 기술을 Pt과 TiO로 코팅된 AFM 탐침을 사용하여 $YBa_2Cu_3O_{7-x}$ 초전도 시료에 산화피막을 형성시켰다. 이 AFM 산화피막 형성 처리를 통한 초전도체의 표면 거칠기 (roughness) 변화와 스트립 라인에서 바이어스 전압 세기에 따른 산화피막 형성 두께를 관찰하였다. 고온 초전도 자속 흐름 트랜지스터의 나노채널을 제작하기에 앞선 선행연구로써, $YBa_2Cu_3O_{7-x}$ 초전도체에 $2\ \mu\text{m} \times 2\ \mu\text{m}$ 스캔 영역으로 Pt 탐침에 양 또는 음의 바이어스 전압을 인가하고, 스캔 횟수를 증가하여 초전도체의 표면의 실효 (Root Mean Square : RMS) 거칠기가 어떻게 변화하는지를 측정하였다. 또한, 고온 초전도 스트립 라인을 제작하여 전도성 TiO 탐침과 $50\ \mu\text{m} \times 25\ \mu\text{m}$ 스캔영역의 국부적인 초전도 스트립 라인에 음의 바이어스 전압을 인가한 후 시료 표면의 산화피막 형성 두께

와 반응을 조사하였다. 이 AFM 산화피막 형성 공정을 이용함으로써 추가의 마스크 제작 없이 자속 흐름 트랜지스터의 나노채널을 제작할 수 있음을 보여주하고자 하였다.

2. 실험 방법

Pt과 TiO로 코팅된 AFM 탐침을 사용하여 $YBa_2Cu_3O_{7-x}$ 초전도 시료에 산화피막을 형성시키고, 산화피막이 형성된 초전도체의 표면 거칠기 (roughness) 변화와 두께를 관찰하기 위해서 초전도 박막에 광리소그라피 공정을 이용하여 다음과 같은 방법으로 스트립 라인에 패턴을 형성시켰다. $LaAlO_3$ 기판위에 Laser ablation 법으로 두께 약 350 nm 두께의 $YBa_2Cu_3O_{7-x}$ 초전도체를 증착하였다. 증착된 초전도 박막의 임계온도는 대략 84K이었으며, 160 μm 선폭을 갖는 초전도 스트립 패턴을 제작하기 위해 마스크를 설계하였다. 다음으로 H_3PO_4 와 Di water의 비율을 1:150으로 하여 에천트 용액을 만들었다. 제작된 박막 위에 spin coater를 사용하여 스피ن속도 1000 rpm으로 5초간, 고속인 4000 rpm으로 20초 동안 positive 포토레지스터 AZ 6612 (Clariant Co., Korea)를 사용하여 1.5 μm 두께로 얇게 도포하였다. 90 °C의 hot plate에 2분간 soft baking을 실시한 후 노광기에 18초 동안 마스크를 대고 자외선을 노출시켰다. 이렇게 제작된 시료를 현상액 (AZ 300K)에 7초간 담가 자외선에 노출된 포토레지스터를 제거하고, 인산수용액에 50초 동안 담가 초전도체를 제거하여 원하는 패턴을 형성시켰다.

AFM 캔티레버에 바이어스 전압을 인가하여 초전도 스트립 라인에 산화피막을 형성시키기 위해 그림 1과 같은 AFM 시스템을 사용하였다. AFM에 의한 산화피막을 형성시키고, 표면 변화를 관찰하기 위해 준비된 시료를 AFM의 칩 캐리어 위에 올려놓았다. 탐침과 시료사이에 바이어스 전압을 인가할 때 전류가 잘 흐를 수 있도록 하기 위해서 전도성 테이프 (카본 테이프)를 초전도 스트립 라인 한쪽에 부착하였다. AFM 팁 홀더안에 스프링 클립을 들어올려 Pt으로 코팅된 탐침을 끼워넣은 후 팁 홀더를 근접 탐침형 주사현미경 (Scanning Probe Microscope : SPM) 헤드에 삽입하였다. 레이저 정렬점을 조정후 광탐지기 거울 레버를 조절하여 수직, 수평값은 제로로, sum값이 최대가 되도록 하였다. 주위 온도는 25 °C, 습도는 50 % 이상으로 하기 위해 습에 물을 적서 샘플에 가깝

시료 표면의 변화를 AFM tapping mode로 관찰한 이미지이다. 그림 3과 같이 스캔 횟수가 증가할수록 표면의 거칠기가 크게 변한다는 것을 보여주고 있다. 그림 2와 그림 3을 비교해보면, AFM 탐침에 양의 바이어스를 인가했을 때가 음의 바이어스를 인가했을 때보다 표면 거칠기 변화가 더 크게 나타나고 있음을 알 수 있다.

그림 4는 ± 10 V 바이어스 전압을 AFM 탐침에 인가했을 때 스캔 횟수에 따른 표면 거칠기를 보여주고 있다. 음의 바이어스 전압을 가했을 때 14.5 nm의 표면 거칠기에서 25.8 nm까지 스캔 횟수가 증가할수록 거칠기가 증가함을 알 수 있다. 또한, AFM 탐침에 양의 바이어스 전압을 인가했을 때 거의 14 nm에서 56 nm까지 거칠기가 증가하였고, 음의 바이어스 전압을 인가했을 때보다 많이 증가함을 알 수 있다. 탐침에 음의 전압을 인가했을 때 2회 스캔에서 4회 스캔으로 넘어갈 때 표면의 거칠기 변화가 거의 없다. 이것은 처음 2회 스캔했을 때 크게 변화된 표면이 다시 스캔 횟수를 3회, 4회 증가시켜도 산화피막 형성에 필요한 산화반응 조건이 이루어지지 않아 나타난 현상으로 생각된다. 산화피막 형성 반응 조건은 유도전류 크기에 아주 밀접한 관계가 있기 때문에 산화피막이 형성된 패턴 크기는 시료에 받아들여진 전자양에 크게 좌우된다. 또한 산화피막이 형성된 높이와, 선폭, 스캔 속도, 시료의 표면상태, 온도, 상대습도, 탐침과 시료사이에서 인가된 전압 및 탐침의 사양 등에 의해 영향을 받으며, contact mode 및 non-contact mode와 같은 AFM 동작모드 또한 산화피막 형성 패턴에 영향을 준다[17,18].

탐침에 양의 바이어스 전압을 인가했을 때는 스캔 횟수 증가에 따라 시료 표면의 거칠기가 크게 증가한 것은 초전도체 원소 중 원자들이 탐침과 강하게 반응하여 산화피막 형성이 더 잘 이뤄지고 있음을 알 수 있다. Si이나 SiGe 시료에 AFM을 이용한 산화피막 형성 높이에 관한 기존의 논문을 보더라도 일반적으로 탐침에 음의 전압을 인가했을 때보다 양의 전압을 인가했을 때 더 큰 표면변화를 일으키는 것으로 보고 되고 있다[19,20]. 이것은 시료를 구성하고 있는 원자를 강한 바이어스에 의해 초전도 표면을 변화시키기 때문인 것으로 생각된다.

측정된 실험결과로부터 정리하면, 탐침에 음의 바이어스 전압을 인가하면 초전도 시료표면을 위로 볼록하게 튀어 오르며, 탐침에 양의 바이어스 전압을 인가하면 초전도 시료 표면은 아래로 움푹 파고 들어간다. 스캔시 음의 바이어스 전압을 인가했을 때보다 양의 바이어스 전압을 인가했을 때

YBa₂Cu₃O_{7-x} 초전도체의 산화피막 형성 거칠기가 더 높았다. 스캔 횟수를 증가함에 따라 -10 V에서는 거칠기가 포화되며, +10 V에서 선형적으로 증가하였다. 각각의 실험환경 조건은 상대습도 20 % 이하, 스캔시간 1.42초, 온도는 25 °C이었다.

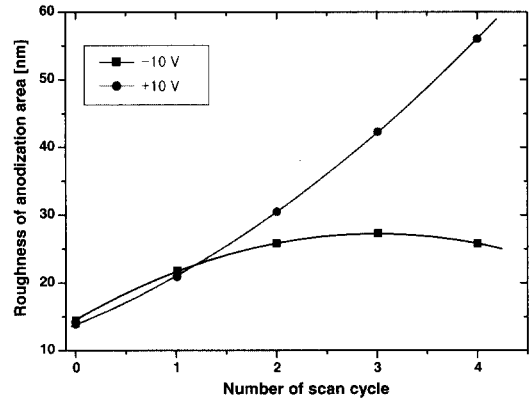


그림 4. 스캔 횟수(1.42초/사이클)에 따른 습도 20 % 조건하의 ± 10 V에서의 탐침에 유기된 산화피막 형성으로 제작된 YBa₂Cu₃O_{7-x} 초전도체의 거칠기.

Fig. 4. The roughness of YBa₂Cu₃O_{7-x} superconductor anodized with AFM at $V_{tip}=-10$ V and $V_{tip}=+10$ V as a function of the scanning number (1.42s/cycle) under 20 % humidity condition.

두 번째 실험으로써, AFM 산화피막 형성 처리에 의해 초전도체의 스트립 라인에서 바이어스 전압 세기에 따른 산화피막 형성 두께를 관찰하였다. 전도성 TiO 탐침과 50 μ m \times 25 μ m 스캔영역의 국부적인 초전도 스트립 라인에 음의 바이어스 전압을 인가한 후 시료 표면의 산화피막 형성 두께와 반응을 조사하였다.

그림 5(a)는 전도성 AFM 탐침에 -8 V에서 -12 V까지 -1 V씩 바이어스를 증가하면서 산화시킨 초전도 스트립 라인의 3차원 표면 이미지를 보여주고 있다. 하나의 스트립 라인의 바이어스 전압을 인가할 때의 스캔 영역은 70 μ m \times 1.09 μ m 이었으며, 스캔율은 0.702 Hz, 탐침 속도는 98.2 μ m/s, 상대습도는 50 % 이상, 온도는 25.3 °C 및 TiO 탐침을 사용하였다. 초전도체의 산화피막 형성된 스트립 라인의 표면을 AFM의 tapping mode에 의해 이미지를 관찰하였다.

산화피막 형성 높이를 보여주고 있다. 낮은 바이어스 전압 -8 V에서 표면의 산화피막 형성 높이는 거의 관찰할 수 없었으며, -10 V~-12 V 강한 바이어스 전압에서 샘플 표면의 산화피막이 형성된 부분이 선명하게 나타나고 있다. 그림 5(b)의 오른쪽 그림은 tapping mode에 의해 이미지를 관찰할 때 표면 명암을 왼쪽과 달리하여 자동적으로 나타나게 되어 있다. 이 이미지로부터 스트립 라인에 산화피막이 -11 V와 -12 V에서 더 뚜렷하게 형성됨을 알 수 있다. 이 실험에 사용된 AFM 시스템의 최대 바이어스 전압은 -12 V와 +12 V이다. 그림 5(c)는 스트립 라인에 표면분석을 위해 측정된 산화피막 형성 높이를 보여주고 있다. 시료에 일직선으로 분석라인을 긋고, 기준점을 선정하여 각각의 바이어스 전압별로 형성된 산화피막 최대 높이에 마킹작업을 한다. 이 분석으로부터 산화피막이 형성된 높이를 자동으로 측정할 수 있다. 그림 5(c)에서 볼 수 있듯이 기준점의 위치를 피막형성이 이루어지지 않은 시료의 최저 평균값으로 정해 놓고 바이어스 전압을 더 세게 인가시켰을 때 산화피막 형성 높이와 폭은 증가하다가 -12 V 바이어스 전압에서는 산화피막 형성 높이는 오히려 감소할 뿐만 아니라 시료안쪽으로 파고 들어가며, 그 폭은 더 넓어짐을 보여 주었다.

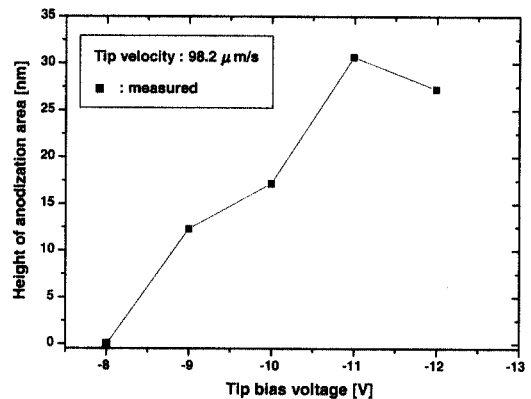


그림 6. 상대습도는 50 % 조건하에서 측정된 탐침에 음의 바이어스 전압을 인가함에 따른 $\text{YBa}_2\text{Cu}_3\text{O}_{7-x}$ 산화 높이의 변화.

Fig. 6. Variation of the $\text{YBa}_2\text{Cu}_3\text{O}_{7-x}$ oxide height as a function of the applied bias of AFM under the relative humidity of 50 %.

그림 6은 98.2 $\mu\text{m/s}$ 탐침 속도에서 음의 바이어스 전압을 인가했을 때 각각의 초전도 스트립 라인의 산화피막 형성 높이를 보여주고 있다. -11 V 바이어스 전압에서 최대 산화피막 형성 높이가 대략 30 nm이었으며, -12 V 바이어스 전압에서 산화피막 형성 높이는 감소됨을 보였다. 측정 곡선으로부터 탐침에 음의 바이어스 전압을 증가시키면 초전도 스트립 라인의 산화피막 형성 높이는 증가하다가 어느 한계점에 이르면 감소되고, 수평방향으로 산화피막 형성 폭이 더 넓어짐을 보여주고 있다. 실험에 사용된 AFM 탐침의 바이어스 전압은 -12 V가 최대 전압이다. 이 전압을 계속해서 사용하면 시스템에 과부하를 가져다 줄 수 있기 때문에 -10 V에서 -11 V사이의 바이어스 전압을 인가하는 것이 바람직하겠다.

5. 결론

본 연구에서는 AFM 탐침에 유기된 $\text{YBa}_2\text{Cu}_3\text{O}_{7-x}$ 초전도체 및 스트립 라인의 산화피막 형성에 관련된 바이어스 전압, 스캔 횟수, 스캔 속도 및 습도 등의 조건하에 산화피막 형성 높이와 시료 표면의 roughness를 관찰하였다. Pt으로 코팅된 AFM 탐침에 +10 V 바이어스 전압을 인가하고 스캔 횟수를 증가했을 때 산화피막 형성 roughness가 스캔 횟수 4회에서 -10 V 바이어스 전압을 인가했을 때보다 2.17배 높았다. TiO로 코팅된 AFM 탐침에 -8 V, -9 V, -10 V, -11 V, -12 V 바이어스 전압을 인가하였을 때 초전도 스트립 라인의 산화피막 형성 높이는 증가하고 있음을 관찰하였다. 이때 상대습도는 50 % 이상이었으며, 스캔 속도는 98.2 $\mu\text{m/s}$ 이었다. -11 V 바이어스 전압을 인가했을 때의 스트립 라인의 산화피막 형성 높이는 -9V 바이어스 전압보다 대략 2.5배만큼 큰 표면변화를 보였다. 초전도체에 AFM 산화피막 형성처리를 이용하면 초전도 표면 특성을 변화시켜 특정한 부분에 임계전류를 낮춤으로써 추가적인 마스크 제작 없이 약결합 형태의 초전도 디바이스를 제작할 수 있다는 것을 보여준 실험이었다.

참고 문헌

[1] James H. Thompson, James B. Beyer, and James E. Nordman, "Effects of finite junction length on the vortex-flow transistor",

J. Appl. Phys., Vol. 75, No. 7, p. 3662, 1994.
 [2] J. S. Martens, V. M. Hietala, T. A. Plut, D. S. Ginley, G. A. Vawter, C. P. Tigges, and M. P. Siegal, "Flux flow microelectronics", IEEE Trans. Appl. Supercon., Vol. 3, No. 1, p. 2295, 1993.
 [3] J. S. Martens, T. E. Zipperian, V. M. Hietala, D. S. Ginley, C. P. Tigges, J. M. Phillips, and M. P. Siegal, "Superconducting flux flow digital circuits", IEEE Trans. Electron. Devices, Vol. 40, No. 3, p. 656, 1993.
 [4] J. S. Martens, G. K. G. Hohenwarter, J. B. Beyer, and J. E. Nordman, "S parameter measurements on single superconducting thin film three terminal devices made of high- t_c and low- t_c materials", J. Appl. Phys., Vol. 65, No. 10, p. 4057, 1989.
 [5] 강형근, 임성훈, 임연호, 한윤봉, 황종선, 한병성, "새로운 ICP 장치를 이용한 고온 초전도체의 D교 Etching과 기존의 Wet Etching 기술과의 비교", 전기전자재료학회논문지, 14권, 2호, p. 158, 2001.
 [6] 강형근, 고석철, 최명호, 한윤봉, 한병성, "플라즈마 식각을 이용한 초전도 자속 흐름 트랜지스터", 전기전자재료학회논문지, 16권, 5호, p. 424, 2003.
 [7] Seokcheol Ko, Hyeong-Gon Kang, Sung-Hun Lim, and Byoung-Sung Han, "Superconducting flux flow sensor used for a thermal detection", Sensors and Actuators A, in press, Corrected proof, Available online 2004.
 [8] 고석철, 강형근, 임성훈, 최효상, 한병성, "다채널 고온 초전도 볼텍스 유동 트랜지스터의 I-V 특성 해석", 전기전자재료학회논문지, 16권, 10호, p. 931, 2003.
 [9] J. S. Martens, D. S. Ginley, and J. B. Beyer, "A model and equivalent circuit for a superconducting flux flow transistor", IEEE Trans. Appl. Supercon., Vol. 1, No. 2, p. 95, 1991.
 [10] K. Miyahara, K. Tsuru, S. Kubo, and M. Suzuki, "Characteristics of high- t_c superconducting flux flow transistors with sub-micron channels", IEEE Trans. on Appl.

- Supercond., Vol. 5, No. 2, p.3381, 1995.
- [11] K. Miyahara, S. Kubo, and M. Suzuki, "vortex flow characteristics of high- T_c flux flow transistors", J. Appl. Phys., Vol. 75, No. 1, p. 404, 1994.
- [12] Hyeong-Gon Kang, Sung-Hun Lim, Byoung-Sung Han, Hyo-Sang Choi and Yoon-Bong Hahn, "conditions of icp for a superconducting flux flow transistor and its etching characteristics", Materials Science and Engineering B, Vol. 102, p. 344, 2003.
- [13] K. Matsumoto, "STM/AFM Nano Oxidation Process to Room-Temperature Operated Single-Electron Transistor and Other Devices", Processing of the IEEE, Vol. 85, No. 4, p. 612, 1997.
- [14] S. Sakai, "theoretical study of electric field effects in high- T_c oxide superconductor using an ultrathin-metal-insulator superlattice model", Physical Review B, Vol. 47, No. 14, p. 9042, 1993.
- [15] Insang Song, Byong Man Kim, and Gwangseo Park, "Fabrication of a josephson junction using an atomic force microscope", Appl. Phys. Lett., Vol. 76, No. 5, p. 601, 2000.
- [16] M. Lazzarino, S. Heun, B. Ressel, K. C. Prince, P. Pingue, and C. Ascoli, "AFM anodization studied by spectromicroscopy", Nuclear Instruments and Methods in Physics Research B, Vol. 200, p. 46, 2003.
- [17] Sang Min Kim, Sang Jung Ahn, Haeseong Lee, Eung Ryul Kim, and Haiwon Lee, "A study of positive charge effect on AFM anodization lithography using metal phosphate monolayers", Ultramicroscopy, Vol. 91, p. 165, 2002.
- [18] Tokishige Banno, Minoru Tachiki, Hokuto Seo, Hitoshi Umezawa, and Hiroshi, "Fabrication of diamond single-hole transistors using AFM anodization", Diamond and Related Materials, Vol. 11, p. 387, 2002.
- [19] A. Notargiacomo, E. Giovine, F. Evangelisti, V. Foglietti, and R. Leoni, "EBL-and AFM-based techniques for nanowires fabrication on Si/SiGe", Mater. Sci. and Engineering C, Vol. 19, p. 185, 2002.
- [20] Seunghyun Lee, Jungoh Kim, Wan Sub Shin, Ha-Jin Lee, Sunyoung Koo, and Haiwon Lee, "Fabrication of nanostructures using scanning probe microscope lithography", Mater. Sci. and Engineering C, Vol. 24, p. 3, 2004.