

반응성 RF 마그네트론 스퍼터링 법을 이용한 AlN/SiC 구조의 제작 및 특성

Fabrication and Properties of AlN/SiC Structures using Reactive RF Magnetron Sputtering Method

김용성¹, 김광호^{1,a}

(Yong-Seong Kim¹ and Kwang-Ho Kim^{1,a})

Abstract

Al/AlN/n-type 6H-SiC (0001) MIS structures were prepared by AlN layers on vicinal 6H-SiC(0001) substrates with reactive RF magnetron sputtering method. The AlN films were annealed at 900 °C, N₂ atmosphere for 1 minutes showed the best result. With XRD analysis, AlN(0002) peak was clearly found. The typical dielectric constant value of the AlN film in the MIS capacitors was obtained as 8.4 from photo C-V. Also, the gate leakage current density of the MIS capacitor was 10⁻¹⁰ A/cm² order within the electric field of 1.8 MV/cm. Finally, the amount of interface trap densities, *D_{it}* was evaluated as 5.3×10¹⁰ eV⁻¹cm⁻² at (E_C-0.85) eV.

Key Words : Reactive RF magnetron sputtering, 6H-SiC, MIS, AlN, Conductance method, Photo C-V, Interface trap density

1. 서 론

SiC(탄화규소)는 그것이 지닌 매우 우수한 전기적, 물리적 특성들로 인해 고전력, 고주파 및 고온용 소자를 위한 응용분야에서 크게 주목받고 있는 wide band gap 반도체 재료이다[1,2]. 특히, wide band gap 반도체 재료들 가운데 유일하게 자연산화막의 형성이 가능한 SiC는 1980년대 이후 다양한 응용분야에서 중요한 재료로 인식되며 활발한 연구가 진행되고 있다. 그러나 아직까지는 다른 반도체 재료에 비해 공정기술의 어려움으로 인해 SiC는 응용범위가 매우 제한적이다. 또한, SiO₂/SiC 구조에서의 전기적 결함들에 대한 보고가 몇몇 연구자들을 통해 알려져 있는데[3-5], 그

중에서도 SiC MOSFET에서는 SiC 표면의 거칠기 및 전하들이 포획된 계면상태들로 인한 표면에서의 캐리어 이동도의 저하로 transconductance가 현저히 줄어드는 결함이 있다는 보고가 있다[1]. 그러나 이러한 문제점은 주로 열적산화를 통해 얻어진 산화막과 관련한 문제점들로 열산화막이 아닌 다른 유전체를 이용한다면 극복이 가능해질 수 있다[6].

본 논문에서는 앞서 언급한 SiO₂/SiC 계면에서의 문제점을 극복하고자 SiO₂ 대신 AlN을 채택하여 반응성 RF 마그네트론 스퍼터링 법으로(AlN의 형성은 주로 MBE, 특히 Gas Source MBE를 이용하고 있음[7]) 제작한 AlN/6H-SiC(0001) 구조의 특성에 대하여 논의한다. 특히, 소자의 원활한 동작에 있어 매우 중요하게 고려되어야 할 insulator/semiconductor 계면에서의 interface trap density(*D_{it}*)를 high frequency CV법과 컨덕턴스법 등을 이용하여 평가하여, 일반적인 방법으로 성장한 SiO₂의 그것과 비교해 보기로 한다.

1. 청주대학교 정보통신공학부

(충북 청주시 상당구 내덕동 36)

a. Corresponding Author : khkim@cju.ac.kr

접수일자 : 2005. 7. 22

1차 심사 : 2005. 9. 1

심사완료 : 2005. 10. 7

2. 실험방법 및 결과

2.1 AlN/6H-SiC 구조의 제작

기판으로 사용된 SiC wafer는 CREE Research Inc.의 6H-SiC(0001), n-type(epitaxy)/n+ 구조이며 n-type epitaxial layer는 Si-face, 질소가 약 $5.1 \times 10^{15} \text{ cm}^{-3}$ 로 도핑 되어 있으며 두께는 약 5 μm 이다. 준비된 wafer는 먼저 유기세정을 마친 다음, RCA 세정을 수행하였다. SC-1과 SC-2의 과정이 끝난 후에는 각각 10 %로 희석된 HF에 넣어 자연산화막을 제거하였다.

웨이퍼의 세정이 모두 끝난 후 최종적으로 10 %-HF 용액에 10분간 담가두어 SiC 웨이퍼 표면의 오염방지 및 자연산화막 생성 억제제를 위한 수소화처리를 행한 후 AlN을 성막 하였다. AlN 박막의 형성에는 반응성 RF 스퍼터링 법을 이용하였다. 스퍼터링 조건은 다음의 표 1에 나타났다.

위의 표 1에 나타난 스퍼터링 조건은 본 연구팀이 수년간에 걸쳐 최적화 시킨 조건[8-10]을 토대로 SiC MIS의 제작 여건에 맞게 최적화한 것이다.

스퍼터링에 사용된 타겟은 Al(99.9999 %), 3" 직경을 가지며, 반응 가스는 Ar : N₂ = 50 : 50 sccm을 유지하였다. 성막이 시작되기 전 타겟의 깨끗한 상태를 유지하기 위하여 셔터를 닫은 상태로 10분간 pre sputtering을 실시하였다.

스퍼터링이 진행되는 동안 AlN 박막은 기판의 온도를 실온 ~ 850 °C까지 변화시켜 성막 했으며, 실온을 유지하여 성막 시킨 시료의 경우에 대해서는 700 ~ 1100 °C사이의 온도 범위에서 급속열처리를 1분간, 질소(N₂) 분위기에서 수행하여 기판을 가열하면서 AlN을 성막 한 경우와 비교하였다.

성막과 열처리를 끝낸 시편들은 직경 200 μm 의 원형 급속 마스크를 이용하여 thermal evaporator를 이용하여 Al을 상/하부 전극으로 형성하고 post-metalization anneal을 수행하였다. 제작된 시편들에 대해서는 XRD 분석을 통한 구조적 특성 평가와, HP 4284A(Precise LCR meter)와 HP 4140B(pA meter)를 이용한 전기적 특성 평가를 각각 수행하였다.

AlN/6H-SiC 구조의 결정성에 대해 기판온도 및 RTA 온도에 대한 의존성을 확인한 결과, 900 °C, 질소 분위기에서 1분간 급속 열처리를 수행한 시편이 가장 양호한 결과 보였다.

이에 대한 XRD θ -2 θ scan을 통한 wide scan profile 및 AlN(0002)에 대한 rocking curve를 그림 1의 (a)와 (b)에 나타났다. 그림 1(a)의 확대시킨

표 1. AlN/6H-SiC(0001) 구조 제작을 위한 스퍼터링 조건.

Table 1. Sputtering conditions of AlN/6H-SiC(0001) structure.

Parameter	AlN
Target form	Al (99.9999 %) - diameter: 3 inch - thickness: 0.25 inch
RF input power	25 W
Base pressures	below 1×10^{-6} Torr
Working pressure	10 mTorr
Deposition rate	below 0.1 nm/min
Gas ratio	Ar : N ₂ = 50 : 50 sccm
Substrate temp.	R.T. ~ 850 °C / 900 °C RTA
Target to substrate distance	55 mm

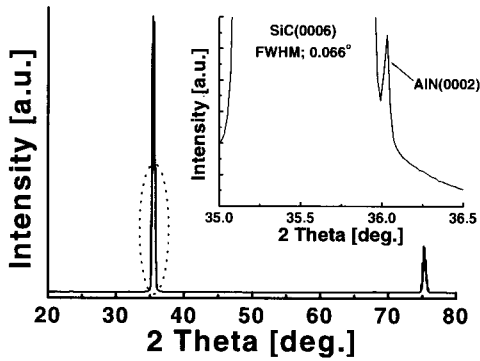
부분을 보면 θ -2 θ scan에서 왼쪽에 SiC(0006)가 아주 강하게 나타나고 바로 옆에 AlN(0002) peak이 나타남으로써 AlN 박막이 기판의 결정면을 따라 c 축으로 성장이 이루어졌음을 알 수 있다. 그리고 그림 1(b)는 AlN 박막의 결정성 평가를 위한 rocking curve로써 AlN(0002)의 FWHM이 0.1204°인 것으로 나타났다. 참고로 기판의 SiC(0006)에 대해 측정된 FWHM은 0.066°이었다.

XRD를 통해 박막이 기판에 대해 에피택시가 잘 이루어졌는지를 알아볼 수 있는 in-plane 정렬에 대한 분석을 XRD 극점도를 통해 알아보았다.

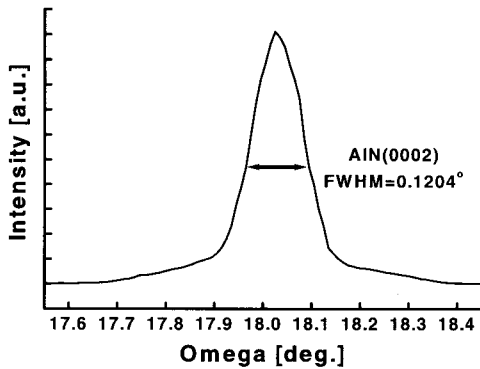
AlN은 SiC와 같은 hexagonal로써 c 축 배향성을 갖기 때문에 6-fold symmetry를 가진다. 따라서 박막의 에피택시가 잘 이루어졌다면 극점도에서 6개의 극점 생기며 이들은 서로 띠를 형성하지 않고 뚜렷한 점으로 나타나게 된다.

본 실험을 통해 제작한 시편에 대한 극점도를 그림 2에 나타났다. 이 실험에서 AlN 박막의 에피택시 여부에 대한 판단 기준면으로 삼은 AlN(0002) 면에 대한 AlN(10 $\bar{1}$ 1) 면의 6개의 극점이 각각 극점도 상에서 이루는 각은 약 61도가 된다. 즉, AlN(10 $\bar{1}$ 1) 면에 대한 극점이 약 61도 간격으로 극점도에 점 형태로 나타나야 한다.

아래의 그림 2를 통해 알 수 있듯이, 약 60도의 일정한 간격으로 극점이 뚜렷이 나타나고 있음을 확인할 수 있다. 이상 θ -2 θ scan 및 rocking curve



(a)



(b)

그림 1. AlN/6H-SiC(0001), N₂ atm., 900 °C RTA 처리한 시편의 XRD 결과; (a) wide scan, (b) rocking curve.

Fig. 1. XRD patterns of rapid thermal annealed AlN/6H-SiC(0001) at N₂ atm., 900 °C; (a) wide scan, (b) rocking curve.

의 결과와 극점도 분포 등을 통해 AlN 박막의 에피택시가 이루어졌음으로 판단할 수 있다.

즉 위의 사실들로부터 AlN/SiC 구조를 형성하는데 있어, 본 연구에서 사용한 반응성 RF 마그네트론 스퍼터링을 통한 성막과 급속열처리만으로도 양호한 AlN 박막의 결정화가 가능하며, 기판온도를 800 °C로 가열하여 제작한 AlN에 대해서도 양질의 결정성이 얻어졌으나 이하에서는 900 °C RTA 처리한 시편의 전기적 특성에 대해 논의한다.

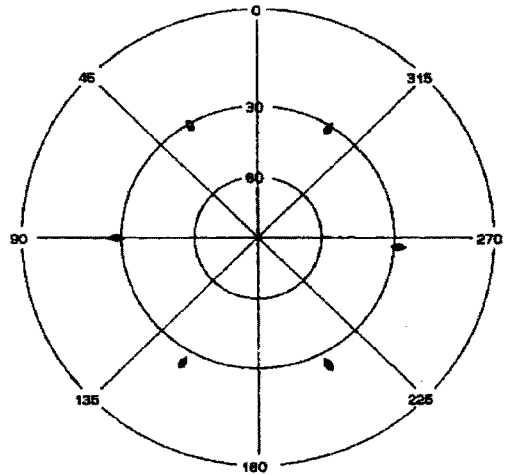


그림 2. AlN/6H-SiC(0001) 구조의 극점도 ; AlN (10 $\bar{1}$ 1) reflection.

Fig. 2. Pole figure of AlN/6H-SiC(0001) structure ; AlN(10 $\bar{1}$ 1) reflection.

2.2 Al/AlN/6H-SiC 구조의 전기적 특성

Al/AlN/6H-SiC capacitor의 전기적 특성의 평가에는 capacitance-voltage (C-V) 및 conductance method (C-G)와 더불어 UV(I-line) lamp를 조사하는 이른바 photo C-V[2]를 이용하였다. Photo C-V를 이용하면, 실리콘에 비해 두 배 이상의 큰 에너지갭을 가지는 SiC와 같은 wide band gap 반도체의 경우, 단순히 전압만 인가해 주어서는 충분한 EHP의 생성 및 유지가 매우 어려워 C-V 특성을 제대로 확인할 수 없기 때문에 충분한 EHP 생성이 가능한 에너지를 가해 주기 위함이다.

아래 그림 3에 900 °C, 질소 분위기에서 1분간 급속열처리를 한 경우의 1 MHz photo C-V 측정 결과 및 이론적인 C-V 그래프를 함께 나타냈다. C-V 측정은 암실인 상태를 유지하고 accumulation 영역으로부터 inversion 영역으로 50 mV/s의 sweep rate로 전압을 변화시켰고, 이때는 음전압에 대해 inversion이 이루어지지 못하고 deep depletion 상태에 머물렀다.

UV를 조사하여 electron-hole pair의 photo-generation을 통해 inversion 상태에 도달함에 따라 capacitance가 평형상태 값이 되었을 때, 다시 암실 상태를 유지한 채 accumulation 영역 쪽으로

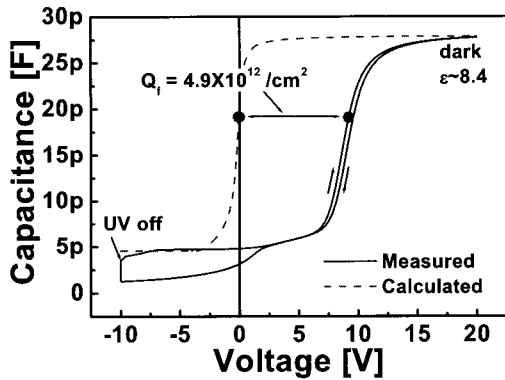


그림 3. Al/AlN/6H-SiC(0001) 구조의 1 MHz photo C-V 특성 ; ㉑: theoretical ㉒: N₂ atm., 900 °C RTA(d_{AlN}= 87 nm, A= 3.27×10⁻⁴ cm²).
 Fig. 3. Typical 1 MHz photo C-V properties of Al/AlN/6H-SiC(0001) structures ; ㉑: theoretical ㉒: N₂ atm., 900 °C RTA (d_{AlN}= 87 nm, A= 3.27×10⁻⁴ cm²).

voltage sweep를 실시하였다. 그림으로부터 알 수 있듯이, 그래프 ㉑; theoretical과 ㉒; measured 사이에 큰 flat band 전압 이동이 관측되었다. 이로부터 AlN/SiC interface에 negative charge가 막내에 다수 존재하고 있음으로 판단하였으며, 그 크기는 4.9×10¹²/cm³이었다. 그리고 accumulation 영역에서 얻어진 capacitance로부터 산출한 AlN의 유전율은 8.4로(벌크의 유전율인 8.5[12]) 얻어졌다.

그림 3으로부터 산출한 Al/AlN/6H-SiC 커패시터에 대한 interface trap density를 그림 4에 나타내었다. 1 MHz photo C-V로부터 Terman method를 이용하여 얻은 결과를 □로, conductance법을 통해 얻은 결과를 △로 나타내었다.

Conductance법에서는 각각 1 MHz, 100 kHz, 10 kHz의 주파수에 대한 컨덕턴스의 변화를 관측하여 D_{it}를 산출하였다. 컨덕턴스법을 이용한 D_{it}의 산출 방법은 capacitance법에 비해 정확하고 간단한 방법으로써, 이는 capacitance법에서처럼 insulator capacitance와 depletion layer capacitance를 서로 분리해 내야 할 필요가 없다[11]. 본 연구에서 제작한 시편에 대한 D_{it}의 산출에는 컨덕턴스법을 high frequency CV법(Terman method)과 함께 사용하였다.

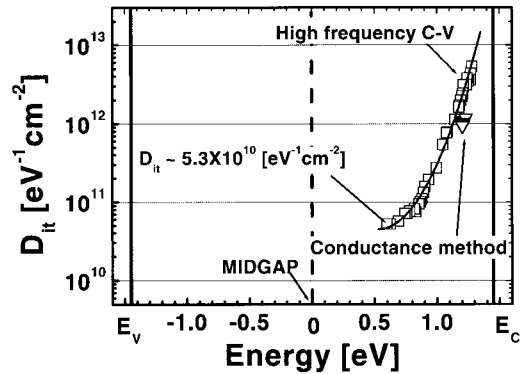


그림 4. Al/AlN/6H-SiC(0001) 구조에 대한 interface trap densities, D_{it}; N₂ atm., 900 °C RTA.
 Fig. 4. The interface trap densities, D_{it} of Al/AlN/6H-SiC(0001) structure with various frequencies ; N₂ atm., 900 °C RTA.

그림 4에서 컨덕턴스법에 의한 D_{it}(△)는 에너지 대역 중 전도대쪽에 가까운 곳에서의 interface trap density를 나타내고 있으며, 그 크기는 1.4×10¹² eV⁻¹cm⁻² 이었다. 그리고 high frequency CV법을 통해 얻어낸 것(□)은 E_c 아래 약 0.85 eV에서의 D_{it}가 5.3×10¹⁰ eV⁻¹cm⁻² 이었다. 참고로 건식 열산화 또는 습식 산화 공정을 거친 다음 재산화 및 post-oxidation anneal, 1200 °C 이상의 고온에서의 nitric oxide passivation 등의 복잡한 공정을 수행한 후 계면준위를 상당히 낮출 수 있다는 최근의 발표에서의 D_{it}는 대부분이 10¹¹ eV⁻¹cm⁻² 정도의 값을 가지는 것으로 보고되고 있다[14-16].

그림 5에서는 본 실험을 통해 정해진 최적의 제작조건인 900 °C RTA를 수행한 sample의 게이트 누설전류 특성을 보이고 있다. 함께 나타낸 as-depo. 시편의 누설전류가 1.5 MV/cm의 인가전계 내에서 10⁻⁹ A/cm² 이하의 양호한 특성을 나타내고 있으며, 900 °C에서 급속열처리를 수행하고 나면 그 특성이 향상되어 인가전계 약 1.8 MV/cm 이내의 범위에서 누설전류밀도의 크기가 10¹⁰ A/cm² 정도를 유지하는 매우 우수한 결과가 나타났다. 또한 저항을 또한 3 MV/cm의 전계가 가해졌을 때 3×10¹³ Ω·cm 정도를 유지하였다.

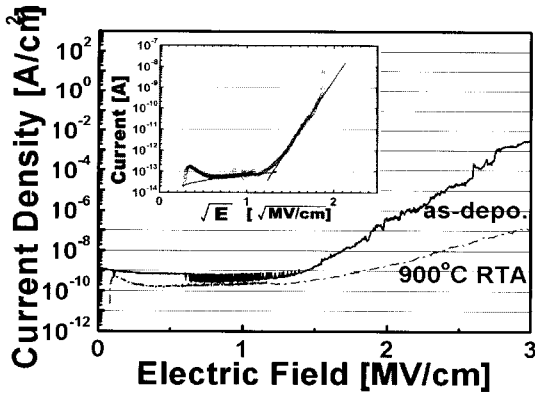


그림 5. Al/AlN/6H-SiC(0001) 구조의 게이트 누설전류 특성 ; as-depo. & 900 °C RTA.

Fig. 5. Typical gate leakage current properties of Al/AlN/6H-SiC(0001) structure ; as-depo. & 900 °C RTA.

삽입된 그래프는 I 대 \sqrt{E} 의 관계를 보인 것으로, $\sqrt{E} \approx 1.2$ (MV/cm)^{1/2} 이후부터 선형적인 전류의 증가를 보였다. 이것을 여러 conduction mechanism 모델과 비교해 본 바, 본 실험에서 제작한 AlN 박막은 Poole-Frenkel emission model[11,13]을 따른다고 판단하고 있다. 이는 실온에서 인가된 전기장의 영향으로 인해 trap에 포획되었던 전자들이 여기되어 전도대역으로 방출됨으로써 나타나는 현상으로 설명될 수 있다.

3. 결론

우수한 전기적 특성을 지닌 Al/AlN/6H-SiC(0001) 구조의 MIS 소자를 반응성 RF 마그네트론 스퍼터링 법을 이용하여 성공적으로 구현하였으며 제작한 소자의 구조적, 전기적 특성을 평가하고 향후 SiC MIS 소자로의 응용 가능성을 확인하였다. 스퍼터링 시 기판을 실온에서 성막 후, 900 °C, 질소 분위기에서 1분간 급속 열처리를 수행한 AlN 박막이 (0002)의 결정배향을 가졌다. 결정성의 평가를 위한 rocking curve 평가결과, 기판인 SiC의 (0006)에 대한 FWHM이 0.066°, AlN (0002)의 FWHM은 0.1204°로 각각 확인되었다. 그리고 극점도 분석을 통해 hexagonal AlN 박막의 극점이 약 60도 간격으로 뚜렷하게 나타나 에피택시가 이루어진 것으로 판단하였다.

실온에서 high frequency(1 MHz) photo C-V를 이용하여 정상적인 C-V 특성을 확인하였다. C-V 특성 곡선의 측정 영역에서의 capacitance 값으로부터 산출한 AlN 박막의 비유전율은 8.4 로 벌크의 값인 8.5와 거의 일치하는 값이 얻어졌다. 또한, 컨덕턴스법과 high frequency C-V법(Terman method)을 이용한 interface trap density에 대한 평가 결과 각각, 1.4×10^{12} eV⁻¹cm⁻² (conduction band 부근에서)와 5.3×10^{10} eV⁻¹cm⁻² (Ec 아래 약 0.85 eV에서)인 것으로 일반적인 SiO₂/SiC의 경우보다 낮은 수준의 D_{it}를 유지함이 확인되었다. 이상적인 경우의 C-V특성 곡선과 실제 측정을 통해 얻은 C-V 곡선 사이의 flat band 전압의 차이를 통해 약 4.9×10^{12} /cm² 정도의 negative charge가 막 내에 존재하고 있음을 알 수 있었다. 참고로, MBE를 이용한 AlN/SiC의 결과에서의 값은 약 3×10^{11} /cm²[7]로 flat band 전압에 영향을 미치는 interface에서의 charge에 대한 문제에 있어서는 MBE의 경우가 스퍼터링 법에 비해 더 좋은 상태를 유지함을 알 수 있었다.

AlN 박막의 누설전류밀도의 크기는 전기장도 약 1.8 MV/cm 이하의 범위에서 10⁻¹⁰ A/cm² 정도를 유지하였으며, 3 MV/cm의 인가전계에 대하여 3×10¹³ Ω·cm 정도의 저항율을 유지함을 확인하였다.

이로써, 반응성 RF 마그네트론 스퍼터링 법과 급속열처리를 이용하여 간단히 SiC MIS 소자의 제작이 가능하며, 그 특성 또한 양호하게 나타남을 확인하였다. 그러나, 히스테리시스 현상 및 막 내에 존재하는 전자들로 인한 V_{FB}의 shift 등은 개선해야 할 문제점이라 할 수 있다. 이러한 문제들을 개선한다면 보다 많은 분야에서 SiC MIS소자를 활용할 수 있게 되리라 기대된다.

참고 문헌

- [1] H. Morkoc, S. Strite, G. B. Gao, M. E. Lin, B. Sverdlov, and M. Burns, "Large-band-gap SiC, III-V nitride, and II-VI ZnSe-based semiconductor device technologies", J. Appl. Phys., Vol. 76, No. 3, p. 1363, 1994.
- [2] J. A. Cooper, Jr., "Advances in SiC MOS Technology", Phys. Stat. Sol. (a), Vol. 162, No. 1, p. 305, 1997.
- [3] C. Raynaud, J.-L. Autran, B. Balland, G.

- Guillot, C. Jaussaud, and T. Billon, "Electrical characterization of instabilities in 6H silicon carbide metal-oxide-semiconductor capacitors", *J. Appl. Phys.*, Vol. 76, No. 2, p. 993, 1994.
- [4] E. Bano, T. Quisse, L. DiCioccio, and S. Karmann, "Surface potential fluctuations in metal-oxide-semiconductor capacitors fabricated on different silicon carbide polytypes", *Appl. Phys. Lett.*, Vol. 65, No. 21, p. 2723, 1994.
- [5] C. Raynaud, J.-L. Autran, J. B. Briot, B. Ballard, N. Becourt, T. Billon, and C. Jaussaud, "Comparison of trapping-detrapping properties of mobile charge in alkali contaminated metal-oxide-silicon carbide structures", *Appl. Phys. Lett.*, Vol. 66, No. 18, p. 2340, 1995.
- [6] S. Sridevan, V. Misra, P. K. McLarty, B. J. Baliga, and J. J. Wortman, "Rapid thermal chemical vapor deposited oxides on N-type 6H-silicon carbide", *IEEE Electron Dev. Lett.*, Vol. 16, No. 11, p. 524, 1995.
- [7] Aboelfotoh, M. O., Kern, R. S., and Davis, R. F., "Electrical characterization of metal/AlN/6H-SiC (0001) heterostructures", *Opto-electronic and Microelectronic Materials And Devices Proceedings 1996*, p. 382, 1997.
- [8] 이남열, 정순원, 김용성, 김진규, 정상현, 김광호, 유병곤, 이원재, 유인규, 양일석, "LiNbO₃/AlN 구조를 이용한 MFIS 커패시터의 제작 및 특성", *한국전기전자재료학회 2000학계학술대회논문집*, p. 743, 2000.
- [9] 인용일, "알루미늄산화합물을 절연막으로 사용한 Si MIS 소자에 관한 연구", *청주대학교 석사학위논문*, p. 12, 2004.
- [10] 정순원, 김광호, "Pt/LiNbO₃/AlN/Si(100) 구조를 이용한 MFIS 커패시터의 전기적 특성", *전기전자재료학회논문지*, 17권, 12호, p. 1283, 2004.
- [11] S. Strite and H. Morkoc, "GaN, AlN, and InN: A review", *J. Vac. Sci. Technol.*, B10, p. 1237, 1992.
- [12] S. M. Sze, "Physics of semiconductor devices", Wiley, p. 383, 1981.
- [13] T. Hori, "Gate dielectrics and MOS ULSIs", *Springer Series in Electronics and Photonics*, Vol. 34, p. 46, 1997.
- [14] P. T. Lai, J. P. Xu, and C. L. Chan, "Effects of wet N₂O oxidation on Interface properties of 6H-SiC MOS capacitors", *IEEE Elec. Dev. Lett.*, Vol. 23, No. 7, p. 410, 2002.
- [15] T. Chen, Z. Luo, J. D. Cressler, T. F. Isaacs-Smith, J. R. Williams, G. Chung, and S. D. Clark, "The effects of NO passivation on the radiation response of SiO₂/4H-SiC MOS capacitors", *Solid-state electronics*, Vol. 46, No. 12, p. 2231, 2002.
- [16] K. Fujihira, Y. Tarui, M. Imaizumi, K. Ohtsuka, T. Takami, T. Shiramizu, K. Kawase, J. Tanimura, and T. Ozeki, "Characteristics of 4H-SiC MOS interface annealed in N₂O", *Solid-state electronics*, Vol. 49, No. 6, p. 896, 2005.