

Pt-nSi 쇼트키 접촉의 유효 장벽높이 감소에 관한 연구

A Study on the Effective Barrier Height Reduction of Pt-nSi Schottky Contact

박훈수*, 김봉열*

(Hoon-Soo Park • Bong-Ryul Kim)

요 약

낮은 에너지 (60 KeV) 비소 이온주입으로 고농도의 얇은 표면층을 형성시켜 Pt-nSi 쇼트키 다이오드의 유효 장벽높이를 감소시켰다. 역방향 특성을 크게 저하시키지 않고 순방향 임계전압을 400 mV에서 200mV로 낮추는데 필요한 이온주입량은 얇은 산화막 (215 Å) 이 존재하는 상태에서 비소 이온주입을 한 경우는 $9.0 \times 10^{12} \text{cm}^{-2}$ 이고, 산화막이 없는 상태에서 이온주입한 경우는 $5.1 \times 10^{12} \text{cm}^{-2}$ 이었다. 이온주입후 열처리 조건은 900 C에서 30 분간 N₂ 분위기에서 행하였으며 얇은 산화막을 통한 이온주입으로 다이오드의 역방향 특성을 개선하였다.

Abstract

The effective barrier height of Pt-nSi Schottky diode was reduced by the formation of highly doped surface layer using low energy(60 KeV) arsenic implantation. Without seriously degrading the reverse electrical characteristics, the ion doses needed for the forward turn-on voltage lowering up to 200 mV are about $9.0 \times 10^{12} \text{cm}^{-2}$ in the case of ion implantation through the thin oxide and $5.1 \times 10^{12} \text{cm}^{-2}$ as the other case of implantation without presence of oxide. Annealing was followed by ion implantation under the temperature of 900°C, N₂ ambient for 30 min.. The reverse electrical characteristics were improved by implanting through the thin oxide.

* 연세대학교 전자공학과

1. 서 론

쇼트키 다이오드는 고속을 요하는 바이폴라 논리회로에 광범위하게 이용되어 왔고, 쇼트키 TTL 또는 쇼트키 크램프 ECL을 이용한 고속 VLSI 논리회로는 대형 컴퓨터의 단일칩 CPU에 응용되고 있다.¹⁾

특히 백금 실리사이드 접합은 실리콘 계면과의 전기적 특성 및 열적 안정성이 우수하고 신뢰성이 높기 때문에 최근 VLSI 응용에도 크게 각광을 받고 있다.²⁾ 쇼트키 다이오드가 바이폴라 LSI에 널리 응용되는 주된 이유는 트랜지스터의 포화를 방지하고 적당한 논리 전압폭을 쉽게 만들어 주기 때문이다. 쇼트키 다이오드의 가장 중요한 파라미터는 장벽높이며 유효 쇼트키 장벽높이는 금속과 반도체간의 일함수 차이와 금속 반도체 경계면의 interface states³⁾ 및 반도체표면상태 특성에 의하여 결정된다.⁴⁾ Andrews와 Shannon은 이온주입법에 의하여 쇼트키 다이오드의 유효 장벽높이를 변화시킬 수 있음을 최초로 밝혔다.⁵⁾ 이온주입에 의하여 형성된 고농도의 얇은 표면층에 의하여 금속-실리콘계면의 전장의 크기가 증가되어 유효 장벽높이가 감소하게 되므로 쇼트키 다이오드의 유효 장벽높이는 표면에 주입한 이온량과 주입후의 침투 조건등에 크게 의존한다.

본 연구에서는 금속증착 전 공정에서 비소 이온을 주입하여 소자를 제작하였으며, 이온주입량에 따른 순방향 임계전압, 포화 전류 밀도, ideality factor, 역방향 누설 전류 및 항복 전압등과의 연관성을 고찰하였으며, 특히 이온주입으로 인하여 수반되는 항복전압의 감소와 누설전류증가 특성을 개선하기 위하여 얇은 산화막이 존재하는 상태에서 이온주입하는 실험을 병행하였다.

2. 소자 제작

쇼트키 다이오드를 제작하기 위한 기판은 N형, 비저항 $1.0\Omega\text{-cm}$, <111>방향의 3인치 웨이퍼를 사용하였다. 다이오드의 금속-반도체 접합면적은 $70\text{ }\mu\text{m} \times 15\text{ }\mu\text{m}$ 와 $12\text{ }\mu\text{m} \times 20\text{ }\mu\text{m}$ 두가지 형태의 마스크를 설계·제작하였다. 소자의 제조공정은 표준 바이폴라 공정에 준하고, 이온주입한 불순물 농도의 최대값이 백금 실리사이드와 반도체 접합면에 위치하도록 이온주입 에너지 및 어닐링 조건을 결정하여 공정을 설계하였다.

전체 공정순서는 그림 1과 같다.

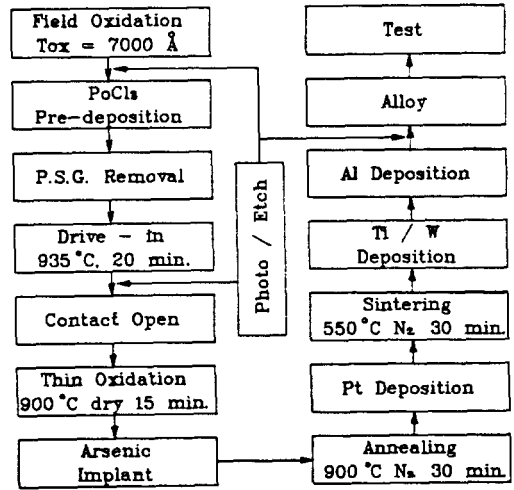


그림 1. 소자 제작 순서도

Fig 1. Device processing procedure

금속-반도체 접합의 장벽높이를 낮추기 위해 백금 증착전에 비소 이온을 가속에너지 60 KeV로 주입하였으며 이온주입량은 2×10^{12} , 5×10^{12} , 8×10^{12} , 1.2×10^{13} , 3×10^{13} , 6×10^{13} atoms/cm²으로 하였다.

테스트 다이오드의 절반은 900 °C에서 건식 산화법으로 15분간 215 Å의 산화막을 성

장시킨 후 비소 이온을 60 KeV로 주입하였으며 (set-A다이오드) 나머지 다이오드는 산화막이 없는 상태에서 이온주입을 행하였다 (set-B다이오드). 비소 이온주입 후 900 ℃, 질소 분위기에서 30분간 어닐링 하였다. 백금을 증착시키기전에 약 3×10^{-6} Torr의 진공에서 아르곤을 유입시켜 30초간 스퍼터 식각을 실시한다. 이때 식각되는 실리콘의 두께는 약 180 Å 정도이다. 스퍼터 식각이 끝난 후 Pt 층을 약 600 Å 두께로 증착하고, 550 ℃ 질소 분위기에서 30분간 열처리하여 백금 실리사이드를 형성한 후 80 ℃ 왕수에 담구어 실리콘위에 형성된 백금 실리사이드를 제외한 표면의 백금을 식각하였다. 다음으로 확산장벽 금속 $Ti/W(Ti: 10\% \text{ target})$ 을 1200 Å 두께로 증착하고, 1.5 um 두께의 알미늄을 증착시켰다. 본 실험에서 제작한 소자의 단면도는 그림 2 와 같다.

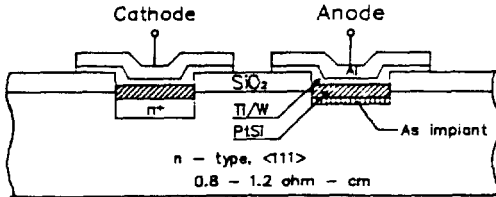


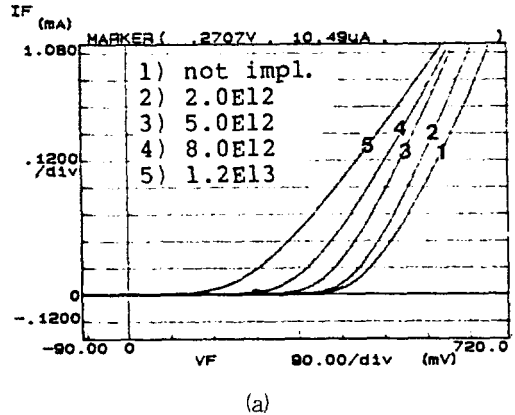
그림 2. Pt-nSi 쇼트키 다이오드의 단면도
Fig 2. Cross-section of Pt-nSi Schottky diode

3. 전기적 특성 및 고찰

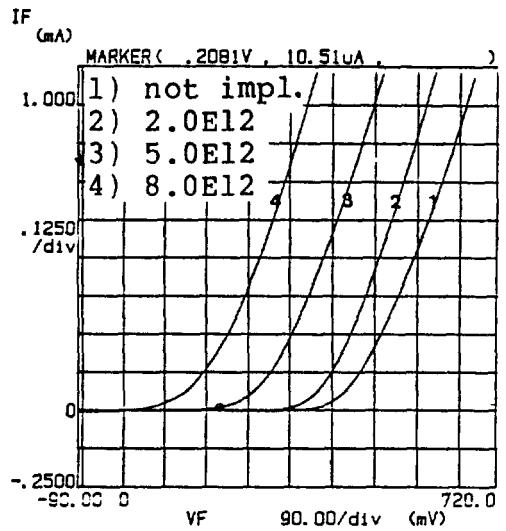
제작한 Pt-nSi 쇼트키 다이오드의 순방향 및 역방향 전류-전압 특성은 금속-반도체 접합부분의 전류 밀도가 ($1 A/cm^2$) 일때의 전압값을 기준으로하여 측정하였다. ⁶⁾ 측정장비는 HP사의 Parameter Analyzer 4145 B이다.

1) 순방향 전류-전압 특성

순방향 임계 전압 (V_f) 은 전류값 $10.5 \mu A$ (다이오드 면적 = $700 \mu m \times 15 \mu m$) 에서 측정하였고 set-A와 set-B 다이오드에 대한 전류-전압 특성곡선은 그림 3과 같다.



(a)



(b)

그림 3. 순방향 전류-전압 특성 곡선

- a) 얇은 산화막이 존재하는 상태에서 비소 이온주입한 다이오드 (set-A) 의 경우
- b) 산화막 없이 비소 이온 주입한 다이오드 (set-B) 의 경우

Fig 3. Forward I-V characteristic curves

- a) Schottky diode which is implanted through the thin oxide.
- b) Schottky diode which is implanted into the bare silicon.

비소 이온을 주입하지 않은 Pt-nsi 다이오드의 순방향 임계 전압은 404-406 mV 이고, 비소 이온의 주입량이 증가함에 따라서 순방향 임계전압은 거의 선형적으로 감소한다.

Pt-nSi 쇼트키 다이오드의 접합 면적차에 의한 순방향 임계전압의 변화는 없었으나 set-B 다이오드의 순방향 임계전압 감소현상이 set-B 다이오드에 비하여 현저하게 나타났으며, 이러한 차이는 비소 이온주입량이 증가할 수록 크게 나타났다. SUPREMII 프로그램에 의하여 백금 실리사이드-실리콘 경계면의 비소이온 농도분포를 시뮬레이션하여 장벽높이 감소에 기여하는 유효 비소이온의 농도값을 조사하였다. 백금 증착전 스퍼터 식각 (180 Å) 과 백금 증착 두께 (600 Å) 을

고려하여 백금 실리사이드-실리콘 경계면을 원래 실리콘 경계면에서 부터 780 Å 깊이에 접합이 형성된다고 가정하였다.⁶⁾

산화막이 없는 상태에서 이온주입하는 경우 비소농도의 침투치는 실리콘 경계면으로 부터 약 500 Å에서 나타나고 순방향 임계 전압을 200 mV로 낮추는데 필요한 이온주입량은 $5.1 \times 10^{12} \text{ cm}^{-2}$ 이며 백금 실리사이드-실리콘 계면의 농도는 약 $5.2 \times 10^{17} \text{ cm}^{-3}$ 이었다. 그림 4는 비소 이온량 변화에 대한 순방향 임계전압 변화 그래프이고 각 이온량에 따른 순방향 임계전압 값은 표 1에 나타나 있다.

2) 유효 장벽 높이와 ideality factor

비소 이온 주입량이 증가하면 포화 전류 밀도도 증가한다. 그림 5에서 얻은 포화 전류 데이터 값과 아래 특성 방정식을 이용하여 ideality factor 와 유효 장벽높이를 계산하였다.

$$J = J_s [\exp(qV/nkT) - 1] \dots\dots\dots(1)$$

$$J_s = A^{**} T \exp(-q\phi_{Bn}/kT) \dots\dots\dots(2)$$

표 1. 비소 이온 주입량에 따른 전기적 파라미터 변화
Table 1. Electrical parameter variations at different ion doses

electrical parameter	ion dose (cm^{-2})	not implant.	2.0×10^{12}	5.0×10^{12}	8.0×10^{12}	1.2×10^{13}
	A	B				
forward turn-voltage (v)	A	0.45	0.387	0.332	0.2707	0.126
	B	0.45	0.367	0.208	0.053	0.007
reverse breakdown voltage (v)	A	40.4	37.6	30.5	26.08	8.19
	B	40.4	37.2	28.3	9.70	0.24
Ideality factor	A	1.0065	1.0121	1.0676	1.098	1.72
	B	1.0065	1.0131	1.540	1.99	2.0
effective barrier height	A	0.84	0.811	0.74	0.65	0.51
	B	0.84	0.77	0.58	0.44	0.35

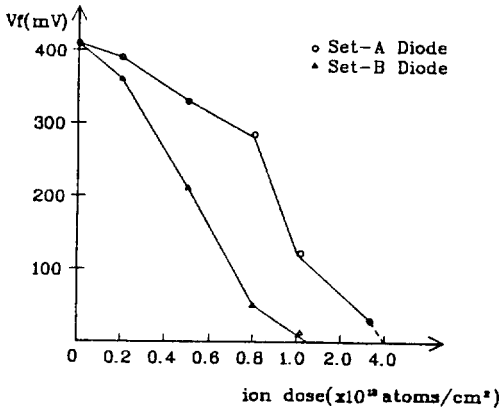


그림 4. 비소 이온 주입량에 따른 순방향 임계전압 변화곡선

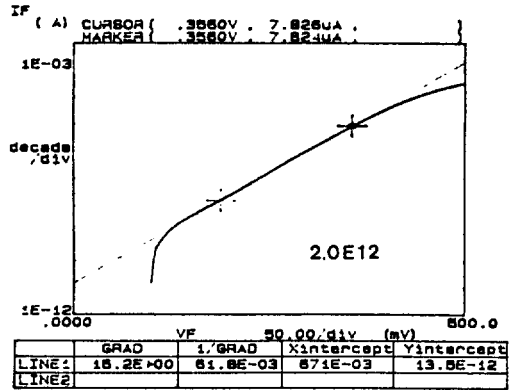
Fig 4. Forward turn-on voltage variation curve depending on As ion doses

$$n = (q/kT) \frac{\partial V}{\partial (\ln J)} \dots\dots\dots(3)$$

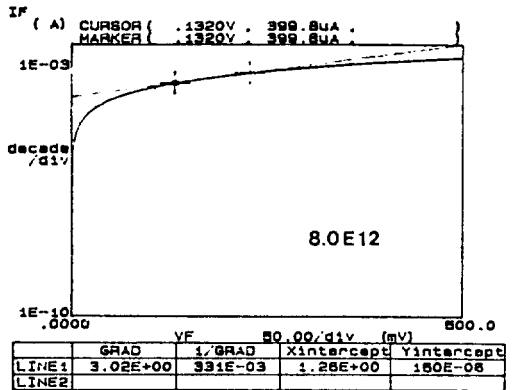
여기서 A**는 Richardson 상수이고 ϕ_{Bn} 은 쇼트키 장벽높이, n은 ideality factor이다. 비소 이온주입량이 증가함에 따라서 ideality factor가 1보다 커진다. 여기서 ideality factor가 1일때는 전류가 거의 열 이온 방출에 의하여 형성됨을 의미하고, 이온 주입량이 증가하여 ideality factor가 1보다 커짐에 따라 접합 장벽을 통한 터널링에 의한 전류의 기여 성분이 증가함을 의미한다. 7)

그림 7은 이온 주입량의 변화에 대한 유효 장벽높이 변화 그래프이며 이온주입량이 증가함에 따라서 감소한다. 그림 8에서와 같이 비소 이온주입에 의하여 고농도 표면층이 금속-반도체 경계면에 위치함에 따라 공핍층의 두께가 얇아지며 장벽의 폭이 좁아지게 되어 field emission이 증가하여 실제 유효 장벽 높이가 ϕ_b 로 감소하게 된다.

위의 결과에서 쇼트키 다이오드의 유효 장



(a)



(b)

그림 5. 포화전류특성 (set-B 다이오드)
 a) ion 주입량이 $2.0 \times 10^{12} \text{ cm}^{-2}$ 인 경우
 b) ion 주입량이 $8.0 \times 10^{12} \text{ cm}^{-2}$ 인 경우

Fig 5. Saturation current characteristics (set-B diode)

- a) ion dose $2.0 \times 10^{12} \text{ cm}^{-2}$
- b) ion dose $8.0 \times 10^{12} \text{ cm}^{-2}$

벽높이는 어떠한 금속을 사용하여 접합을 형성하였는가 보다도 금속-반도체 접합 경계면의 불순물 농도분포에 의하여 크게 의존한다는 사실을 알 수 있었다.

순방향 전압을 200mV까지 낮추는데 필요한 이온 주입량이 10^{13} cm^{-2} 이하였고, 이 정도의 주입량은 바이폴라 회로의 P-형 베이스 영역에 P-N접합을 형성시키지 않으므로

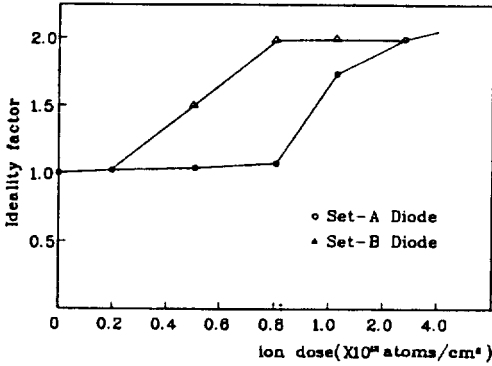


그림 6. 이온 주입량에 따른 ideality factor 변화

Fig 6. ideality factor variation as a function of ion dose

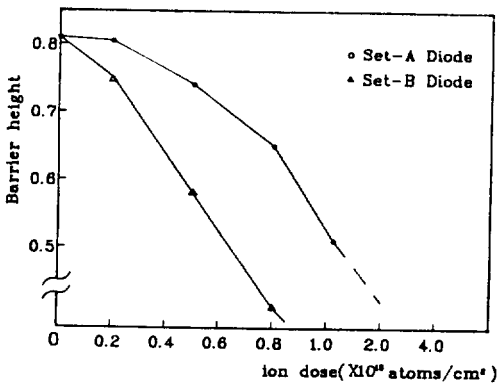


그림 7. As 이온 주입량에 대한 유효 장벽 높이

Fig 7. Effective barrier height reduction

부가적인 마스크 없이 유효장벽 높이를 조절할 수 있는 장점이 있다.

3) 역방향 특성

본 실험에서는 공핍영역의 확장에 의한 항복현상을 막기 위하여 에피층을 성장시키지 않고 기판자체에 Pt-nSi 접합을 형성시키는 구조를 택하였다. 이온 주입량이 낮은 범위에

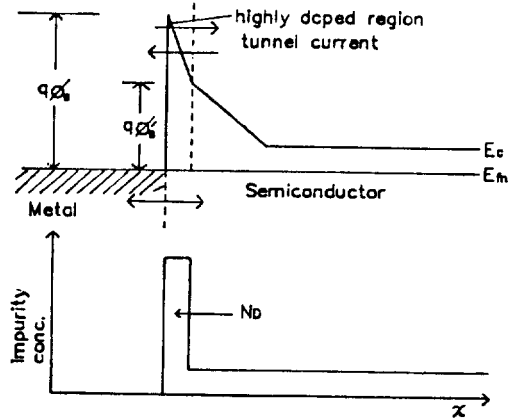


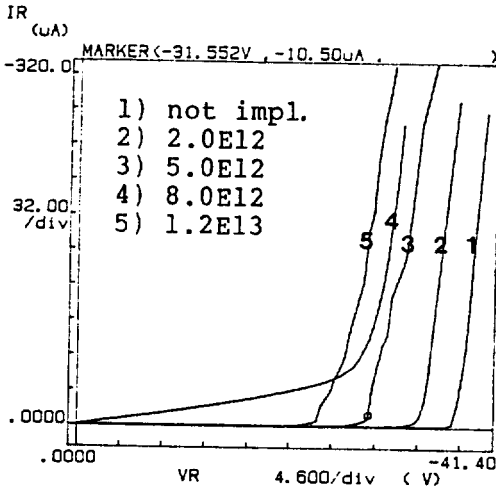
그림 8. 비소 이온을 주입한 경우 쇼트키 접합의 에너지 밴드구조

Fig 8. Energy band diagram of arsenic ion implanted Schottky contact

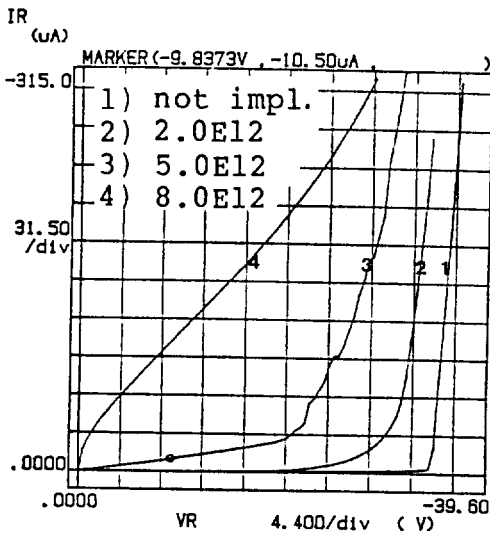
서는 애버런취 항복 현상을 나타내다가 이온 주입량이 높은 범위에서는 반도체 영역에 형성되는 공핍영역 층이 좁아지므로 터널링에 의한 전류 기여성분이 증가한다. 그림 9은 역방향 전류-전압 특성을 나타내고 있다.

위의 결과에서 이온 주입량이 낮은 범위에서 set-A와 set-B다이오드의 역방향 항복 전압의 차이는 적으나, 이온 주입량이 증가할 수록 그 차이는 커진다. set-A다이오드의 경우 1.4×10^{13} atoms/cm², set-B다이오드는 7.0×10^{12} atoms/cm² 이상에서는 쇼트키 접착 특성을 상실하고 거의 저항성 접착 특성(순방향 임계전압 < 100 mV)을 나타내었다.

SUPREM 시뮬레이션의 결과 산화막이 존재하지 않는 상태에서 비소이온 주입량이 7.0×10^{12} cm⁻² 인 경우 백금 실리사이드-실리콘 경계면의 농도는 약 7.1×10^{17} cm⁻³ 이었다. 위의 결과에서 금속-실리콘 계면의 농도가 약 7.0×10^{17} cm⁻³ 이상이면 저항성 접착을 나타낸다는 사실을 알 수 있다.



(a)



(b)

그림 9. 역방향 전류-전압 특성곡선

- a) set-A 다이오드
- b) set-B 다이오드

Fig 9. Reverse I-V characteristics

- a) set-A diode
- b) set-B diode

4. 결 론

낮은 에너지 이온주입에 의하여 Pt-nSi 쇼트키 다이오드의 유효 장벽높이를 감소시킬 수 있었다. 비소 이온의 주입량이 증가함에 따라서 순방향 임계 전압과 유효장벽 높이 및 역방향 항복 전압은 선형적으로 감소하나, ideality factor 와 포화 전류 및 누설 전류는 증가한다.

순방향 임계 전압을 200mV로 낮추는데 필요한 이온 주입량은 각각 $5.1 \times 10^{12} \text{ cm}^{-2}$ (set-A), $7.0 \times 10^{12} \text{ cm}^{-2}$ (set-B) 이상에서는 거의 저항성 접촉 특성을 나타내었다. 얇은 산화막을 통한 이온주입 방법으로 역방향 항복전압 감소현상을 크게 개선하였으며, 특히 비소 이온 주입량이 $5.0 \times 10^{12} \text{ cm}^{-2}$ 이상의 범위에서의 역방향 특성이 우수하게 나타났다. 그러므로 주입하는 이온의 양을 조절함으로써 역방향 항복 특성을 심각하게 감소시키지 않으면서도 순방향 임계 전압을 광범위하게 조절할 수 있다. 더욱이 $1.2 \times 10^{13} \text{ cm}^{-2}$ 이하의 이온을 주입할 경우 추가 마스크가 필요치 않으므로 이온 주입방법에 의한 쇼트키 장벽 감소기술은 바이폴라 논리회로에 응용할 수 있다.

참 고 문 헌

- 1) Y.Yamamoto; *IEEE Trans. on Electron Devices*, ED-32(4), 766, April, (1985)
- 2) Shenai; *IEEE Trans. on Electron Devices*, ED-32(4), 793, April, (1985)
- 3) A.M.Cowley; *J. Appl. Phys.*, 36, 3212, (1965)

- 4) S.B.Koy: *Solid-state Electron.*, 23, 949, Sept., (1980)
- 5) J.M.Shannon: *Appl. Phys. Lett.*, 24(8), 369, Apr., (1974)
- 6) E.F. Labuda: *IEEE Trans. on Electron Devices*, ED-27(2), 420, Feb., (1980)
- 7) S.M.Sze: *Solid-State Electron.* 9, 1035, (1966)
- (1989 년 2 월 1 일 접수)