

# 임베디드 커패시터의 응용을 위해 다양한 기판 위에 평가된 BMN 박막의 특성

## Characteristics of BMN Thin Films Deposited on Various Substrates for Embedded Capacitor Applications

안경찬<sup>1</sup>, 김혜원<sup>1</sup>, 안준구<sup>1</sup>, 윤순길<sup>1,a</sup>  
(Kyeong-Chan Ahn<sup>1</sup>, Hae-Won Kim<sup>1</sup>, Jun-Ku Ahn<sup>1</sup>, and Soon-Gil Yoon<sup>1,a</sup>)

### Abstract

$\text{Bi}_6\text{Mg}_2\text{Nb}_4\text{O}_{21}$ (BMN) thin films were deposited at various substrates by sputtering system for embedded capacitor applications. BMN thin films deposited at room temperature are manufactured as MIM(Metal/Insulator/Metal) structures. Dielectric properties and leakage current density were investigated as a function of various substrates and thickness of BMN thin films. Leakage current density of BMN thin films deposited on CCL(Copper Clad Laminates) showed relatively high value ( $1 \times 10^{-3}$  A/cm<sup>2</sup>) at an applied field of 300 kV/cm on substrates, possibly due to relatively high value of roughness(rms 50 Å) of CCL substrates. 100 nm-thick BMN thin films deposited on Cu/Ti/Si substrates showed the capacitance density of 300 nF/cm<sup>2</sup>, a dielectric constant of 32, a dielectric loss of 2 % at 100 kHz and the leakage current density of  $1 \times 10^{-6}$  A/cm<sup>2</sup> at an applied field of 300 kV/cm. BMN capacitors are expected to be promising candidates as embedded capacitors for printed circuit board(PCB).

**Key Words** : BMN thin films, Embedded capacitor, Printed circuit board, Sputtering system

### 1. 서론

현대의 정보화 기술의 발전 추이는 이전의 음성 신호 전송에서 데이터 및 화상 전송 등 전송되어 지는 정보의 양의 증가와 이에 따른 주파수 대역의 증가, 주파수 증가 대역을 취급할 수 있는 광통신 소자의 응용, 3세대 이동통신인 IMT2000의 실용화 시도, 무선 인터넷, 위성 통신 및 단거리 무선 데이터 통신인 bluetooth의 등장 등 무선이동통신의 발달과 디지털 카메라 및 DVD(Digital Video Disc) 등의 보급, 디지털 방송을 시작으로 HDTV(High Definition Television)의 보급 등에 따른 디

지털 문화의 확산과 디지털 기술의 발달 등으로 진행되어지고 있다. 이와 같은 정보 통신과 디지털 기술의 발전은 점점 높은 주파수 영역과 빠른 데이터 처리 속도에서 작동될 기판 및 모듈에 대한 재료와 패키징, 광통신용 재료 및 패키징 기술 등 새로운 재료와 기능에 대한 요구가 일어났으며 소형화 및 복합 다기능 부품 및 모듈의 제작등과 같은 여러 가지 요구가 일어나고 있다.

이러한 기술 변화의 환경에서 수동소자를 내부에 임베디드 하는 경우는 표면에 SMD(Surface Mounted Device) 형태로 임베디드 하는 경우와 비교하여 SMD를 부착시키는 solder point의 감소에 따른 신뢰성의 증가, 부품조립 공정의 단축에 따른 원가 절감 및 solder point에서 발생하는 기생효과(parasitic effect) 감소를 통한 기능상의 성능 향상 등의 장점을 가질 수 있게 된다.

임베디드 된 소자의 구성 요소 중에 커패시터는 가장 널리 연구되어지고 있다. 이는 소자들 중 저

1. 충남대학교 나노공학부  
(대전시 유성구 궁동 220)

a. Corresponding Author : sgyoon@cnu.ac.kr

접수일자 : 2007. 3. 7

1차 심사 : 2007. 3. 13

심사완료 : 2007. 3. 19

항체와 인덕터에 비해서 차지하는 양도 많고 사이즈도 작은 커패시터를 임베디드 하는 것이 어렵기 때문이다[1]. 하나의 공정라인 안에서 PCB (Printed circuit board)에 커패시터를 임베디드 하기 위해서는 본질적으로 200 °C 이하의 저온에서 적용되어야 한다. 그러나 보고된 강유전체들이 높은 유전체 성질을 나타내기 위해서는 높은 증착온도 조건이 필요하다[2].

Kingon 그룹에서 발표한 Copper 위에 PZT나 Maria 그룹에서 발표한 PLZT의 경우 300 nF/cm<sup>2</sup> 정도의 높은 커패시턴스를 나타내지만 PCB 기판에 적용하지 못하는 높은 증착온도를 필요로 하는 단점이 있다[3,4]. 또한 SiO<sub>2</sub>(유전율 ~3.9), Ta<sub>2</sub>O<sub>5</sub>(유전율 ~25) 등과 같이 저온에서 증착된 유전체의 경우 너무 낮은 유전율을 나타내기 때문에 임베디드 커패시터로서의 적용이 어렵다[5].

이러한 이유들로 인해 저온에서 증착하여도 높은 유전율과 낮은 누설전류량을 나타내는 새로운 커패시터 재료에 대한 연구가 필요시 되고 있다.

이에 본 연구에서는 PCB 기판 위에 임베디드 커패시터로서 응용하기 위해 저온에서 증착하여도 높은 커패시턴스를 나타내는 Bi 계열의 유전체인 BMN(Bi<sub>6</sub>Mg<sub>2</sub>Nb<sub>4</sub>O<sub>21</sub>)을 상온에서 Copper 하부전극을 사용한 다양한 기판들 위에 스퍼터링법을 사용하여 박막증착한 뒤 임베디드 커패시터로서의 특성을 평가하였다.

## 2. 실험

### 2.1 시편제조 및 실험장치

3 inch 직경을 가지는 Bi<sub>6</sub>Mg<sub>2</sub>Nb<sub>4</sub>O<sub>21</sub> 타겟은 Bi<sub>2</sub>O<sub>3</sub> (Kojundo chemical Lab. 99.9 %), 과 MgO (Aldrich Chemical Com, 99 %) 그리고, Nb<sub>2</sub>O<sub>5</sub> (Kojundo chemical Lab. 99.9 %) 의 분말을 사용하여 12시간 동안의 볼 밀링과 건조과정을 거치고 유발에서 grinding 하고 sieving 과정을 거친 뒤 800 °C에서 10시간동안 하소하고, 3 inch 직경 mold에서 가압 성형한 뒤 900 °C에서 6시간동안 소결하여 제작하였다. 이렇게 제작된 직경 3 inch BMN 타겟을 가지고 표 1에서 나타난 스퍼터링 조건에 따라 다양한 기판 위에서 박막증착 하였으며, 임베디드 커패시터로서 응용하기 위해 상온에서 증착 실험하였다.

표 1. 스퍼터링 조건.

Table 1. Sputtering condition.

Sputter Parameters	Experiment conditions
Target	3 inch-Bi <sub>6</sub> Mg <sub>2</sub> Nb <sub>4</sub> O <sub>21</sub>
Substrate Temperature	Room Temperature
Working Pressure	5 mTorr
RF power	100 W
Ar/O <sub>2</sub> flow rate	10:10 sccm
Substrate	Copper Clad Laminates Cu/Cr/SiO <sub>2</sub> /Si Cu/Ti/SiO <sub>2</sub> /Si
Top electrode	Pt(100 nm) by sputtering

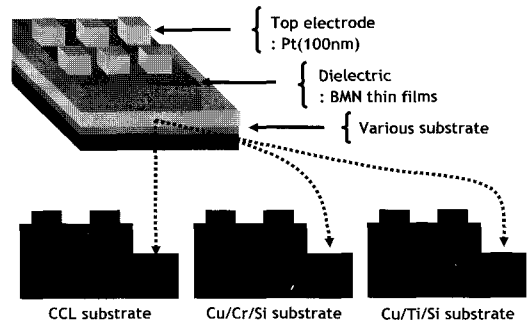


그림 1. 다양한 기판을 이용한 MIM 구조.

Fig. 1. MIM structure with various substrates.

### 2.2 분석 장치

다양한 기판위에 증착된 BMN 박막의 결정성을 확인하기 위해 XRD(X-ray diffraction)을 이용하였고, AFM(Atomic Force Microscopy)을 통하여 박막의 표면 거칠기도를 그리고 SEM(Scanning Electron Microscopy)을 통하여 증착된 박막의 미세구조를 살펴보았다.

또한 BMN 커패시터의 특성을 살펴보기 위해 그림 1과 같이 Pt/BMN/Various substrates의 구조를 제작하여 Impedance analyzer (Agilent, HP4194A)를 이용하여 커패시턴스 특성을 평가하였고, Semiconductor parameter analyzer (Agilent HP4145B)로 MIM 구조에서 누설전류특성을 살펴 보았다. 이때의 상부 Pt 전극은 스퍼터링법으로 하여 상온 증착하였으며, 두께는 100 nm 이고 면적은 1 mm<sup>2</sup> 으로 하였다.

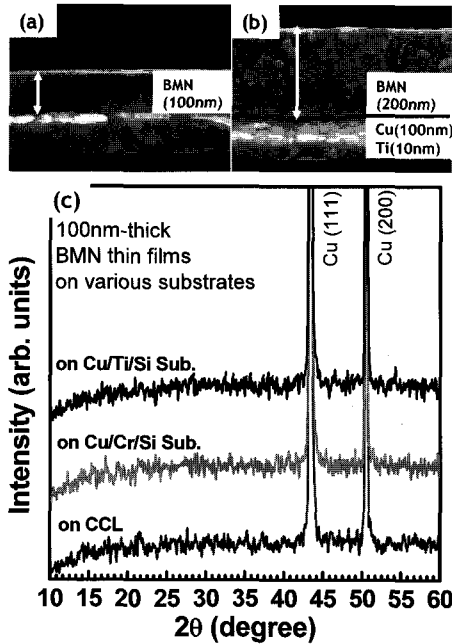


그림 2. (a) 100 nm 두께의 BMN 박막과 (b) 200 nm 두께의 BMN 박막의 SEM 단면사진 (c) 다양한 기판 위에 증착된 100 nm 두께의 BMN 박막의 XRD 회절 패턴.

Fig. 2. SEM cross sectional images of (a) 100 nm-thick BMN thin films and (b) 200 nm-thick BMN thin films (c) XRD diffraction patterns as a function of various substrates with 100 nm-thick BMN thin films.

### 3. 결과 및 고찰

다양한 기판 위에 증착된 100 nm의 두께를 가지는 BMN 박막의 XRD 회절 패턴을 그림 2(c)에 나타내었다. 폴리머 위에 제작하기 위하여 상온에서 증착된 BMN 박막의 경우 XRD 패턴을 통해 보는 것과 같이 기판의 Cu의 peaks 들 외에 다른 BMN의 결정성을 나타내는 peaks를 볼 수 없는 것으로써 BMN이 비정질상으로 성장되었음을 알 수 있다.

그림 2(a)와 (b)는 Cu/Ti/Si 기판 위에 증착된 BMN 박막의 SEM 단면사진이다. 100 nm의 두께와 200 nm 두께의 BMN 박막이 Cu 하부전극위에 잘 증착되어 있음을 알 수 있으며 증착율은 약 18 Å/min으로 나타났다.

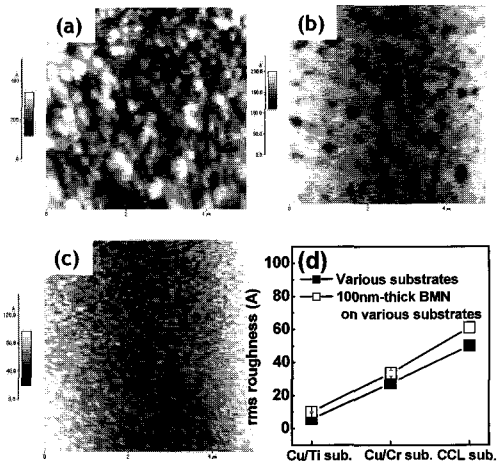


그림 3. (a) CCL 기판 (b) Cu/Cr 기판 (c) Cu/Ti 기판의 AFM 이미지와 (d) 다양한 기판과 그 위에 증착된 BMN 박막의 rms 표면거칠기.

Fig. 3. AFM images of (a) CCL substrate (b) Cu/Cr substrate (c) Cu/Ti substrate and (d) surface roughness(rms) of substrates and BMN thin films deposited on various substrates.

다양한 기판들의 표면 거칠기를 AFM으로 측정하여 그림 3에 나타내었다. 그림 3(a)의 전해 도금법으로 제작된 CCL 기판의 경우 약 50 Å 이상의 큰 표면 거칠기를 나타내었으며, 그림 3(b)의 Cu(100 nm)/Cr(10 nm)/Si 기판의 경우에는 깊이가 수 Å인 작은 구멍으로 인해 표면 거칠기가 크게 나타났고, 스퍼터링 법으로 제조된 그림 3(c)의 Cu(100 nm)/Ti(10 nm)/Si의 경우 약 5-10 Å 정도의 평평한 표면을 나타내었다.

그림 3(d)에서 나타난 것과 같이 다양한 표면 거칠기를 가지는 기판 위에 100 nm의 두께로 BMN 박막을 증착시킨 결과 기판의 영향으로 인해 각각의 기판의 표면 거칠기에 따라 BMN의 표면 거칠기는 Cu/Ti/Si 기판 위에서 약 10 Å 정도를 나타내었지만, CCL 기판위에서는 60 Å 이상의 높은 값을 보여주었다.

CCL 기판 위에 100 nm 두께로 증착된 BMN 박막의 C-F 곡선을 그림 4(a)에서 나타내었다. 주파수에 따른 BMN 박막의 커패시턴스는 약 300 nF/cm<sup>2</sup> 을 나타내었으며 dissipation factor 또한 주파수에 따라 약 2 % 정도의 안정한 값을 나타내었다.

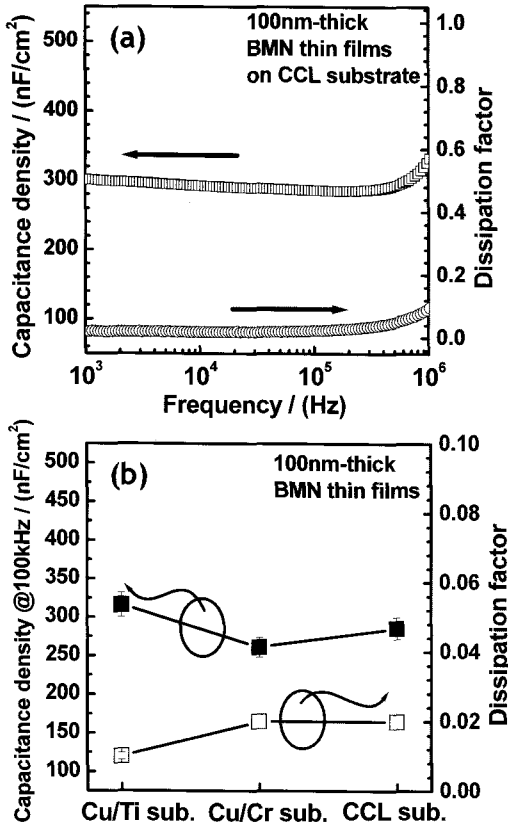


그림 4. (a) CCL 기판 위에 증착된 100 nm의 두께를 가지는 BMN 박막의 C-F 곡선, (b) 다양한 기판 위에 증착된 100 nm의 두께를 가지는 BMN 박막의 100 kHz에서의 커패시턴스와 Dissipation factor.

Fig. 4. (a) C-F curves of 100nm-thick BMN thin films deposited on CCL substrate, (b) Capacitance density and Dissipation factor @ 100 kHz of 100 nm BMN thin films deposited on various substrates.

그림 4(b)는 다양한 기판 위에서 100 nm 두께로 증착된 BMN 박막의 커패시턴스 값을 보여주고 있다. Cu/Ti/Si 위에 증착된 BMN 박막의 커패시턴스 특성은 100 kHz에서  $300 \text{ nF/cm}^2$  이상의 높은 값을 보여주었으며 Dissipation factor가 다른 Cu/Cr/Si 기판과 CCL 기판위에 증착된 BMN 커패시터 보다 낮은 값을 나타내었다.

그림 5는 CCL 기판 위에 증착된 BMN 박막의 두께에 따른 커패시턴스 값의 변화를 보여주고 있다.

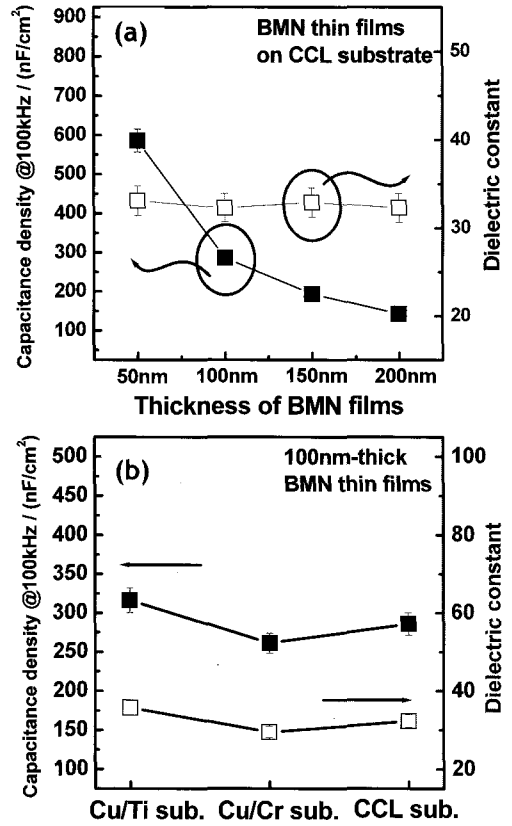


그림 5. (a) CCL 기판 위에 증착된 BMN 박막의 두께에 따른 100 kHz에서의 커패시턴스와 유전율 (b) 다양한 기판위에 100 nm 두께로 증착된 BMN 박막의 커패시턴스와 유전율.

Fig. 5. Capacitance density and Dielectrics (a) at 100 kHz as a function of thickness of BMN thin films deposited on CCL substrates, (b) on various substrates with 100 nm-thick BMN thin film.

50 nm 두께에서는 주파수 100 kHz에서 약  $600 \text{ nF/cm}^2$ 의 높은 커패시턴스 특성을 보여주었고, 200 nm의 두께에서는 약  $150 \text{ nF/cm}^2$ 의 값을 유지하였다. 유전체 재료의 물리적 특성( $C \propto 1/d$ ;  $C$ =Capacitance,  $d$ =유전체의 두께)에서 예측되는 바와 같이 BMN 박막의 두께가 증가할수록 커패시턴스의 값이 감소하는 것을 알 수 있다.

또한 두께에 따른 BMN 박막의 유전율에 대해 살펴본 결과 두께에 따른 변화 없이 약 32 정도의

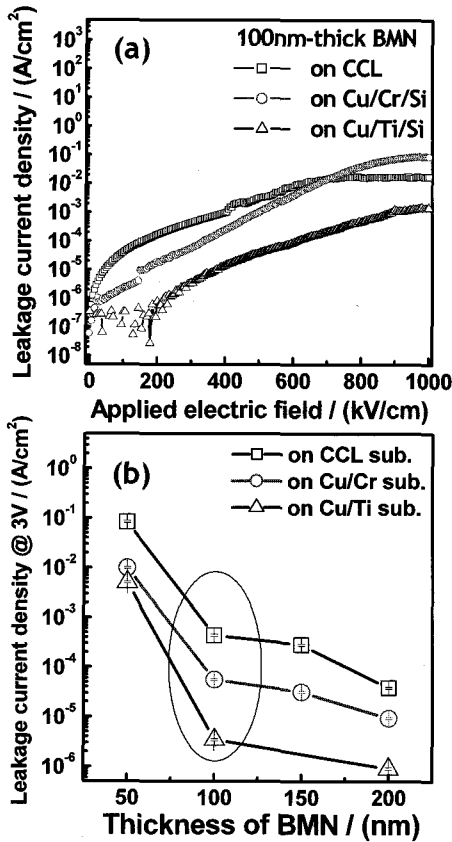


그림 6. (a) 다양한 기판위에 100 nm 두께로 증착된 BMN 박막의 I-V 곡선, (b) 다양한 기판 위에 증착된 BMN 박막의 두께에 따른 누설전류특성.

Fig. 6. (a) I-V curves of 100 nm-thick BMN thin films deposited on various substrate, (b) Leakage current density as a function of thickness of BMN thin films deposited on various substrates.

유전율을 보여주고 있는데, 이 값은 보고되는 상온에서 증착되어 비정질상을 가지는 다른 유전물질인 SiO<sub>2</sub>(유전율 ~3.9), Al<sub>2</sub>O<sub>3</sub>(유전율 ~9), Ta<sub>2</sub>O<sub>5</sub>(유전율 ~25) 물질보다도 상대적으로 큰 값을 나타내고 있어 차후 임베디드 시장에 있어서 커패시터 물질로서 BMN 박막의 적용이 가능하리라고 기대되어 진다[5].

다양한 기판 위에 증착된 100 nm 두께의 BMN 박막의 누설전류 특성을 그림 6(a)에서 비교분석하였다. 그림에서 보는 바와 같이 기판의 표면 거칠

기가 가장 양호한 Cu/Ti/Si의 경우 300 kV/cm의 전기장에서도 약 1x10<sup>-6</sup> A/cm<sup>2</sup>의 낮은 누설전류 밀도를 보여주었다. 그림 3에서 보는 바와 같이 기판의 표면 거칠기의 차이가 크게 나타남으로 인해 그 위에 증착된 BMN 박막의 누설전류밀도에 큰 차이를 보여주고 있는 것으로 판단되며, 이는 MIM 구조에서 기판과 BMN 유전체사이의 계면이 누설전류밀도 특성에 가장 큰 영향을 끼치는 중요 요소라는 것을 나타낸다[6].

다양한 기판위에 증착된 BMN의 두께별 누설전류밀도 특성을 그림 6(b)에 나타내었다. 기판의 종류에 따라 누설전류밀도 특성이 다르지만, 전체적으로 유전체의 두께가 증가할수록 누설전류밀도 특성이 낮아지는 것을 확인할 수 있었다. 특히 인가전압 3 V에서 100 nm 두께를 가지는 BMN 박막의 누설전류밀도의 경우 기판에 따라 크게 10<sup>3</sup> 정도의 차이를 나타내는 것을 보여주었다.

#### 4. 결 론

임베디드 시장에 있어서 가장 중요하며 많은 부분을 차지하고 있는 커패시터 중에 BMN은 상온에서 증착되어도 높은 유전율특성을 보여주어 주목받고 있는 재료이다. 임베디드 커패시터로 사용하기 위해 BMN 박막을 상온에서 스퍼터링법으로 하여 다양한 표면 거칠기를 가지는 CCL 기판 Cu/Cr/Si 기판 그리고 Cu/Ti/Si 기판위에 증착되었다. Cu/Ti/Si 위에 증착된 BMN 박막의 커패시턴스 특성은 100 nm 두께에서 300 nF/cm<sup>2</sup> 이상의 높은 값을 보여주었다. BMN 박막의 누설전류특성은 기판의 표면 거칠기에 따라 큰 영향을 받았는데 상대적으로 양호한 표면 거칠기를 가지는 Cu/Ti/Si 기판위에 증착된 BMN 박막의 경우 전기장 300 kV/cm 에서 약 1x10<sup>-6</sup> A/cm<sup>2</sup>의 값을 보여주었다. 이에 본 연구를 통하여 스퍼터링 법을 통하여 제조된 BMN 박막의 경우 상온에서 증착하여도 높은 커패시턴스 값과 낮은 누설전류특성을 나타내는 것으로 인해 차후 임베디드 시장에서 커패시터로서의 응용이 기대되어 진다.

#### 감사의 글

본 연구는 2007년도 BK21 지원사업과 충남대학교 고기능성 자성재료 연구 센터를 통한 한국과학재단의 지원으로 인해 수행되었습니다.

## 참고 문헌

- [1] M. A. Kakimoto, A. Takahashi, T. A. Tsurumi, J. H. L. Li, R. Kikuchi, T. Miwa, T. Oono, and S. Yamada, "Polymer-ceramic nanocomposites based on new concepts for embedded capacitor", *Materials Science & Engineering B (in English)*, Vol. 132, p. 74, 2006.
- [2] J. H. Park, C. J. Xian, N. J. Seong, and S. G. Yoon, "Bismuth-based pyrochlore thin films deposited at low temperatures for embedded capacitor applications", *Japanese J. of Applied Physics (in English)*, Vol. 45, No. 9B, p. 7325, 2006.
- [3] T. KIM, A. I. Kingon, J. P. Maria, and R. T. Croswell, "Ca-doped lead zirconate titanate thin film capacitors on base metal nickel on copper foil", *J. Mater. Res (in English)*, Vol. 19, No. 10, p. 2841, 2004.
- [4] J. P. Maria, K. Cheek, S. Streiffer, S. H. Kim, G. Dunn, and A. I. Kingon, "Lead zirconate titanate thin films on base-metal foils : an approach for embedded high-permittivity passive components", *J. of the American Ceramic Society (in English)*, Vol. 84, No. 10, p. 2436, 2001.
- [5] J. H. Park, C. J. Xian, N. J. Seong, and S. G. Yoon, "Realization of a high capacitance density in  $\text{Bi}_2\text{Mg}_{2/3}\text{Nb}_{4/3}\text{O}_7$  pyrochlore thin films deposited directly on polymer substrates for embedded capacitor applications", *Applied Physics Letters (in English)*, Vol. 89, No. 23, p. 232910, 2006.
- [6] Y.-P. Zhao, G.-C. Wang, T.-M. Lu, G. Palasantzas, and J. Th. M. De Hosson, "Surface-roughness effect on capacitance and leakage current of an insulating film", *Physical review B (in English)*, Vol. 60, No. 12, p. 9157, 1999.