

## 다중 표준 시스템을 위한 이득 곡선 제어를 가진 가변이득 증폭기 설계

### Design of Variable Gain Amplifier with a Gain Slope Controller in Multi-standard System

최문호<sup>1</sup>, 이원영<sup>1</sup>, 김영석<sup>1,a</sup>

(Moon-Ho Choi<sup>1</sup>, Won-Young Lee<sup>1</sup>, and Yeong-Seuk Kim<sup>1,a</sup>)

#### Abstract

In this paper, variable gain amplifier(VGA) with a gain slope controller has been proposed and verified by circuit simulations and measurements. The proposed VGA has a gain control, gain slope switch and variable gain range. The input source coupled pair with diode connected load is used for VGA gain stage. The gain slope controller with switch can control VGA gain slope. The proposed VGA is fabricated in 0.18  $\mu\text{m}$  CMOS process for multi-standard wireless receiver. The proposed two stage VGA consumes min. 2.0 mW to max. 2.6 mW in gain control range and gives input IP3 of -3.77 dBm and NF of 28.7 dB at 1.8 V power supply under -25 dBm, 1 MHz input. The proposed VGA has 37 dB(-16 dB ~ 21 dB) variable gain range, and 8 dB gain range control per 0.3 V control voltage, and can provide variable gain, positive and negative gain slope control, and gain range control. This VGA characteristics provide design flexibility in multi-standard wireless receiver.

**Key Words** : Amplifier, Variable gain amplifier(VGA), AGC, Multi-standard receiver, CMOS

#### 1. 서론

정보화 시대에 발맞추어 휴대용 무선 통신기기의 수요가 빠르게 성장하고 있으며, 요구되는 성능도 점차 저전압 저전력 고성능화 되고 있다. 무선 통신 기기의 성능은 고주파 송수신부에 크게 좌우되며, 경쟁력을 가지기 위해서는 고집적, 저전력 설계가 필요하다[1].

WLAN, Bluetooth, GPS, PCS, GSM 등 각기 다른 표준마다 송신기의 출력, 수신기의 도달 범위 및 거리에 따라 수신기 안테나에서 받는 입력이 각기 다르지만, 받은 신호를 디지털 신호 처리부에서 처리할 수 있도록 디지털 신호 처리부 입력의 크기가 일정해야한다. 따라서 다중 표준을 갖는 수신기는 수신기 입력의 크기에 따라 입력에서부터 디지털

신호 처리부까지의 신호 증폭률이 다양해야 한다.

일정한 크기의 출력신호를 만들기 위해 제어 신호에 따른 이득 조절이 가능한 가변 이득 증폭기(Variable Gain Amplifier ; VGA) 및 입력 신호 크기 감지기(Received Signal Strength Indicator ; RSSI)로 구성된 Auto Gain Controller(AGC)를 사용한다[2]. AGC는 RSSI의 출력을 VGA의 입력으로 사용해 일정한 출력을 만들게 된다.

일반적으로 다중 표준 수신기로 주파수 직접변환 수신기가 사용 된다. 그림 1은 RSSI를 AGC로 사용한 직접변환 수신기를 나타낸다[2]. 다양한 송신기로 부터 신호를 안테나로 수신해 전치 필터를 통해 원하는 주파수의 신호만을 필터링하고, 저잡음 증폭기(Low Noise Amplifier ; LNA)의 신호를 노이즈 최소화하여 증폭한 후 믹서(mixer)와 전압 조정 발진기(Voltage Controlled Oscillator ; VCO)를 통해 낮은 베이스밴드 주파수의 신호로 다운 컨버전(down conversion) 되고, 필터를 통해 노이즈 성분을 제거하며, 신호는 VGA를 통해 충분한 이득을 얻어 디지털 신호처리가 가능한 일정한 크기가 된다.

1. 충북대학교 반도체공학과  
(충북 청주시 흥덕구 성봉로 410)  
a. Corresponding Author : kimys@cbu.ac.kr  
접수일자 : 2008. 2. 22  
1차 심사 : 2008. 3. 18  
심사완료 : 2008. 3. 25

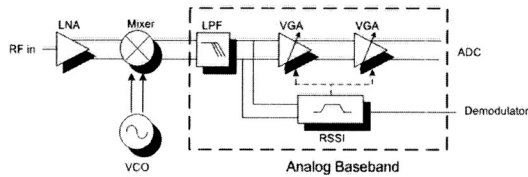


그림 1. RSSI가 AGC로 사용된 직접변환 수신기.  
Fig. 1. Direct conversion receiver with AGC using RSSI.

기존 AGC는 디지털 처리부의 입력 신호 크기를 확인하고 VGA의 이득을 제어하여 작은 신호는 크게 하고 큰 신호는 작게 하는 방법이나, 그림 1의 수신기와 같이 믹서 다음단의 RSSI를 두어 들어오는 신호의 크기를 디지털 신호 처리부에 알려주고 신호크기에 반비례의 구성으로 VGA의 제어 신호를 만들어 AGC 루프를 구성하였다. 후자의 경우 VGA의 제어 신호에 따른 이득 특성 그래프는 양의 기울기 혹은 음의 기울기 중 한 종류의 이득 변화의 기울기만 갖도록 되어있고, 그 이득 특성 그래프는 제어 전압에 따른 고정된 이득을 발생한다. 두 경우 모두 다중 표준수신기에 사용하기 위해 가변 이득 범위나 제어 전압 범위가 다른 여러 개의 VGA나 RSSI가 필요하게 되므로, 칩 면적, 전력소모, 디자인 복잡성 등 시스템 설계에 제약 요인이 된다. 다중 표준수신기에 사용에 따른 이러한 제약은 VGA의 이득 범위가 제한 되어있고, 제어 전압에 따른 이득이 고정 되어 있기 때문이다. 그림 2(a)는 수신기의 신호 크기의 흐름을 보여준다. LNA의 이득 A와 MIXER의 이득 B는 고정되고, 입력은 수신기와 기지국까지 거리에 따라 다이내믹 범위를 갖는다. 따라서 VGA의 이득 C는 최소 입력 다이내믹 범위 크기만큼 가변 범위를 가져야 한다. 그림 2(b)는 일반적인 VGA의 제어전압 대비 이득 특성 그래프이다. 그림 2(c)는 이득 A와 B가 고정되어 있을 경우 다중 표준 신호의 VGA 입력에서 크기와 필요한 가변범위를 표시한 것이다. 다중 표준 수신기에 적합한 VGA는 그림 2(d)와 같이 고정 제어전압에 따라 가변 범위를 바꿀 수 있는 특성을 가져야한다.

다중 표준 수신기에 사용되는 VGA는 고정 제어 전압에 따라 이득 구간의 제어가 필요하며, 제어 전압 대비 이득 기울기 특성의 제어를 통해 AGC 구성의 설계 자유도를 높일 수 있다.

본 논문은 다중 표준 수신기에서 사용 가능하도록 VGA의 제어 입력에 따른 이득구간 및 이득 곡선의 기울기를 제어 할 수 있는 VGA를 제안한다. 제안된 VGA는 이득 발생부, 이득 곡선 기울기 제어부, 그리고 이득 제어부로 구성된다.

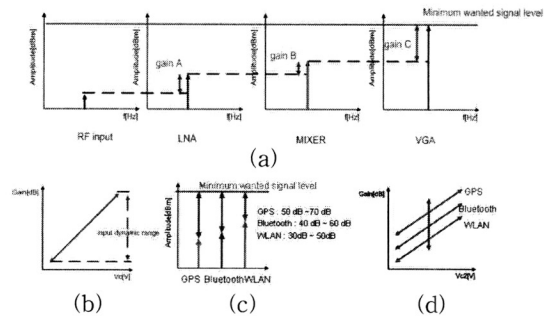


그림 2. (a) 수신기 신호 흐름 (b) 일반적인 VGA 특성 (c) 다중 표준 신호의 VGA 입력 (d) 다중 표준 수신기용 VGA.

Fig. 2. (a) Signal flow in receiver (b) conventional VGA (c) multi-standard signal in VGA (d) VGA characteristic in multi-standard.

본 논문의 2장에서는 일반적인 VGA의 동작원리를 소개하고 기존의 VGA의 이득 특성에 대해 언급 한 후, 3장에서는 제안된 VGA의 원리를 통해 기존 VGA에 특징되는 제한하는 이득 기울기 조절 기능을 설명 및 설계를 하였고, 4장에서 모의 실험과 측정 결과를 보여주며, 마지막으로 5장에서 결론을 맺었다.

## 2. Variable Gain Amplifier 설계

일반적인 VGA는 AGC의 중요 이득 제어용 증폭기로 사용된다. AGC는 입력의 크기에 따라 증폭률을 자동적으로 조절해야하므로, 고정 전압이득을 갖는 증폭기보다 컨트롤 전압( $V_c$ )에 대하여 선형적인 가변이득 특성을 갖는 증폭기가 필요하다.

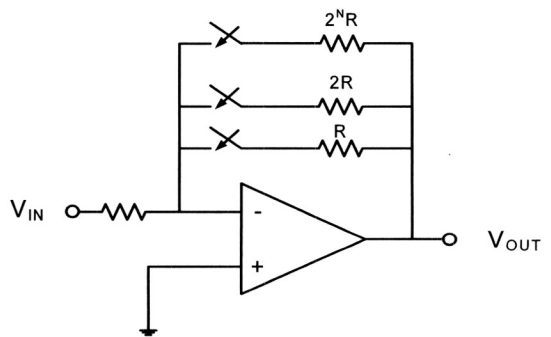


그림 3. 디지털 VGA.  
Fig. 3. Digital VGA.

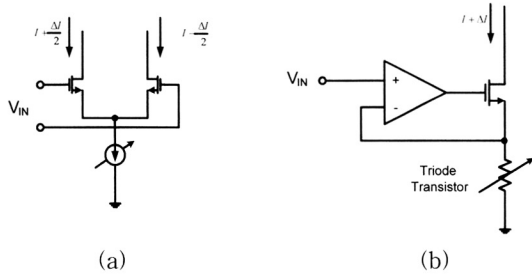


그림 4. 아날로그 VGA (a) 바이어스 전류 조절 (b) 바이어스 전압 조절.  
 Fig. 4. Analog VGA (a) bias current control (b) bias voltage control.

VGA는 크게 디지털 제어 신호에 의한 가변이득 특성을 가지는 증폭기와 아날로그 제어 신호에 의해 가변이득 특성을 가지는 증폭기로 구분된다 [3]. 그림 3는 저항의 switched negative feedback을 이용하여 디지털 제어 신호에 의하여 가변이득 특성을 나타내는 VGA의 예이다. 이 구조는 negative feedback에 의해 신호 왜곡이 감소하여, 큰 출력에도 뛰어난 선형성을 가질 수 있다. 그러나 전압이득이 이산적 레벨로 가변되기 때문에 이득 간격이 클 경우 신호의 왜곡과 이득 간격이 작을 경우 칩 면적이 커지게 되어 시스템에 따라서는 문제가 될 수 있다. 연속적인 가변 특성을 나타내기 위해서는 그림 4과 같이 아날로그 신호에 의해 가변 이득 특성을 갖는 VGA를 이용한다. 이와 같이 바이어스 전류나 바이어스 전압에 의해 전압이득이 가변되는 VGA는 비선형 소자의 사용으로 인해 순간적으로 바이어스 포인트가 변하기 때문에 왜곡(distortion)이 상대적으로 큰 단점이 있지만, 연속적인 전압이득을 나타낼 수 있다.

VGA는 무엇보다도 전압이득이 컨트롤 전압에 대하여 지수함수의 특성을 가져야 선형적인 전압이득 가변이 가능하다. 즉, 신호가 linear-in-dB 하게 이득 조절 특성을 가져야한다. 이러한 linear-in-dB 특성은 바이폴라 트랜지스터의 지수함수 특성을 이용하여 쉽게 구현하였다. 하지만 바이폴라 트랜지스터는 비용과 집적화 문제로 인해 CMOS를 이용한 pseudo exponential 함수를 이용한 접근 방법[4], Taylor series를 이용한 접근 방법[5], MOS 공정의 기생 바이폴라 트랜지스터 특성을 이용한 방법[6], 선형 영역에서 동작하도록 바이어스를 인가하는 방법[7], master-slave control[8] 등의 시도가 보고되고 있다.

일반적으로 지수함수 구현에 많이 응용되는 pseudo exponential 방법을 식 (1)에 나타내었다.

$$f(x) = e^{2ax} = \frac{e^{ax}}{e^{-ax}} \cong \frac{(1+ax)}{(1-ax)} \quad (1)$$

컨트롤 전압을  $x$ , 전압이득을  $f(x)$ 라 한다면, 이 함수들은 VGA 전달 특성에 적용될 수 있다.

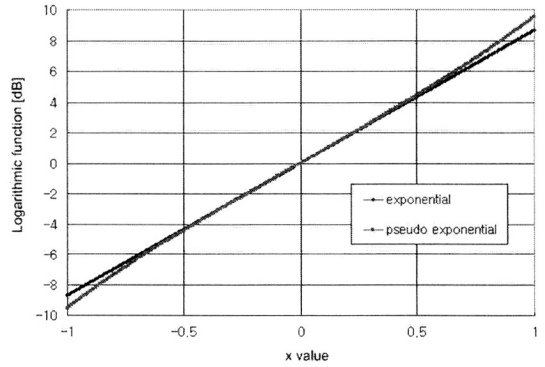


그림 5. Pseudo exponential 과 exponential 함수 비교.  
 Fig. 5. Comparison between the pseudo exponential and exponential function.

그림 5는 pseudo exponential 과 exponential 함수를 로그 형태로 비교한 것이다. 약 30 dB의 이득 제어에서 1 dB의 이득 에러가 있다. 이것을 기본으로 하여 여러 개의 VGA를 직렬 연결하여 더 높은 이득 제어 범위도 얻을 수 있다[9].

그림 6는 일반적인 pseudo exponential VGA를 나타낸다.  $Mg3$ 와  $Mg6$ 로 입력 소오스 커플쌍(input source coupled pair)과  $Mg4$ 와  $Mg5$ 로 구성된 다이오드 부하로 이득 블록을 만들었고, 입력 쌍과 부하는 같은 양의 전류가 위쪽의  $Mg7$ 와  $Mg8$ 의 고정된 전류 소오스의 양만큼 흐른다.  $Mg17$ ,  $Mg18$ ,  $Mg19$ ,  $Mg20$  으로 구성된 이득 제어 블록은 고정된  $V_r$  기준전압과 제어전압  $V_c$ 의 차이로 발생하는 전류차를  $Mg17$  과  $Mg2$ ,  $Mg18$  과  $Mg1$ 으로 구성된 전류 미러로 입력과 부하의 전류로 복사하여 이득 블록의 이득을 제어한다. 다이오드 부하를 가진 소오스 커플 쌍의 이득은 입력과 부하의 트랜스컨덕턴스(transconductance)의 비로 식 (2)와 같이 간단하게 나타낼 수 있다[9].

$$\begin{aligned} gain &= \frac{g_{minput}}{g_{moutput}} = \sqrt{\frac{\mu C_{ox} (W/L)_i I_i}{\mu C_{ox} (W/L)_l I_l}} \\ &= \sqrt{\frac{(W/L)_i (I_{bias} + I_{control})}{(W/L)_l (I_{bias} - I_{control})}} = K \left( \frac{1+x}{1-x} \right)^{0.5} \quad (2) \end{aligned}$$

여기서  $x$ 는  $I_{control}$  과  $I_{bias}$ 의 비(ratio)이다. 이것은 식 (1)에서 언급한 pseudo exponential 함수와 같은 형태이다. 따라서  $x$ 값에 의한 이득의 변화는 linear-in-dB 하게 나타난다.

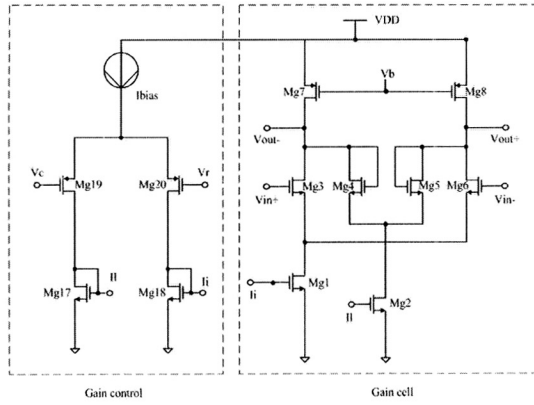


그림 6. 일반적인 pseudo exponential VGA.  
Fig. 6. Conventional pseudo exponential VGA.

### 3. 제안된 VGA의 원리와 설계

그림 7은 기존의 VGA와 제안된 VGA의 이득곡선 특성을 나타낸 것으로 (a)는 기존의 하나의 이득 기울기를 갖는 것이고[3], (b)는 제안된 VGA로 기울기 제어를 통해 양의 혹은 음의 이득 기울기 특성을 갖는 것을 보여준다.

그림 8(a)는 제안된 VGA의 block diagram을 나타낸다. 제안된 VGA는 source coupled pair input과 diode connected load를 갖는 gain cell, 이득 기울기의 방향을 결정하는 스위치, 그리고 VGA의 이득을 제어하는 이득 제어부로 구성 되어있다.

제안한 VGA를 직렬 구성으로 하여 이득 기울기의 방향과 이득 제어 입력에 따른 이득범위 이동을 가능하게 하였다.

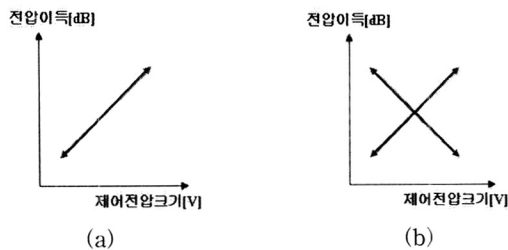


그림 7. VGA 이득 제어 (a) 일반적인 특성 (b) 제안하는 특성.

Fig. 7. VGA gain control (a) conventional characteristics (b) proposed characteristics.

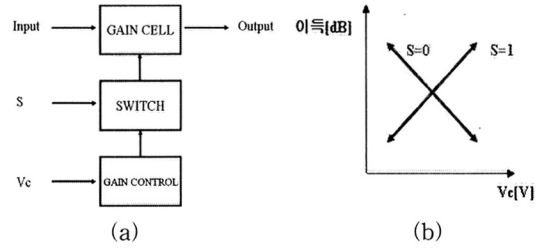


그림 8. 제안된 VGA (a) 블록다이어그램 (b) 스위치에 의한 이득 기울기 제어.

Fig. 8. Proposed VGA (a) block diagram and (b) gain slope control by switch.

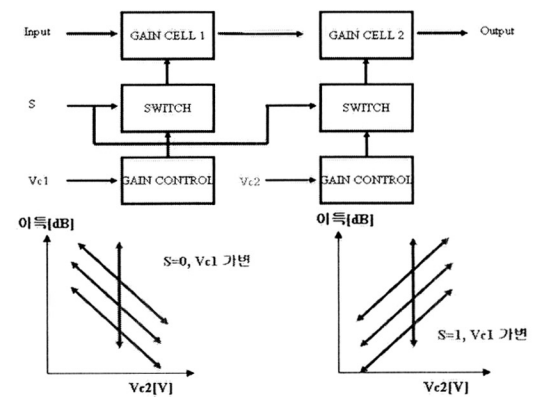


그림 9. 제안하는 2단 VGA의 이득과 기울기 제어.  
Fig. 9. Proposed 2 stage VGA gain and slope control.

그림 9는 2단 VGA를 직렬 구성으로 하여 이득과 이득 기울기를 제어하는 방법을 나타내었다. 2단 VGA는 이득을 제어하는 2개의 제어신호를 통해 이득 범위와 이득 기울기제어가 가능하다. 1단 VGA의 제어신호( $Vc1$ ) 가변을 통해 이득 범위가 고정된 상태로 이득 특성 곡선을 그림 9에서 나타낸 것처럼 위 아래로 제어가 가능하며, 2단 제어신호( $Vc2$ )로 이득을 제어할 수 있다. 또한 스위치를 가지고 전체 기울기 특성, 즉 이득 제어신호( $Vc2$ )에 따른 이득 변화를 스위치 신호가 디지털로 신호, 하이 신호일 경우 각각 음의 기울기, 양의 기울기 특성으로 제어가 가능하게 제안 한다.

제안하는 VGA의 1단 회로도를 그림 10에 나타내었다. 제안하는 VGA는 크게 제어 신호에 따라 이득을 제어 가능한 이득 제어부, 이득 기울기 특성을 음의 혹은 양의 특성으로 제어 할 수 있는 스위치, 이득 제어부의 제어 전류를 받아 이득을 발생하는 이득 발생부로 나타낼 수 있다. 추가로

차동 출력의 공통전압을 일정하게 유지하게 하기 위한 CMFB 블록이 있다.

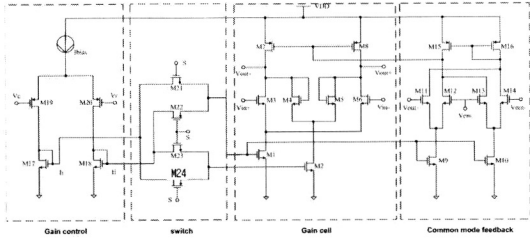


그림 10. 제안하는 VGA 회로도.  
Fig. 10. Proposed VGA schematics.

제안한 VGA는 일반적인 VGA의 구조로 source coupled pair input(M3, M6), diode connected load(M4, M5) 및 CMFB(M9-M16)로 구성되며 최종 이득은 입력과 출력의 전류비로 나타난다. 제안하는 VGA의 이득은 수식 (2)와 같다.

이득 제어부는 고정  $I_{bias}$ 의 전류를 고정된  $V_r$  값과 제어전압  $V_c$  값에 의해  $M17$ 과  $M18$ 에 흐르는 전류의 양의 비를 제어하여 이득 발생부의  $M1$ 과  $M2$ 에 복사한다. 이때 스위치에 디지털 하이 신호를 인가하면  $nMOSFET$ 인  $M21$ 과  $M23$ 이 온(on) 되어  $M17$  전류가  $M1$ 으로,  $M18$  전류가  $M2$ 로 복사되며, 디지털 로우 신호를 인가하면  $pMOSFET$ 인  $M22$ 와  $M24$ 가 온(on) 되어  $M17$ 의 전류가  $M2$ 로,  $M18$ 의 전류가  $M1$ 으로 복사되어 이득 제어신호  $V_c$ 에 의한 이득 발생부의 이득 변화 특성을 양이나 부 특성을 갖도록 할 수 있다.

#### 4. 모의실험 및 측정결과

제안된 VGA를 0.18  $\mu m$  표준 CMOS 공정으로 모의실험과 제작하였다. 모의실험 결과 VGA 한단은 1.8 V의 공급전압에 1 mW의 전력을 소모하며 1 dB 이하의 gain error 특성을 보였다. VGA는 15 dB의 gain control이 가능하며, 스위치를 이용한 positive 및 negative gain control 특성을 보였다.

그림 11은 모의실험 결과로 (a)는 시간영역에서 이득이 가변되는 것으로 출력 DC 전압은 CMFB에 의해 0.9 V에서 동작하였다. (b)는 주파수 영역에서 스위치 S가 디지털 하이 일 때 이득 제어 신호  $V_c$ 에 의해 이득이 변화하는 결과이다.

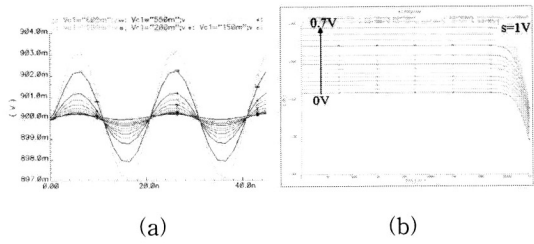


그림 11. 모의실험 결과 (a) 시간 영역 (b) 주파수 영역.

Fig. 11. Simulation results (a) transient (a) AC analysis.

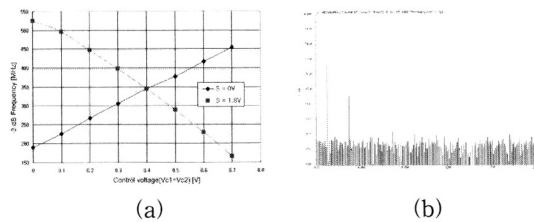


그림 12. 모의실험 결과 (a) 3 dB 주파수 특성 (b) 출력 주파수 스펙트럼.

Fig. 12. Simulation results (a) 3 dB Frequency characteristics (b)spectrum analysis.

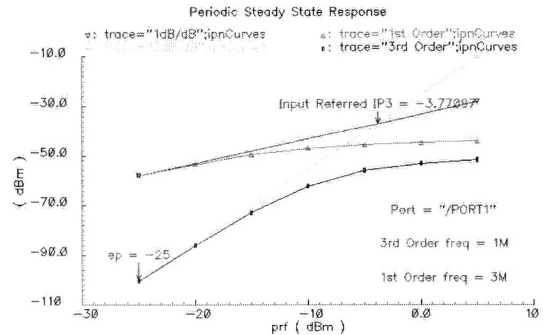


그림 13. 2단 VGA IIP3 특성.  
Fig. 13. IIP3 characteristic of 2 stage VGA.

그림 12(a)는 3 dB 주파수 특성을 모의 실험한 결과로 제어이득에 따라 160 MHz ~ 524 MHz 까지 나타났다. 그림 12(b)는 출력의 주파수 스펙트럼 결과이다. 2단 VGA의 제어전압  $V_{c1} = V_{c2} = 0.3 V$ ,  $S = 1.8 V$  일 때 1 MHz 입력에서 IIP3 -3.77 dBm과 -17.76 dBm의 P1dB를 얻었다. 그림 13는 선형성을 나타내는 IIP3 모의실험 결과이다.

하모닉 특성을 그림 14에 나타내었다. 이득제어 구간동안 1 % 안쪽의 THD(total harmonic distortion)을 나타내었으며, -25 dBm, 1 MHz의 입력에 제어전압  $V_{c1} = V_{c2} = 0.3$  V, 스위치  $S = 1.8$  V 일때 28.7 dB의 NF(noise figure)를 보였다.

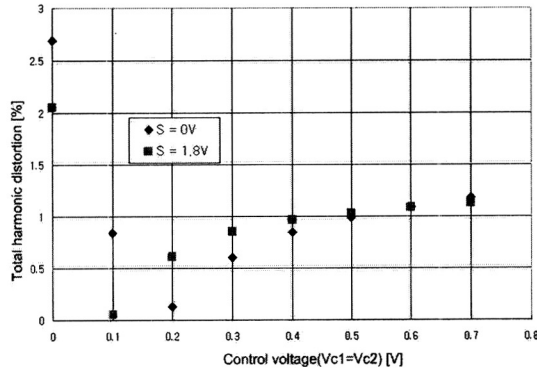


그림 14. 제어전압에 따른 하모닉 특성.

Fig. 14. Total harmonic distortion by control voltage.

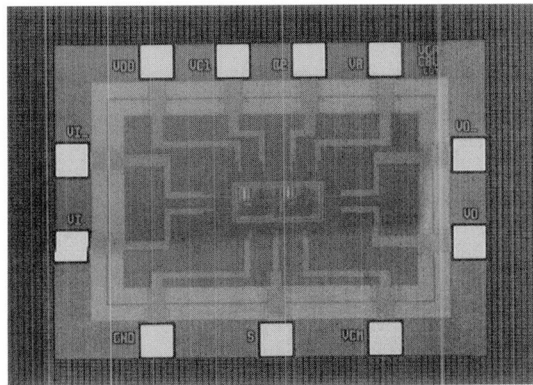


그림 15. 제작된 chip 사진.

Fig. 15. Microphotograph of the fabricated chip.

그림 15는 제안된 2 단 VGA의 제작된 chip 사진이다. PAD를 포함한 VGA 면적은  $0.84 \mu\text{m} \times 0.61 \mu\text{m}$  이다. 테스트는 제작된 IC를 PCB board에 wire bonding 하고, 스펙트럼 분석기, 신호발생기, 오실로스코프를 이용하였다. 1:1 트랜스포머(transformer)를 이용하여 차동 신호를 입력으로 인가하였다.

그림 16는 제안한 2단 VGA의 이득 기울기 제어 특성의 모의실험과 측정결과를 비교한 것이다. 스위치  $S$ 가 0 V 일 때 제어 전압( $V_{c1} = V_{c2}$ )의

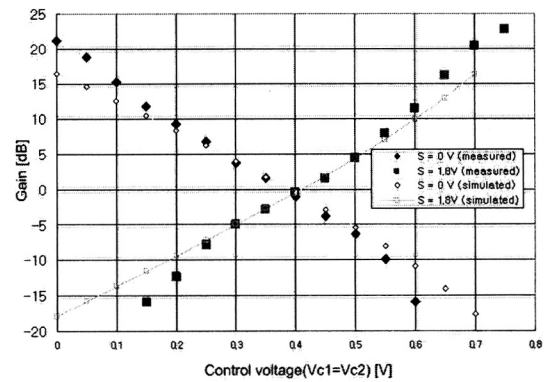


그림 16. 제안한 VGA의 이득 기울기 제어 모의 실험과 측정결과.

Fig. 16. Simulation and measured gain slope control of the proposed VGA.

증가에 따라 이득이 21 dB ~ -16 dB 로 negative 이득 기울기를 가지며,  $S$ 에 1.8 V 를 인가 할 때 제어 전압이 증가함에 따라 -16 dB ~ 21 dB의 positive 기울기 이득 가변 특성을 측정을 통해 확인 했다.

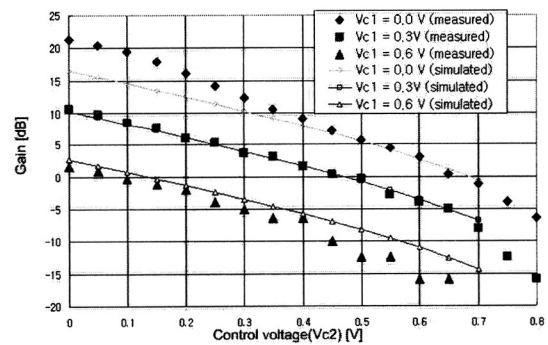


그림 17. Negative 이득 기울기 제어서 이득 및 이득 범위 제어 특성.

Fig. 17. Gain and gain range control characteristics as a negative gain slope control.

그림 17은 negative 이득 기울기 제어서 이득 및 이득 범위 제어 특성을 보여준다.  $V_{c2}$ 는 이득을 제어하는 전압이고  $V_{c1}$ 은 이득 범위를 제어한다.  $V_{c2}$ 에 의해 -16dB ~ 21 dB로 약 37 dB의 이득 이 가변되는 일반적인 VGA의 특성을 볼 수 있었으며,  $V_{c1}$ 이 0 V, 0.3 V, 0.6 V 으로 증가 할 때, 이득 범위가 전체적으로 약 8 dB 씩 감소하였다.

그림 18은 positive 이득 기울기 제어시 이득 및 이득 범위 제어 특성으로  $Vc1$ 에 0 V, 0.3 V, 0.6 V 인가 시 8 dB 씩 증가하는 것을 측정하였다. 그림 16, 17, 18을 통해 모의실험과 측정결과가 대부분 일치함을 볼 수 있다. 측정 결과를 통해 제안한 VGA 의 특성을 모두 확인하였다.

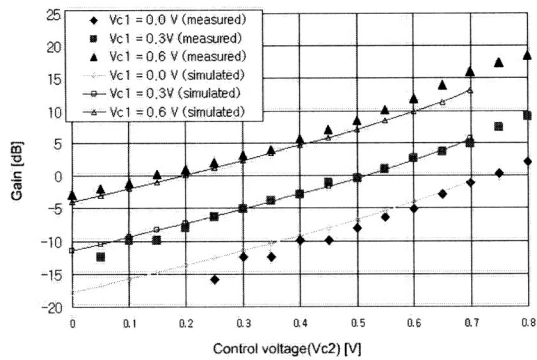


그림 18. Positive 이득 기울기 제어시 이득 및 이득 범위 제어 특성.

Fig. 18. Gain and gain range control characteristics as a positive gain slope control.

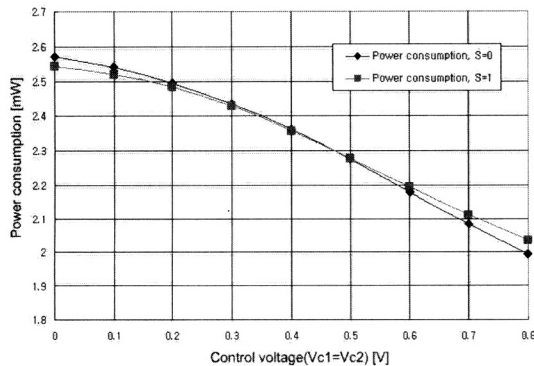


그림 19. 이득 및 이득 변화에 따른 전력소모 측정 결과.

Fig. 19. Measurement results of power consumption variable gain and gain range.

그림 19은 제안한 VGA의 전력소모량을 이득의 변화에 따라 측정한 결과를 나타내었다.  $Vc1$ 과  $Vc2$ 에 동일한 전압을 인가하고, -25 dBm, 1 MHz의 입력을 인가하고 측정한 그래프이다. 제어 전압이 낮을 때 2.55 mW 정도의 최대 전력소모를 하였고 제어전압이 높을 때 2 mW 정도의 최소 전

력 소모를 하였다.

그림 20는 스펙트럼 분석기를 이용해 1 MHz의 입력을 인가 했을 때, 출력의 주파수 스펙트럼을 측정한 것이다. 입력대비 약 14 dB의 이득을 확인하였다.

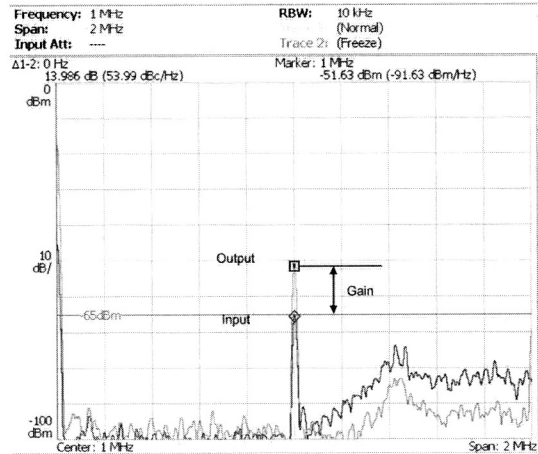


그림 20. 출력 주파수 스펙트럼 측정결과.

Fig. 20. Measurement results of the output frequency spectrum.

표 1. 성능 요약 및 비교.

Table 1. Performance summary and comparison.

Performance	[9]	[10]	[11]	This work
Technology	0.5 $\mu$ m CMOS	0.25 $\mu$ m CMOS	0.18 $\mu$ m CMOS	0.18 $\mu$ m CMOS
3 dB bandwidth	150 MHz	360 MHz	10 MHz	524 MHz (min. Gain)
Power consumption	12.5 mW / 3.3 V	27 mW / 2.5 V	13.8 mW / 1.8 V	2~2.6 mW / 1.8 V
Gain range / stage	-5~10 / 1	-40~40 / 4	-33~44 / 3	-16~21 / 2
Slope control	No	No	No	Yes
Chip area (mm <sup>2</sup> )	0.15	0.428 (core)	0.151 (with pad)	0.014 / 0.504 (core/with pad)
Year	1998	2003	2007	2008

5. 결론

본 논문은 증폭기 이득 곡선의 기울기와 이득 범위 제어가 가능한 VGA를 제안하였다. 제어 신

호에 따른 이득 특성 곡선의 이득 기울기 제어를 이용하여 이득, 이득 특성 그래프의 기울기 방향, 이득 범위 등을 제어할 수 있어 사용자의 여건에 맞게 선택적으로 이득 특성을 구현할 수 있다.

제안된 VGA는 0.18  $\mu\text{m}$  표준 CMOS 공정으로 제작되었으며, 측정결과 동작 전압 1.8 V에서 1단 VGA는 최소 550  $\mu\text{A}$ 의 전류소모를 보여, 가변 이득 범위 안에서 최소 1.0 mW에서 최대 1.3 mW의 전력을 소모하였다. 기울기 제어에 의해 제어 전압에 따른 이득 특성 그래프의 기울기가 양의 혹은 부의 특성을 나타내었고, 2 단 VGA의 이득 범위 제어를 통해 제어전압 0.3 V 당 8 dB의 이득 범위 제어를 하였다.

제안한 VGA는 설계자에게 가변 이득 범위, 제어 전압에 따른 가변 특성, 가변 이득을 제어할 수 있게 하여, 설계의 자유도를 높여줄 수 있으며, 특히 다중 표준 시스템 구현 시 베이스밴드 이득제어에 적합하게 제안 되었다.

### 감사의 글

이 논문은 2007학년도 충북대학교 학술연구지원 사업의 연구비지원에 의하여 연구되었습니다.

### 참고 문헌

[1] 박광민, "1.5 V 70 dB 100 MHz CMOS Class-AB 상보형 연산증폭기의 설계", 전기전자재료학회논문지, 15권, 9호, p. 743, 2002.  
[2] 이광규, 최문호, 현혜린, 김영석, "Design of analog baseband circuitry for DVB-H RF tuner", 제14회 반도체학술대회논문집, p. 959, 2007.  
[3] L. Leung, "10-MHz 60-dB Dynamic-Range 6-dB Variable Gain Amplifier", Thesis of MS. D., Electrical and Electronic Engineering of Hong Kong University, p. 174, 1996.

[4] M. M. Green and S. Joshi, "A 1.5-V CMOS VGA based on pseudo differential structures", in Proc. IEEE ISCAS 2000, Vol. IV, p. 461, 2000.  
[5] C.-C. Chang, M.-L. Lin, and S.-I. Liu, "CMOS current-mode exponential-control variable-gain amplifier", Electronics Letters, Vol. 37, No. 14, p. 868, 2001.  
[6] J.-H. Kim, C.-S. Chae, Y.-J. Woo, and G.-H. Cho, "A CMOS variable gain amplifier with wide dynamic range and accurate dB-linear characteristic", in Proc. ICACT 2006, p. 831, 2006.  
[7] J.-K. Kwon, K.-D. Kim, W.-C. Song, and G.-H. Cho, "Wideband high dynamic range CMOS variable gain amplifier for low voltage and low power wireless applications", Electronics Letters, Vol. 39, No. 10, p. 759, 2003.  
[8] T. Yamaji, N. Kanou, and T. Itakura, "A temperature-stable CMOS variable-gain amplifier with 80-dB linearity controlled gain range", IEEE J. Solid-State Circuits, Vol. 37, No. 5, p. 553, 2002.  
[9] P.-C. Huang, L.-Y. Chiou, and C.-K. Wang, "A 3.3-V CMOS wideband exponential control variable-gain-amplifier", 1998 IEEE Int. Symp. Circuits and Systems, Vol. 1, p. 285, 1998.  
[10] 권덕기, 문요섭, 김거성, 박종태, 유종근, "새로운 가변 Degeneration 저항을 사용한 2.5 V 300 MHz 80 dB CMOS VGA 설계", 대한전자공학회논문지, 40권, SD편, 9호, p. 43, 2003.  
[11] 차진엽, 여환석, 김도형, 범진욱, "10 MHz/77 dB 다이내믹 영역을 가진 선형 가변 이득 증폭기", 대한전자공학회논문지, 44호, SD편, 8호, p. 16, 2007.