

## 온도에 의존하는 전기적 측정을 이용한 분자 메모리 소자의 전하 이동 메커니즘 분석

### Analysis of Charge Transfer Mechanism in Molecular Memory Device using Temperature-dependent Electrical Measurement

최경민<sup>1</sup>, 구자룡<sup>1</sup>, 김영관<sup>2</sup>, 권상직<sup>1,a</sup>

(Kyung-Min Choi<sup>1</sup>, Ja-Ryong Koo<sup>1</sup>, Young Kwan Kim<sup>2</sup>, and Sang Jik Kwon<sup>1,a</sup>)

#### Abstract

A molecular memory device which has a structure of Al/Al<sub>2</sub>O<sub>3</sub>/ASA-15 LB monolayer/Ti/Al device, was fabricated. To study a charge transfer mechanism of molecular memory devices, current density-voltage ( $J$ - $V$ ) characteristics were measured at an increasing temperature range from 10 K to 300 K with an interval of 30 K. Strong temperature-dependent electrical property and tunneling through organic monolayer at low bias (below 0.5 V) were appeared. These experimental data were fitted by using a theoretical formula such as the Simmons model. In comparison between the theoretical and the experimental results, it was verified that the fitting results using the Simmons model about direct tunneling was fairly fitted below 0.5 V at both 300 K and 10 K. Hopping conduction was also dominant at all voltage range above 200 K due to charges trapped by defects located within the dielectric stack, including the Al<sub>2</sub>O<sub>3</sub>, organic monolayer and Ti interfaces.

**Key Words** : Molecular memory, Direct tunneling, Hopping conduction, Simmons model

#### 1. 서론

유기물을 이용한 전자소자는 다양한 매력적인 특성들을 가지고 있으며, 지난 10년 동안 유기 발광 다이오드(OLED), 유기 박막 트랜지스터(OTFT), 분자메모리 등의 연구 분야에서 비약적인 진보가 있었다[1-3]. 금속/유기단분자층/금속 구조를 갖는 나노 두께의 분자 메모리를 제작할 때, Langmuir-Blodgett(LB) 방법을 이용하면 규칙적인 질서를 갖는 나노 구조의 소자를 만들 수 있다[4]. 고체상태 유기 절연층을 통한 양자역학적 터널링(tunneling)은 결합이 없는 유기박막의 제조가 매우 어렵기 때문에 분자전자소자에서의 전하 이

동 메커니즘의 분석은 비교적 무기물 절연층을 갖는 소자보다 현재까지 덜 연구되어 지고 있다[5]. 다층의 유기 절연막을 갖는 소자에 대한 다른 연구자들의 연구에서 막의 두께가 증가하면 터널링 전류의 지수함수적인 감소가 확인되어졌지만[6], 전도도와 온도 특성의 분석을 할 때, 소자 제작과 이론적 분석의 어려움이 있다. 따라서, 본 연구에서는 전 연구에서 메모리 특성을 나타낸[7] ASA-15 LB 단분자 메모리 소자의 전도 메커니즘을 확인하기 위하여 가변하는 온도에 따른 전류밀도-전압( $J$ - $V$ ) 특성을 측정하였으며, 이러한 측정값과 Simmons model과 같은 수식을 이용한 이론값을 비교하고, 분자메모리 소자의 주요한 전하 이동 메커니즘을 확인하고자 하였다.

1. 경원대학교 전자공학과

(경기도 성남시 수정구 복정동 산 65)

2. 홍익대학교 정보디스플레이공학과

a. Corresponding Author : sjkwon@kyungwon.ac.kr

접수일자 : 2008. 5. 16

1차 심사 : 2008. 5. 18

심사완료 : 2008. 6. 23

#### 2. 실험

본 연구에서는 산화-환원특성을 갖는 아미노계 유도체들중 하나인 ASA-15 (C<sub>34</sub>H<sub>46</sub>N<sub>2</sub>O<sub>2</sub>, 분자량:

514.74) 분자를 LB 방법을 이용하여 금속/유기 단 분자층/금속 구조로 제작하였다. 그림 1은 ASA-15 분자의 분자 구조와 분자 메모리 소자의 구조를 보여준다. LB 단분자막의 형성과 소자 제작을 위한 금속 전극의 증착 관련 내용은 전 연구에서 자세히 설명하고 있다[7].

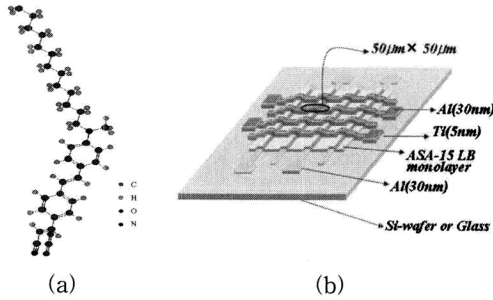


그림 1. (a) ASA-15 분자의 분자구조, (b) Crossbar 형태의 분자메모리 소자 구조.

Fig. 1. Schematics of (a) molecular structure of the ASA-15 molecule and (b) crossbar type device structure.

극저온 장치(A CTI-Cryodyne refrigeration system, Model 22, Helix Co.) 안에 놓여진 분자 메모리 소자의  $J$ - $V$  특성은 Labview 프로그램으로 구동되는 Keithley 236 SMU로 측정되었으며, 헬륨 가스로 10 K로 유지되는 극저온 장치에서 300 K 까지 30 K 단위로 온도를 상승시키면서 Lakeshore thermometer (Model 330)로 샘플의 온도를 확인하였다.

### 3. 결과 및 고찰

그림 2는 ASA-15 메모리 소자의 매우 온도에 의존하는  $J$ - $V$  특성을 보여준다. 온도가 10 K 부터 300 K 까지 30 K 간격으로 증가시킬 때 그에 비례해서 최대 100 배의 전류밀도 값의 상승을 확인할 수 있었으며, 모든  $J$ - $V$  곡선들은  $V = 0$  을 기준으로 모든 전압 범위에서  $|J_+|/|J_-| < 1.1$  인 관계를 갖고, 거의 완전한 대칭을 보인다.

메모리 소자의 전하 이동에 대한 메커니즘으로써 먼저 다이렉트 터널링을 고려해보면, 실험적인  $J$ - $V$  데이터와 다이렉트 터널링의 model을 이용한 이론적인 계산값을 비교함에 의해서 터널링 장벽

의 높이를 구할 수 있다. 이론적인 계산값을 구하기 위해 일반적인 박막 터널링의 모델인 Simmons model이 사용되었다[8]. 이 모델에서 전도대 또는 가전자대 중 오직 하나의 밴드의 영향에 대해서만 고려하며, 소자 내에서 자유 전자 이론의 적용과 이미지 힘 낮춤 영향(image force lowering effect)

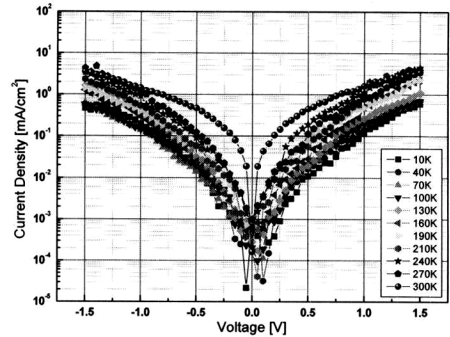


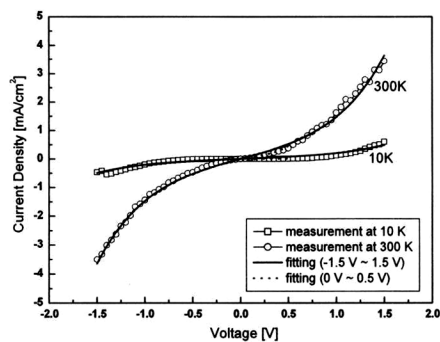
그림 2. ASA-15 분자 메모리 소자를 10 K 부터 300 K 까지 온도를 변화시키며 측정 한 전류밀도-전압 ( $J$ - $V$ ) 특성.

Fig. 2. Current density-voltage ( $J$ - $V$ ) characteristics of ASA-15 molecular memory device according to the temperature in a range of 10 K to 300 K.

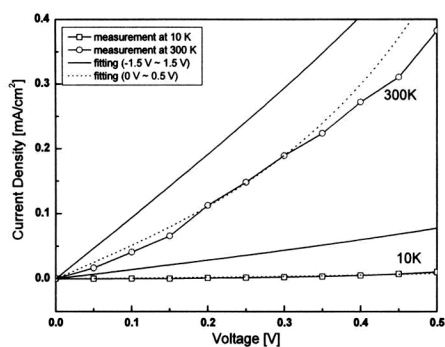
을 배제 하였다. Simmons model로부터 다이렉트 터널링 조건인  $V < \Phi_B/e$ 인 경우, 장벽을 통과하는 터널링 전류밀도는 수식 (1)과 같다.

$$J = \left( \frac{e}{4\pi^2 \eta d^2} \right) \left\{ \left( \Phi_B - \frac{eV}{2} \right) \exp \left[ - \frac{2(2m)^{1/2}}{\eta} \alpha \left( \Phi_B - \frac{eV}{2} \right)^{1/2} d \right] - \left( \Phi_B + \frac{eV}{2} \right) \exp \left[ - \frac{2(2m)^{1/2}}{\eta} \alpha \left( \Phi_B + \frac{eV}{2} \right)^{1/2} d \right] \right\} \quad (1)$$

여기서,  $m$ 은 전자의 질량,  $d$ 는 장벽의 폭,  $\Phi_B$ 는 장벽의 높이,  $V$ 는 인가전압,  $a$ 는 보정계수로서 간단한 직각의 장벽 모델로 보정하기 위해서 도입되었다[8]. 수식 (1)에서  $a$ 와  $\Phi_B$ 의 수치를 보정하며, 비선형 최소 제곱 피팅법 (nonlinear least square fitting)을 수행하여 그림 3과 같이 측정된  $J$ - $V$  곡선과 비교하였다. 최적의 피팅 변수값은 300 K에서  $\Phi_B = 1.81 \pm 0.05$  eV, 10 K에서  $2.33 \pm 0.09$  eV이고, 그때  $a$ 는  $0.43 \pm 0.01$  이었다. 이 수치를 Simmons model에 적용하여 계산된 이론값을 그림 3에 실선으로 나타내었고, 실험값과 비교하였다.



(a)

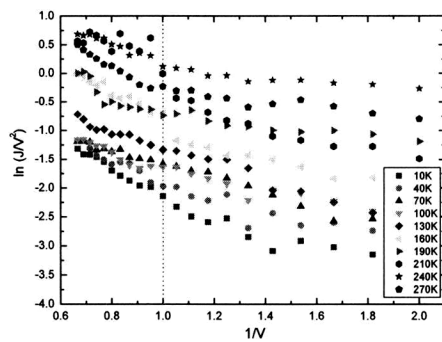


(b)

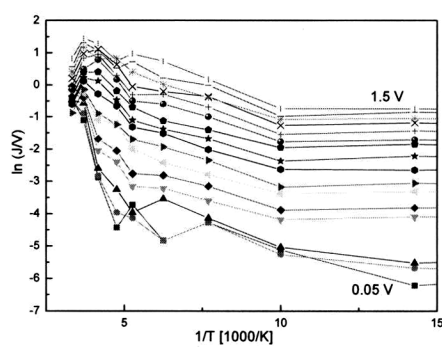
그림 3. 10 K와 300 K의 온도에서 Simmons model을 이용하여 ASA-15 분자메모리 소자의 J-V 실험값과 계산값 비교. (a) -1.5~+1.5 V 범위, (b) 0~+0.5 V 범위.

Fig. 3. Comparison to measured data and fitting data using Simmons model in ASA-15 molecular memory device at temperature both 10 K and 300 K. In the bias range from (a) -1.5 to 1.5 V, and (b) 0 to 0.5 V.

그림 3(a)를 보면 -1.5 V에서 1.5 V까지 범위와 0 V에서 0.5 V 범위에서 비교한 실험값과 이론값 모두 잘 맞는 듯 보이고, 그림 3(b)처럼 확대해서 보면 값과 0 V ~ 0.5 V 범위에서 비선형 최소 제곱 피팅을 한 이론값이 완벽하게 일치함을 확인하였다. 이러한 결과로부터 낮은 전압 범위에서 다이렉트 터널링이 주요한 전하 이동 메커니즘임을 확인할 수 있다. 비록 보정계수  $a$ 의 물리적인 의미가 정확하게 정의되지는 않았지만, 터널링 장벽으로서 직각인 장벽에 적용하는데 유용하게 사용되었으며, 소자내에서 분자들을 통해서 지나가는 터널링 전자들의 유효질량 ( $m^*$ )의 값(본 연구에서  $a = 0.43$  일 때,  $m^* = 0.18 m$ )을 알 수 있었다.



(a)



(b)

그림 4. (a) 10 K~300 K 온도범위에서 인가 전압에 따른 Fowler-Nordheim (FN) 터널링과 (b) 0.05 V~1.5 V 전압범위에서 온도에 따른 hopping conduction.

Fig. 4. (a) Fowler-Nordheim (FN) tunneling plot according to the bias voltage at all temperature range. (b) Hopping conduction plot according to the temperature at bias voltage from 0.05 V to 1.5 V.

다이렉트 터널링은 인가 전압이 장벽 높이 보다 낮을 때 ( $V < \Phi_B/e$ ) 발생하는 반면에, 파울러-노르드하임 (Fowler-Nordheim, FN) 터널링은 인가 전압이 장벽 높이 보다 매우 높을 때 ( $V > \Phi_B/e$ ) 중요하다. 이러한 두 개의 터널링 메커니즘은 구별된 전압 의존성을 가지고 있다.  $\ln(J^2/V)$  vs.  $1/V$  로 J-V 곡선을 변환하면 그림 4(a)와 같은 중요한 전압 의존성을 볼 수 있다. 다이렉트 터널링이 발생한 전압 보다 높은 전압인 0.5 V에서 1.5 V 사이 범위에서 온도와 관계없이 명백한 FN 터널링이 보여진다. 이러한 결과로부터 FN 터널링은 장벽의 높이  $\Phi_B$ 가 대략 1 V 이상이고, 모든 온도범위에서 전하 이동의 주요한 메커니즘임을 확인할 수 있었

다. 또한 그림 4(b)처럼 hopping conduction을 고려해서  $J$ - $V$  데이터를 변환해본 결과, 200 K 이상의 모든 전압 범위에서 매우 높은 온도 의존성을 확인 할 수 있었다. 이와 같은 hopping conduction 특성의 출현은 이전 결과[7]에서 관찰된 메모리 소자로 응용 가능한 히스테리시스 특성이 메모리 소자의 구조 내에서  $Al_2O_3$ 층을 포함한 유전층, 단분자층, Ti 층의 계면 내에 존재하는 결함(defects)에 의해 트랩된 전하에 의해 매개가 되었고, 전하 이동의 주요한 메커니즘임을 확인하였다.

음의 전압 범위에서는 전하의 흐름이 전하를 트랩하는 결함들을 활성화 시키고, 유전층에서 이례적으로 양전하를 생성시킨다. 이러한 양으로 대전된 트랩들은 두가지의 가능한 메커니즘을 통해서 높은 전류 상태를 만들 수 있다. 첫째로, 결함들의 전하 준위(state)들은 양전하를 가지고 있기 때문에, 전자의 터널링 장벽을 낮추어 결과적으로 터널링 전류를 크게 만들 수 있을 정도로 터널링 장벽의 모양과 높이에 영향을 미친다. 둘째로, 전자들은 전압이 가해질 때, 총 전류에 기여하는 새로운 결함들을 생성해서 활성화되는 트랩 준위를 통해서 뛰어 넘는다. 충분한 양의 전압에서 전자들은 양으로 대전된 결함에 의해서 붙잡히고, 결함들에서 중성화 되고, 따라서 메모리 소자는 낮은 전류 상태로 된다. 마찬가지로 동일한 모델로 음으로 대전된 결함의 경우도 설명이 된다. 전하가 트랩되는 위치는 분자 단분자층 자체가 아니라 LB 단분자막의 헤드부분과 알루미늄 하부 전극 사이 부분, 그리고 LB 단분자막층과 상부의 증착된 Ti 전극사이 부분이다.

Ti가 분자층 위에 진공 증착될 때, 분자 공명 스펙트럼에서 중요한 변화로 알 수 있는[9], Ti층과 분자들 사이에 강한 상호작용이 발생된다. 따라서, 상·하부 전극 사이의 무기물-유기물 계면들은 물리적으로 해석하기에 복잡하고, 알루미늄 산화막을 기초로 한 유기물 소자에서 이해하기가 어렵다. 어쨌든, 소자내에서 상·하부 전극 사이의 하나 혹은 두개 모두의 계면들은 전기적 결함과 트랩들이 발생하는 장소이다.

온도 의존성에 대한 Poole-Frenkel (PF) conduction 과 Schottky emission에 대한 데이터를 그림 5에 보여준다. 그림에서 보면 모든 양의 전압 범위에서 증대한 온도 의존성이 없음을 알 수 있다. 이러한 데이터는 PF conduction과 Schottky emission 메커니즘이 본 연구에서 사용된 소자에서의 전하 이동과 어떠한 연관도 없음을 의미한다. 현재 온도 의존성을 갖고 있는 hopping conduction,

PF conduction, Schottky emission과 온도에 의존성이 없는 FN 터널링의 온도에 대하여 이론적으로 비선형 최소 제곱 피팅법을 연구하고 있는 중이며, 추후에 결과를 발표할 것이다.

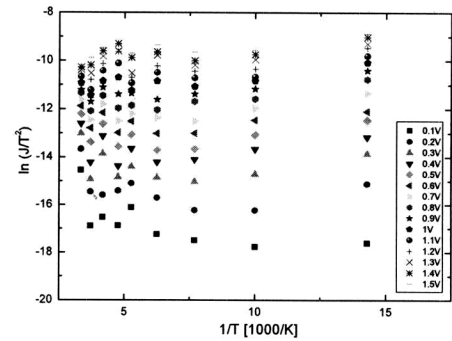


그림 5. 0.1 V ~ 1.5 V 전압범위에 따른 Poole-Frenkel conduction 과 Schottky emission 특성.

Fig. 5. Both Poole-Frenkel conduction and Schottky emission plots according to the voltage range from 0.1 V to 1.5 V.

#### 4. 결론

본 연구에서는 분자 메모리 소자의 온도에 의존하는 전기적 특성과 전하 이동 메커니즘을 조사하였다. 메모리 소자에서 인가 전압이 0.5 V 이하였을 때는 다이렉트 터널링, 1 V 이상이였을 때는 파울러-노르드하임 터널링이 모든 온도 범위에서 지배적인 전하 이동 방식을 확인하였다. 또한 200 K 이상의 온도에서는 hopping conduction이 전압에 상관없이 주요한 전하 이동 메커니즘임을 확인하였는데, 이는  $Al_2O_3$ , 분자층, Ti 계면을 포함하는 분자 메모리 안에 위치한 여러 결함에 의해 전하들이 트랩됨에 의한 것으로 보인다. 이러한 결론은 앞으로의 분자 메모리 소자의 제작 및 특성 분석에 유용하게 사용 될 것이다.

#### 참고 문헌

[1] C. W. Tang and S. A. VanSlyke, "Organic electroluminescent diodes", Appl. Phys. Lett., Vol. 51, p. 913, 1987.  
 [2] H. Klauk, D. J. Gundlach, J. A. Nichols, and

- T. N. Jackson, "Pentacene organic thin-film transistors for circuit and display applications", *IEEE Trans. Electron Dev.*, Vol. 46, p. 1258, 1999.
- [3] Y. Chen, G. Y. Jung, D. A. A. Ohlberg, X. Li, D. R. Stewart, J. O. Jeppesen, K. A. Nielsen, J. F. Stoddart, and R. S. Williams, "Nanoscale molecular-switch crossbar circuits", *Nanotechnol.*, Vol. 14, p. 462, 2003.
- [4] D. R. Stewart, D. A. A. Ohlberg, P. A. Beck, Y. Chen, R. S. Williams, J. O. Jeppesen, K. A. Nielsen, and J. F. Stoddart, "Molecule-independent electrical switching in Pt/organic monolayer/Ti devices", *Nano Lett.*, Vol. 4, p. 133, 2004.
- [5] P. K. Hansma, "Tunneling Spectroscopy", Plenum, New York, p. 312, 1982.
- [6] E. E. Polymeropoulos and J. Sagiv, "Electrical conduction through adsorbed monolayers", *J. Chem. Phys.*, Vol. 69, p. 1836, 1978.
- [7] J. R. Koo, S. W. Pyo, J. H. Kim, D. Gong, S. Y. Kim, J. H. Seo, and Y. K. Kim, "Improved yield in molecular electronic devices using amino-style molecules", *Curr. Appl. Phys.*, Vol. 7, p. 384, 2007.
- [8] J. G. Simmons, "Generalized formula for the electric tunnel effect between similar electrodes separated by a thin insulating film", *J. Appl. Phys.*, Vol. 34, p. 1793, 1963.
- [9] S. C. Chang, Z. Li, C. N. Lau, B. Larade, and R. S. Williams, "Investigation of a model molecular-electronic rectifier with an evaporated Ti-metal top contact", *Appl. Phys. Lett.*, Vol. 83, p. 3198, 2003.