

광학 시뮬레이션을 이용한 Patterned Sapphire Substrate에 따른 Flip Chip LED의 광 추출 효율 변화에 대한 연구

박현정, 이동규, 곽준섭^a

순천대학교 인쇄전자공학과

A Study on Improvement of the Light Emitting Efficiency on Flip Chip LED with Patterned Sapphire Substrate by the Optical Simulation

Hyun Jung Park, Dong Kyu Lee, and Joon Seop Kwak^a

Department of Printed Electronics Engineering, Suncheon National University, Suncheon 540-742, Korea

(Received August 29, 2015; Revised September 23, 2015; Accepted September 24, 2015)

Abstract: Recently many studies being carried out to increase the light efficiency of LED. The external quantum efficiency of LED, generally the light efficiency, is determined by the internal quantum efficiency and the light extraction efficiency. The internal quantum efficiency of LED was already reached to more than 90%, but the light extraction efficiency is still insufficient compared with the internal quantum efficiency because the total internal reflection is generated in the interface between the LED chip and air. Thus, we studied about flip chip LED with PSS and performed the optical simulation which find more optimized PSS for flip chip LED to increase the light extraction efficiency. Decreasing of the total internal reflection and effect of diffused reflection according to PSS improved the light extraction efficiency. To get more higher the efficiency, we simulated flip chip with PSS that the parameters are arrangement, edge spacing, radius, height and shape of PSS.

Keywords: LED, Flip chip, Patterned sapphire substrate, Simulation

1. 서 론

LED (light emitting diode)는 낮은 소비전력, 빠른 반응속도, 작은 크기, 환경 보존적 광원이라는 장점을 가지며 현재 기존의 광원을 대체하여 여러 적용 분야에 사용되고 있다. 대표적인 분야로는 실내외등, 공장등, 가로등 등 조명기와 UV-LED를 이용한 다양한 응용제품, 차량 헤드램프 등이 있다. 그러나 단일 LED

로는 낮은 광속을 가지며 발열이 심하다는 문제점이 있다. 따라서 효율 향상과 방열문제를 해결하기 위한 연구가 많이 진행되고 있는 추세이다. LED의 광 효율인 외부 양자효율은 내부 양자효율과 광 추출 효율에 의해서 결정된다 [1-4]. 내부양자 효율은 전기적 에너지가 빛 에너지로 변환되는 효율을 의미하며, 외부 양자효율은 생성된 빛 에너지가 물질 외부로 실제로 탈출하는 효율을 의미한다. 내부 양자효율은 이미 90% 이상의 효율에 도달한 반면 광 추출 효율은 그에 비해 아직 미흡하다. 그 이유는 광이 chip 외부로 탈출하기 위해서는 chip과 외부 ambient 사이의 임계각 이하의 각도로 입사해야 하며 만약 임계각 보다 큰 각도로 입사하게 되면 내부전반사에 의해서 광이 외부로 탈출하

a. Corresponding author; jkwak@sunchon.ac.kr

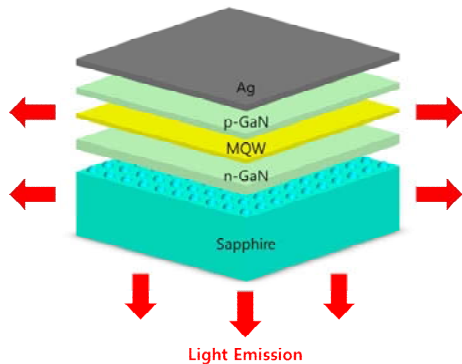


Fig. 1. A simplified schematic diagram of flip chip LED structure.

지 못하고 다시 chip 내부를 향해 이동하기 때문이다. 이러한 과정에서 광 손실이 발생하게 되고 결국 광 추출 효율은 감소하게 된다 [5,6]. 최근 광 추출 효율을 높이기 위해 chip shaping, chip structure (flip chip, vertical chip 등), surface texturing, PSS (patterned sapphire substrate), photonic crystal, anti-reflection layer 등에 대한 연구가 진행되고 있다 [7-12]. 이번 연구에 적용되는 flip chip은 기존의 lateral chip에 비해 우수한 방열 특성을 가지며 반사층을 이용한 광 추출 효율 향상과 p-pad 및 와이어 본딩에 의한 광 손실을 방지하여 효율이 높다는 장점이 있다. Flip chip의 구조를 그림 1에 나타내었다. Flip chip에 PSS를 적용하여 광 추출 효율을 향상시키는 연구는 현재 부족한 상태이다.

본 연구에서는 Monte Carlo 시뮬레이션 방법을 기반으로 하는 미국의 Synopsys 사의 광학설계 프로그램인 LightTools를 이용하여 flip chip에 PSS를 적용하여 광 추출 효율이 변화되는 과정을 살펴보았다 [13]. PSS 변수로는 arrangement, edge spacing, radius, height 그리고 shape에 대해 각 조건에서 높은 광 추출 효율을 나타내는 값을 다음 과정에 적용하여 최종적인 효율 변화를 확인하였다 [14].

2. 실험 방법

2.1 모델링

본 연구에서는 다음과 같은 설계 조건을 갖는다.

Table 1. Thickness and refractive index condition for each layer's material of the flip chip LED.

Materials	Thickness	Refractive index
p-GaN	0.15 μm	2.45
MQW	0.1 μm	2.54
n-GaN	4.75 μm	2.45
Sapphire	150 μm	1.78
Ag	1 μm	0.151

Flip chip의 size는 $1,000 \times 1,000 \mu m^2$ 이며 450 nm 파장의 blue chip으로 설계되었다. PSS의 기본 형상은 hemisphere이며 단계적으로 광 추출 효율을 높여가는 과정에서 PSS의 arrangement, edge spacing, radius, height 및 shape에 따른 효율 향상 과정을 살펴보았다. Flip chip을 이루는 세부적인 층에 대해서 표 1에 나타내었다. 컴퓨터 시뮬레이션 시간을 고려하여 chip은 그림 1과 같이 단순한 형상으로 설계하여 시뮬레이션을 진행하였다.

3. 결과 및 고찰

3.1 Arrangement에 의한 영향

설계 및 시뮬레이션은 미국 Synopsys 사의 광학 설계 프로그램인 LightTools를 사용하여 진행하였다. Flip chip LED에서 PSS arrangement의 영향을 알아보기 위해 그림 2와 같이 PSS rectangular arrangement와 hexagonal arrangement를 적용하여 그 영향을 알아보았다. 이때 다른 변수는 edge spacing 1.0 μm , radius 2.0 μm , height 2.0 μm (hemisphere 형상)으로 고정하였다. 시뮬레이션은 air 분위기에서 진행되었으며, 그 결과 그림 3을 보면 광 추출 효율은 PSS가 없는 경우 (non-PSS) 16.8%에 비해 rectangular arrangement 적용 시 53.6%로 36.8%p 증가하였고, hexagonal arrangement 적용 시 53.9%로 non-PSS 대비 37.1%p 증가하였음을 확인할 수 있다. 그림 3 그래프에서 total은 전체 광 추출 효율을 의미하며 bottom의 경우 sapphire 아래쪽으로 추출되는 광, side의 경우 sapphire와 GaN 층

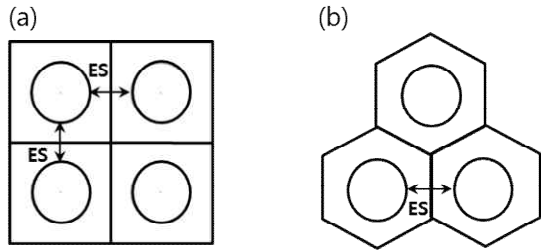


Fig. 2. Schematic diagram of (a) rectangular arrangement and (b) hexagonal arrangement of PSS patterns.

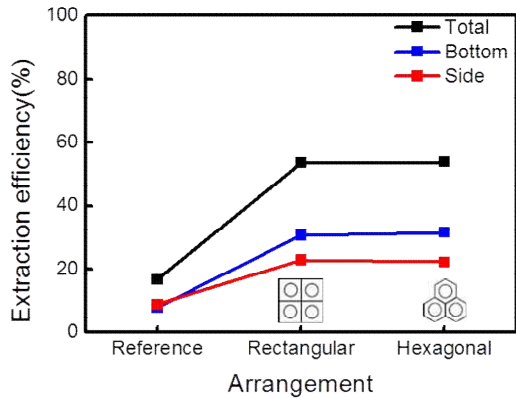


Fig. 3. The extraction efficiency change according to arrangement of PSS pattern.

side에서 추출되는 광의 양을 의미한다.

그림 4에서와 같이 같은 위치에서 동일한 조건의 광을 주어 경향을 보았을 때, PSS가 존재함으로써 인해서 MQW에서 발광하는 광이 sapphire 쪽으로 투과할 때 다양한 각도로 잘 투과되며 광 이동방향이 다양해진다. 그렇게 투과된 광은 sapphire에서 air로 탈출할 가능성이 높아 결과적으로 광 추출 효율이 상승하는 효과를 보이는 것으로 판단된다. Rectangular 배열과 hexagonal 배열의 PSS 개수 차이는 각각 40,000개와 46,085개로 6,085개 차이가 나지만, 효율 차이는 0.3%p이다. PSS의 존재 유무에 따른 효율 차이는 크게 나지만 어느 기준 개수 이상으로 존재 시 크게 영향을 미치지 않는 것으로 보인다. Detector를 n-GaN 바로 아래와 GaN layer 옆에 위치시켜 시뮬레이션 한 결과, MQW에서 sapphire로 일차적 투과하는 광은 67.5%이고, air로 탈출하는 광은 2.8%이다. 따라서 일

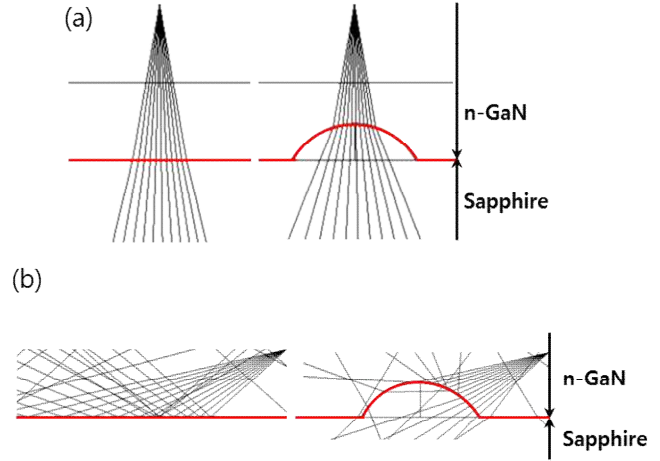


Fig. 4. Schematic diagram of ray tracing as PSS pattern when rays travel from n-GaN to sapphire.

차적으로 손실되는 광의 양은 약 30%이다. Sapphire에서 air로 탈출하지 못한 광은 sapphire와 air의 굴절률 차이에 의한 내부전반사로 인해 GaN층으로 다시 이동하고 이 광이 다시 air로 탈출하기 위한 과정을 반복하면서 광의 손실이 발생되어 최종 효율은 PSS hexagonal 배열 기준인 53.9%의 효율을 갖게 된다.

3.2 Edge spacing에 의한 영향

Hexagonal 배열, radius $2.0 \mu m$, height $2.0 \mu m$ (hemisphere 형상)의 PSS에 대해 edge spacing을 $0.1 \mu m \sim 1.0 \mu m$ 까지 $0.1 \mu m$ 단위로, 이후에 $2 \mu m$, $3 \mu m$, $5 \mu m$, $10 \mu m$ 에 대해 추가적으로 시뮬레이션 하였다. 이에 따른 광 추출 효율을 비교한 결과, 그림 5를 보면 edge spacing $0.5 \mu m$ 에서 54.2%로 가장 높은 광 추출 효율을 나타내지만, edge spacing $1.0 \mu m$ 이하의 값들은 거의 유사한 상태를 나타내는 것을 확인할 수 있다. Edge spacing $10 \mu m$ 일 경우 36.2%의 값을 나타내며 이는 가장 높은 값 54.2%와 18%p 차이 나는 것을 확인하였다.

Edge spacing $1.0 \mu m$ 이하에서 효율의 큰 차이가 없으나 수치적으로 가장 높은 값이 edge spacing $0.5 \mu m$ 에서 나타난 이유를 확인하기 위해 ray tracing을 해보았다. edge spacing $0.1 \mu m$ 와 $1.0 \mu m$ 경우를 비교했을 때, 같은 위치에서 동일한 방향으로 ray tracing 하였을 때 edge spacing이 너무 좁으면 오히

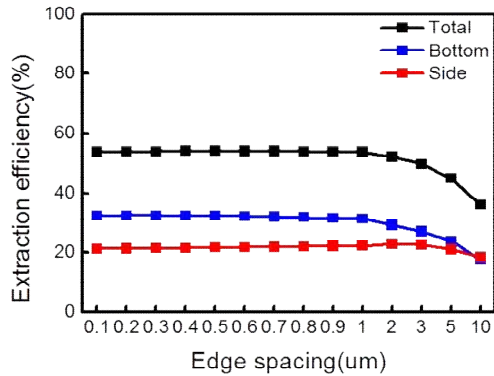


Fig. 5. The extraction efficiency change according to edge spacing of PSS pattern.

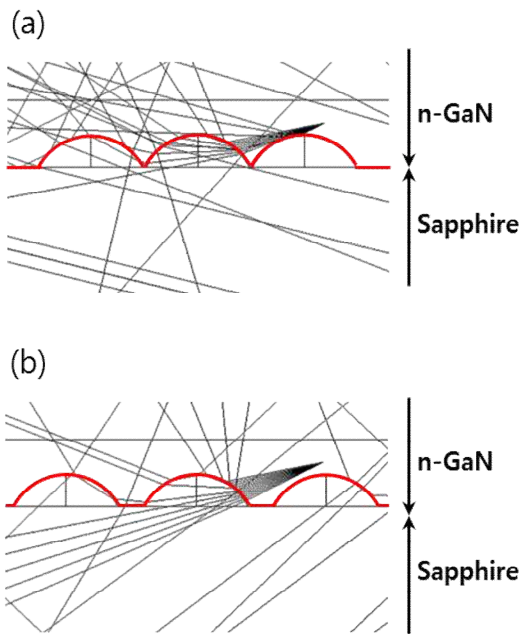


Fig. 6. Schematic diagram of ray tracing about (a) edge spacing 0.1 μm and (b) edge spacing 1.0 μm .

려 광 진행이 방해 받아 GaN에서 sapphire쪽으로 투과하지 못하는 광의 경향을 확인할 수 있었다. 그러나 이러한 경우는 전체적으로 보았을 때 미세한 영향을 끼치므로 효율이 크게 차이하지 않는 것으로 판단된다. 사용된 광학 설계 프로그램인 LightTools은 파장보다 작은 크기를 갖는 물체에 대해서는 정확하게 분석할 수 없다는 한계점이 존재하므로 0.4 μm 이하의 edge

spacing에 대한 결과 값은 신뢰도가 보장되지 않는다는 것을 고려해야 한다.

3.3 Radius에 의한 영향

Hexagonal 배열, edge spacing 0.5 μm , hemisphere 형상의 PSS에 대해 radius 1.0 μm ~ 3.0 μm 까지 0.5 μm 단위로, 이후에 4.0 μm 를 적용하여 추가적으로 시뮬레이션 하였다. Radius 변화에 따른 광 추출 효율을 비교한 결과, radius 2.0 μm 에서 54.2%로 가장 높은 광 추출 효율을 보였다. 패턴의 크기가 커질수록 패턴된 면적이 커져서 패턴의 효과를 더 많이 받아 n-GaN에서 sapphire로 광 이동 시 전 반사가 줄고 투과가 늘며 난반사에 의해 광 추출 효율이 증가할 것으로 예상했다. 그러나 radius에 따른 광 추출 효율의 변화는 큰 차이를 보이지 않았다. 또한 패턴의 크기는 n-GaN의 박막의 성장 조건을 고려하여 나노 크기에서 3 μm 이내의 패턴일 때 광 추출 효율이 신뢰성 있다고 판단된다.

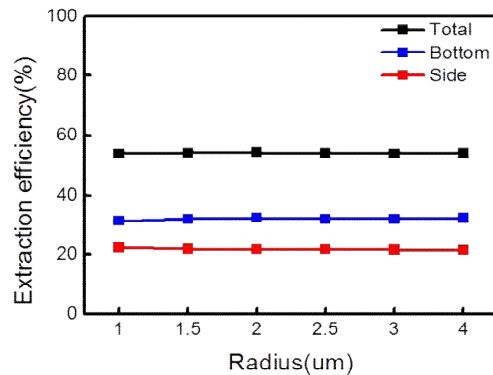


Fig. 7. The extraction efficiency change according to radius of PSS pattern.

3.4 Height에 의한 영향

Hexagonal 배열, edge spacing 0.5 μm , radius 2.0 μm 의 PSS에 대해 height 0 μm (non-PSS) ~ 2.4 μm 까지 0.4 μm 단위로, 추가로 1.0 μm , 1.4 μm , 3.0 μm 를 적용하여 시뮬레이션 하였다. 이 형상을 그림 8에 나타내었다. height 변화에 따른 광 추출 효율을 비교한 결과를 그림 9에 나타내었다, 1.2 μm 에서 56.3%로 가장 높은 값을 보였으며, hemisphere

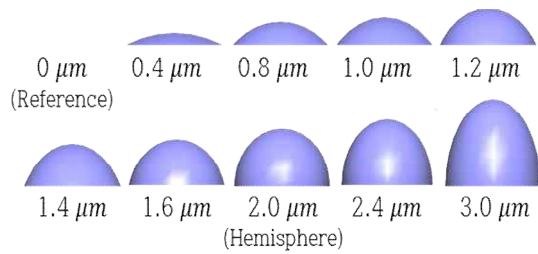


Fig. 8. Schematic diagram of PSS pattern with height from 0 μm to 3.0 μm .

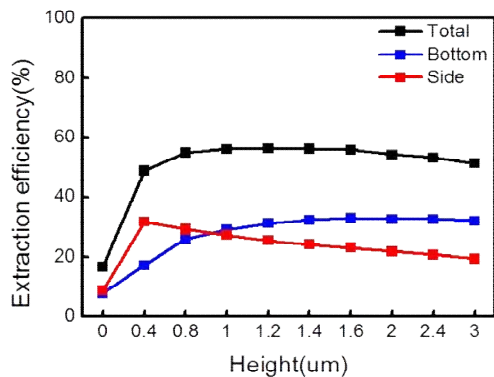


Fig. 9. The extraction efficiency change according to height of PSS pattern.

형상보다 radius 대비 60%의 height를 가질 때 더 높은 광 추출 효율 나타남을 확인하였다. Height 변화에 따른 효율 상승이 지금까지의 시뮬레이션 결과에 비해 비교적 큰 효율 상승임을 알 수 있다. 광이 나오는 방향을 보면, height가 높을수록 sapphire side로 많이 탈출하며, height가 낮을수록 side로 많이 탈출하는 경향을 보였다.

3.5 Shape에 의한 영향

Hexagonal 배열, edge spacing 0.5 μm , radius 2.0 μm , height 1.2 μm 의 PSS에 대해 PSS shape을 cone, truncated-cone, pyramid, truncated-pyramid, cylinder 형상을 적용하여 시뮬레이션 하였다.

그림 10에서 각 형상의 이미지를 나타내었으며 각 밑면이 옆면과 이루는 각도를 표시하였다. 이때 각도는 각 형상을 잘 나타낼 수 있는 것으로 임의로 설정하였다. Shape 변화에 따른 광 추출 효율 변화 결과를 그림

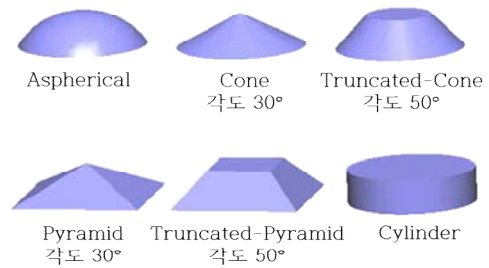


Fig. 10. Schematic diagram of PSS pattern shapes.

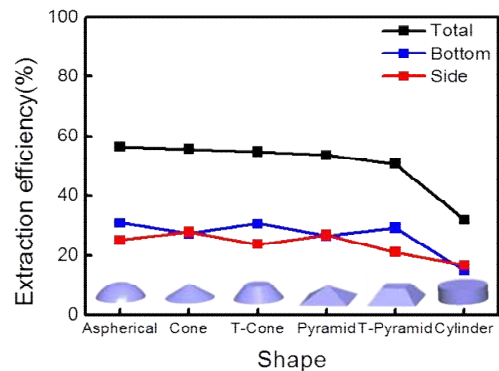


Fig. 11. The extraction efficiency change according to shape of PSS pattern.

11에 나타내었다. Aspherical 형상이 가장 좋은 효율을 보였으며 이는 이전의 시뮬레이션들이 aspherical 형상에 맞춰 변수들이 적용되어 왔기 때문으로 판단된다. 다른 형상들에 대해서도 각각 가장 좋은 효율을 보이는 변수를 적용시킴으로 인해서 다른 결과를 얻을 수 있을 것이다. 각 형상의 각도에 따른 효과는 cone 형상의 밑면이 옆면과 이루는 각도가 커지면 truncated-cone 형상이 되고, pyramid 형상에서 각도 또한 커질수록 truncated-pyramid 형상이 되므로 각각의 광 추출 효율의 사이 값으로 다른 각도를 갖는 형상에 대한 광 추출 효율을 예측해 볼 수 있다. Cylinder 형상의 경우 다른 형상들에 비해 낮은 경향을 보이는데, 0.5 μm 의 좁은 edge spacing 값 적용으로 인한 영향으로 판단된다.

4. 결론

본 연구에서는 PSS를 갖는 flip chip이 PSS의 여러

가지 변수 조건에 따라 광 추출 효율이 어떻게 변해가며 최종적으로 얼마나 향상되는지 미국 Synopsys 사의 광학설계 프로그램인 LightTools 시뮬레이션을 통해 확인해보았다.

PSS의 arrangement, edge spacing, radius, height 및 shape 변화에 따른 광 추출 효율 변화 과정을 살펴보았을 때, PSS가 없는 reference에서 hexagonal arrangement 적용함으로써 16.8%에서 53.9%로 37.1%p 상승하는 것을 확인할 수 있었고, PSS가 존재함으로써 광이 n-GaN에서 sapphire쪽으로 많이 투과되고 난반사 효율에 의해 광 추출 효율이 대폭 향상되는 것을 확인할 수 있었다. Edge spacing 0.5 μm , radius 2.0 μm 를 적용하여 53.9%에서 54.2%로 0.3%p 상승하였으며, edge spacing이 작을수록 효율이 높아지는데 1.0 μm 이하에서는 큰 차이가 없음을 확인하였다. Height 1.2 μm aspherical 형상을 적용하여 54.2%에서 56.3%로 2.1%p 상승하는 것을 확인하였다. 결론적으로 LightTools 시뮬레이션 시 flip chip에 PSS 적용으로 인해 광 추출 효율을 39.5%p 증가시킬 수 있었다.

감사의 글

본 논문은 중소기업청에서 지원하는 2014년도 산학연협력 기술개발 사업 (기업부설연구소 신규설치) (No. C-01-93374)과 산업통상자원부의 출연금으로 수행한 지역혁신센터사업 (RIC) (No. B-00-10622)과 전라남도 지역수요맞춤형 연구개발사업으로 연구되었음.

REFERENCES

- [1] I. Schnitzer, E. Yablonovitch, C. Caneau, T. J. Gmitter, and A. Scherer, *Appl. Phys. Lett.*, **63**, 2174 (1993). [DOI: <http://dx.doi.org/10.1063/1.110575>]
- [2] R. Windisch, P. Heremans, A. Knobloch, P. Kiesel, G. H. Döhler, B. Dutta, and G. Borghs, *Appl. Phys. Lett.*, **74**, 2256 (1999). [DOI: <http://dx.doi.org/10.1063/1.123817>]
- [3] M. R. Krames, M. Ochiai-Holcomb, G. E. Höfler, C. Carter-Coman, E. I. Chen, I. H. Tan, P. Grillot, N. F. Gardner, H. C. Chui, J. W. Huang, S. A. Stockman, F. A. Kish, M. G. Craford, T. S. Tan, C. P. Kocot, M. Hueschen, J. Posselt, B. Loh, G. Sasser, and D. Collins, *Appl. Phys. Lett.*, **75**, 2365 (1999). [DOI: <http://dx.doi.org/10.1063/1.125016>]
- [4] P. Waltereit, O. Brandt, A. Trampert, H. T. Grahn, J. Menniger, M. Ramsteiner, M. Reiche, and K. H. Ploog, *Nature*, **406**, 865 (2000). [DOI: <http://dx.doi.org/10.1038/35022529>]
- [5] C. Huh, K. S. Lee, E. J. Kang, and S. J. Park, *J. Appl. Phys.*, **93**, 9383 (2003). [DOI: <http://dx.doi.org/10.1063/1.1571962>]
- [6] T. Fujii, Y. Gao, R. Sharma, E. L. Hu, S. P. DenBarrs, and S. Nakamura, *Appl. Phys. Lett.*, **84**, 855 (2004). [DOI: <http://dx.doi.org/10.1063/1.1645992>]
- [7] S. H. Huang, R. H. Horng, K. S. Wen, Y. F. Lin, K. W. Yen, and D. S. Wu, *IEEE Photon. Technol. Lett.*, **18**, 2623 (2006). [DOI: <http://dx.doi.org/10.1109/LPT.2006.886823>]
- [8] S. E. Brinkley, C. L. Keraly, J. Sonoda, C. Weisbuch, J. S. Speck, S. Nakamura, and S. P. DenBaars, *Appl. Phys. Express*, **5**, 032104 (2012). [DOI: <http://dx.doi.org/10.1143/APEX.5.032104>]
- [9] R. Windisch, C. Rooman, S. Meinschmidt, P. Kiesel, D. Zipperer, G. H. Döhler, B. Dutta, M. Kuijk, G. Borghs, and P. Heremans, *Appl. Phys. Lett.*, **79**, 2315 (2001). [DOI: <http://dx.doi.org/10.1063/1.1397758>]
- [10] Y. J. Lee, J. M. Hwang, T. C. Hsu, M. H. Hsieh, M. J. Jou, B. J. Lee, T. C. Lu, and H. C. Kuo, *IEEE Photon. Technol. Lett.*, **18**, 1152 (2006). [DOI: <http://dx.doi.org/10.1109/LPT.2006.874737>]
- [11] K. Orita, S. Tamura, T. Takizawa, T. Ueda, M. Yuri, S. Takigawa, and D. Ueda, *Jpn. J. Appl. Phys.*, **43**, 5809 (2004). [DOI: <http://dx.doi.org/10.1143/JJAP.43.5809>]
- [12] J. K. Kim, S. Chhajed, M. F. Schubert, E. F. Schubert, A. J. Fischer, M. H. Crawford, J. Cho, H. Kim, and C. Sone, *Adv. Mater.*, **20**, 801 (2008). [DOI: <http://dx.doi.org/10.1002/adma.200701015>]
- [13] S. J. Lee, *Appl. Opt.*, **40**, 1427 (2001). [DOI: <http://dx.doi.org/10.1364/AO.40.001427>]
- [14] H. Wang, S. Zhou, Z. Lin, Z. Hong, and G. Li, *Jpn. J. Appl. Phys.*, **52**, 092101 (2013). [DOI: <http://dx.doi.org/10.7567/JJAP.52.092101>]