

실리콘 산화막의 전류 특성

강창수^{1,a}, 이재학^{2,b}

¹ 유한대학교 전자정보과

² 청암대학교 소방안전관리과

Current Characteristics in the Silicon Oxides

C. S. Kang^{1,a} and Jae Hak Lee^{2,b}

¹ Department of Electronic & Information Engineering Yuhan University, Bucheon 14780, Korea

² Department of Fire Safety Management, Cheongam College, Suncheon 57997, Korea

(Received April 26, 2016; Revised August 21, 2016; Accepted September 23, 2016)

Abstract: In this paper, the oxide currents of thin silicon oxides is investigated. The oxide currents associated with the on time of applied voltage were used to measure the distribution of voltage stress induced traps in thin silicon oxide films. The stress induced leakage currents were due to the charging and discharging of traps generated by stress voltage in the silicon oxides. The stress induced leakage current will affect data retention in memory devices. The oxide current for the thickness dependence of stress current and stress induced leakage currents has been measured in oxides with thicknesses between 109 Å, 190 Å, 387 Å, and 818 Å which have the gate area 10^{-3} cm². The oxide currents will affect data retention and the stress current, stress induced leakage current is used to estimate to fundamental limitations on oxide thicknesses.

Keywords: Stress induced leakage current, Oxide current, Silicon oxide, Stress currents

1. 서론

고신뢰성 실리콘 산화막은 스위칭, 절연, 그리고 기억 기능에 중요한 역할을 하며, 집적화에 따른 실리콘 산화막은 고집적도 개선에 필수적 요소가 되는 고품질의 얇은 산화막을 필요로 한다.

실리콘 산화막에 인가되는 전압상태에 따라 구동전압 또는 스트레스 전압을 만든다 [1]. 이와 같이 전압의 인가는 구동전압, 스트레스 전압을 만드는데 양 전

압 관계는 인가 중에 발생하는 바이어스 전압에 의한 스트레스트현상과 바이어스 전압 인가 후에 나타나는 전이현상이 있다. 전압의 인가에 따라 인가 중에는 구동전류 혹은 스트레스 전류, 인가 후에는 전이전류가 발생된다. 스트레스 전압을 인가한 후에 전압을 인가하면서 측정하는 스트레스 유기 누설전류는 산화막 두께의 감소에 따라 증가된다 [2]. 스트레스 유기 누설전류와 전이전류는 계면에서 발생된 트랩의 포획과 탈포획에 의한 터널링 현상으로 나타난다 [3]. 구동전압, 스트레스 전압 인가에 따르는 스트레스 전류, 스트레스 유기 누설전류 그리고 전이전류는 소자의 동작 특성에 영향을 주며, 각각의 산화막 전류는 인가전압이 커짐에 따라 증가한다 [4]. 산화막 전류는 산화막과 산화막 계면에 유기된 캐리어의 트래핑과 디트래핑에 의한 터널링 현상에 의해 나타나며, 구동전압과 스트레스 전압의 극

a. Corresponding author; cskang@yuhan.ac.kr

b. Corresponding author; pe8758@hanmail.net

성에 의존하는 캐리어는 바이어스 전압에 따라 산화막의 음극 부근에 양전하, 양극 부근에 음전하를 트래핑시키는데 역바이어스 전압은 산화막의 음극 부근에 음전하를, 양극 부근에 양전하를 트래핑시킨다 [5].

트랩 발생은 TDDDB (time dependence dielectric break down) 현상이 나타나며, 이러한 산화막 절연 파괴는 열적현상에 기인하는 고누설 전류 통로가 형성되기 때문에 양극과 음극 사이에서 국부적으로 발생된다. 얇은 산화막의 감쇄를 수반하는 구동전압과 스트레스 전압은 전하 주입에 따른 계면상태의 전하밀도에 의존한다 [6]. 실리콘 산화막 계면에 트랩된 전하의 수는 스트레스 전압 인가 후 계면전하의 수 및 표면전위의 함수로 나타내며, 스트레스 전압 동안 실리콘 산화막 계면의 계면 트랩밀도는 전류량과 전계의 함수이다 [7].

얇은 실리콘 산화막의 감쇄를 파악하기 위해서 스트레스 유기 누설전류에 의한 연구를 진행하고 있다. 스트레스 유기 누설전류의 특성은 산화막에서 트랩의 충전과 방전에 의한 것이다. 얇은 산화막에서 스트레스 유기 누설전류는 스트레스 전압, 스트레스 시간에 따라 비례한다. 스트레스 유기 누설전류는 터널링 산화막의 스케일링 다운의 한계를 나타낸다. 본 연구에서 스트레스 유기 누설전류는 얇은 실리콘 산화막 소자의 설계 시 고려되어야 하며 얇은 실리콘 산화막 누설전류를 조사하여 신뢰성을 향상시키고자 한다.

2. 실험 방법

실리콘 산화막은 n형 실리콘 기판에 LOCOS 과정과 n^+ 실리콘 게이트를 사용하여 제작하였다. 산화막의 두께는 109 Å, 190 Å, 387 Å, 그리고 818 Å이다.

스트레스 전압에 따른 전압 전류 특성은 IV Meter (4140B, HP), Arbitrary Wave FG(395, WaveTek), 그리고 Micro Manipulator Probe Station을 연결하여 측정하였다. 이 때 캐패시터의 스트레스 전압은 IV Meter(4140B, HP)의 전압원을 사용하여 인가하였다. 마이크로 매니퓰레이터는 차폐 상자(shield box)로 완전 차폐하였으며 웨이퍼(wafer) 상단에서 3차원 축으로 동작하는 팁을 사용하였다. 웨이퍼는 3차원 축으로 동작하는 척에 고정시키기 위해서 진공펌프를 사용하였다. IV Meter(4140B, HP)는 램프전압과 고정 전압에 의한 전류를 측정하기 위해서 사용하였으며, 측정범위는 10^{-15} [A]이다. Test lead fixture의 스트레이 전류 및 캐패시턴스는 오프셋 키에 의해 최소화하였다.

측정되어진 데이터는 HPVVE로 데이터 파일을 전송하여 분석하였다. 전압에 대한 산화막 전류밀도의 램프 전압 측정조건은 시작 전압, 종 전압, 단계 전압, 단계 시간, 유지 시간, 그리고 스위칭의 각각의 조건에 맞추어 실행하였다.

3. 결과 및 고찰

산화막 두께가 각각 109 Å, 190 Å, 387 Å, 818 Å인 소자에서 인가전압에 따른 전류밀도의 관계를 그림 1에 나타내었다.

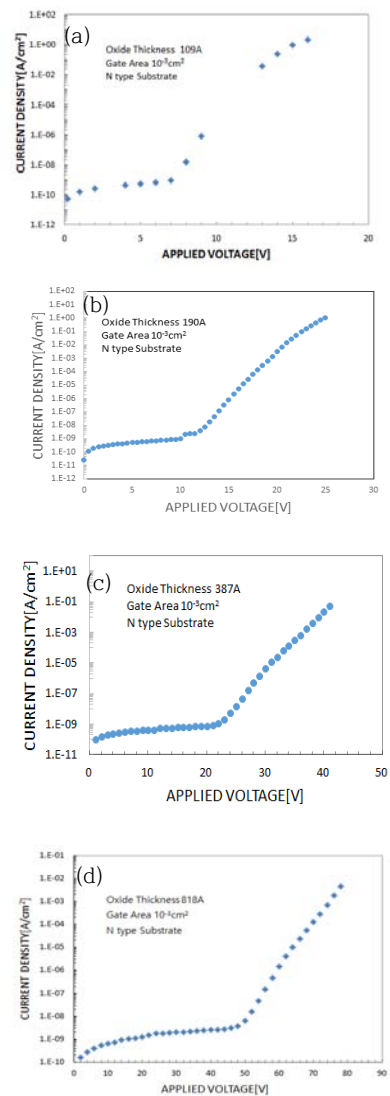


Fig. 1. The relationship between current density and applied voltages. (a) Oxide thickness 109 Å, (b) 190 Å, (c) 387 Å, and (d) 818 Å.

산화막 두께 109 Å인 소자에서 인가 전압을 각각 0.2 V부터 16 V까지 연속적으로 인가하면서 측정된 산화막 전류밀도는 $5.5 \times 10^{-11} \text{ A/cm}^2$ 부터 1.992 A/cm^2 까지 측정되었다. 산화막 두께 190 Å인 소자에서 인가전압이 0.5 V부터 25 V까지 산화막 전류밀도는 $1.61 \times 10^{-10} \text{ A/cm}^2$ 부터 $4.66 \times 10^{-3} \text{ A/cm}^2$ 까지 측정되었고, 산화막 두께 387 Å인 소자에서 인가전압이 1 V부터 41 V까지 산화막 전류밀도는 $3.20 \times 10^{-11} \text{ A/cm}^2$ 부터 $2.15 \times 10^{-2} \text{ A/cm}^2$ 까지 측정되었으며 산화막 두께 818 Å인 소자에서 인가전압이 2 V부터 78 V까지 산화막 전류밀도는 $1.61 \times 10^{-10} \text{ A/cm}^2$ 부터 $4.66 \times 10^{-3} \text{ A/cm}^2$ 까지 나타났다.

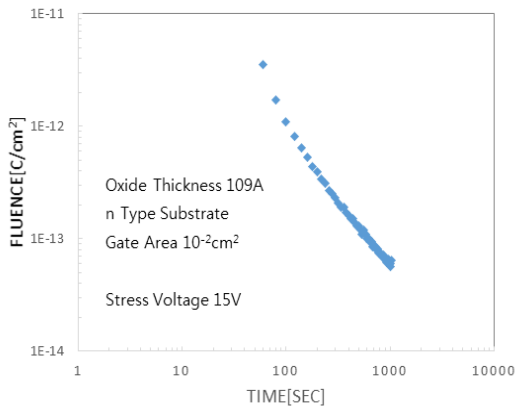


Fig. 2. The relationship between fluences and stress voltages.

스트레스 전압을 인가하는 동안에 흐르는 전류는 실리콘 산화막 장벽을 통하는 터널링 전류이다. 그리고 이러한 터널링 전류는 스트레스 전압에 지수 함수적으로 비례한다. 산화막에 흐르는 총 전류량은 스트레스 전압에 의해 결정된다.

산화막 전류는 스트레스 전압에 의해 영향을 받는다. 저레벨 누설전류는 증가하고 터널링 전류는 감소한다. 인가전압에 대한 전류밀도는 스트레스 전압, 스트레스 시간, 스트레스 전류량, 스트레스 전압의 극성 그리고 스위칭에 의해 변화한다. 이러한 저레벨 누설전류의 변화는 스트레스에 의해 산화막 내에서 발생된 계면트랩과 벌크트랩에 비례한다. 산화막 두께 109 Å인 소자에서 측정을 위한 전하량은 1.31 C/cm^2 로 설정하여 측정하였다. 실험에 사용한 스트레스 전압과 전하량의 관계를 그림 2에 나타내었다.

스트레스 전압을 인가하는 동안에 흐르는 전류는 실리콘 산화막 장벽을 통하는 터널링 전류이다. 그리고

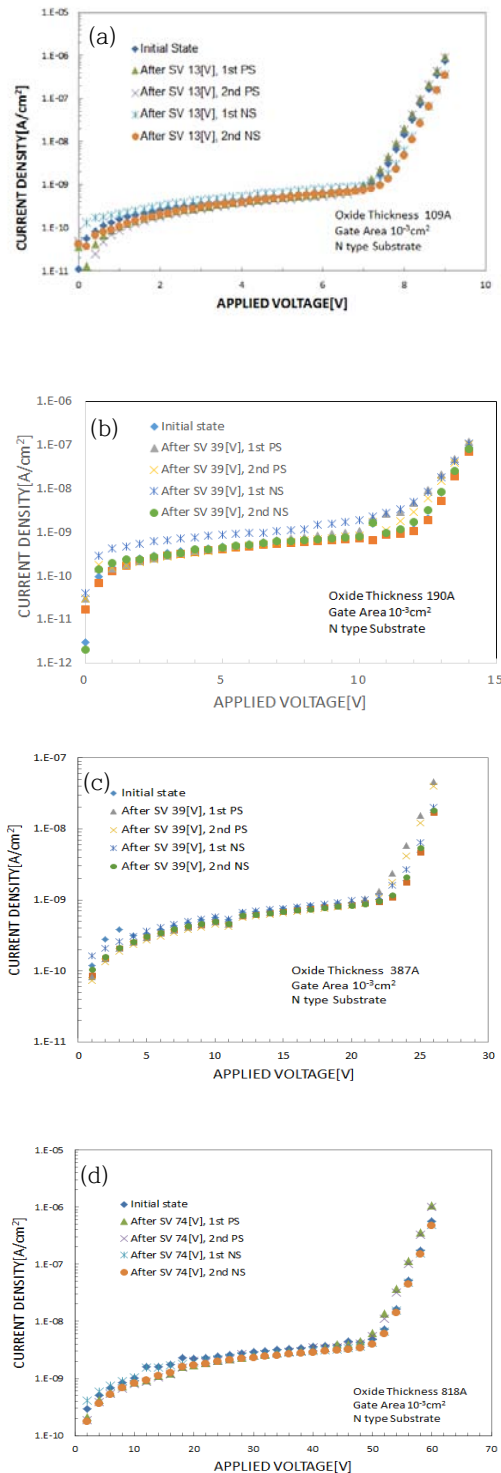


Fig. 3. Current voltage characteristics of positive/negative sweep voltages after stress voltage. (a) Oxide thickness 109 Å, (b) oxide thickness 190 Å, (c) oxide thickness 387 Å, and (d) oxide thickness 818 Å.

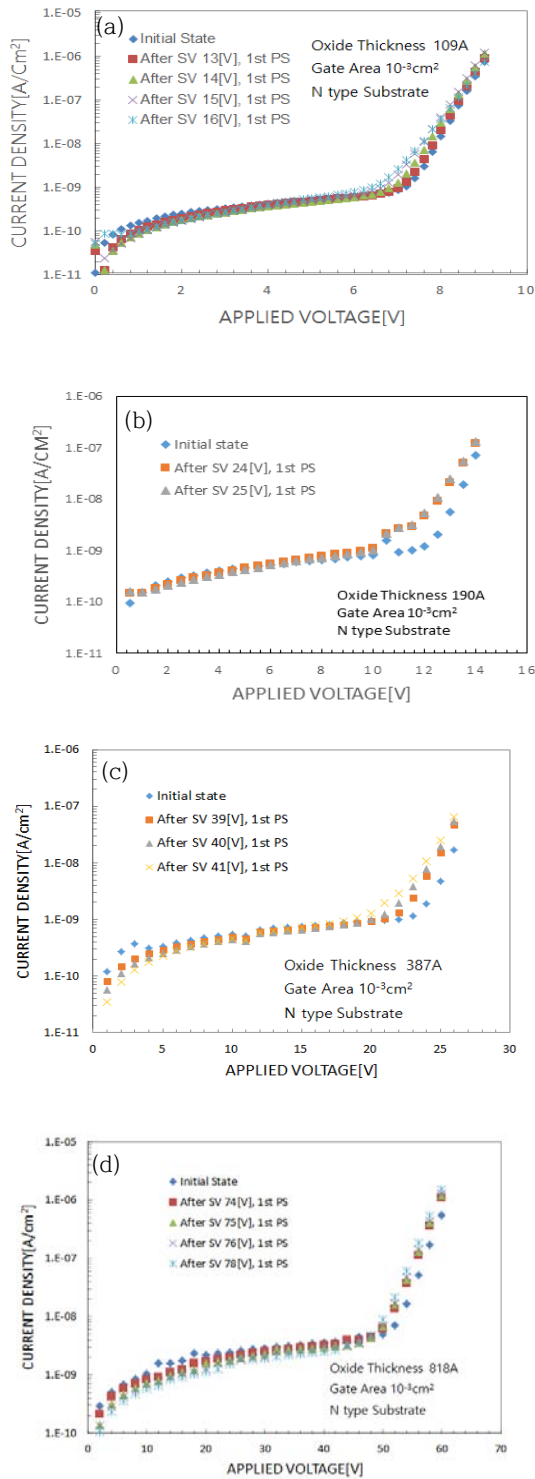


Fig. 4. Current voltage characteristics of repetitive positive sweep voltages after stress voltage. (a) Oxide thickness 109 Å, (b) oxide thickness 190 Å, (c) oxide thickness 387 Å, and (d) oxide thickness 818 Å.

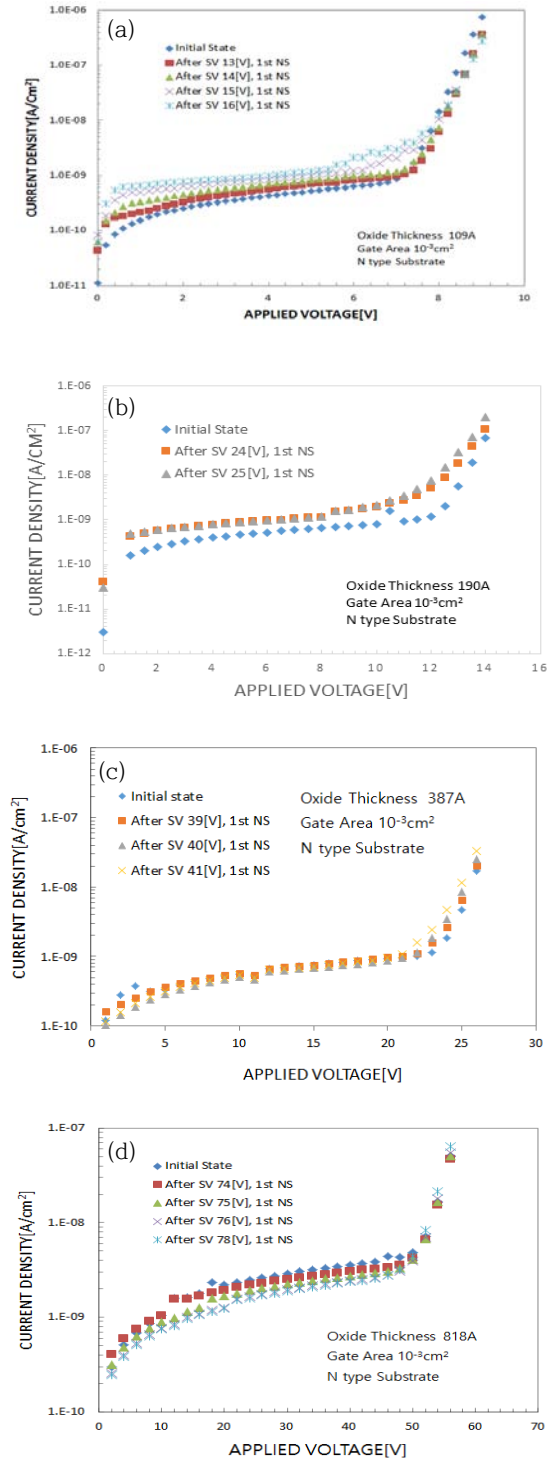


Fig. 5. Current voltage characteristics of repetitive negative sweep voltages after stress voltage. (a) Oxide thickness 109 Å, (b) oxide thickness 190 Å, (c) oxide thickness 387 Å, and (d) oxide thickness 818 Å.

이러한 터널링 전류는 스트레스 전압에 지수적으로 비례한다. 산화막에 흐르는 총 전류량은 스트레스 시간에 의해 결정되며 스트레스 시간은 1초부터 1,000초까지 설정하여 실험을 수행하였다. 가장 작은 전류량은 준안정 CV 특성의 변화를 측정하기 위한 최소 스트레스 레벨이다. 그리고 가장 큰 전하량은 스트레스 전압 동안 파괴현상이 나타나는 양이다. 고스트레스 전압인 전하량 10 C/cm^2 에서 불규칙적인 파괴현상이 나타났다.

산화막 두께가 각각 109 \AA , 190 \AA , 387 \AA , 818 \AA 인 소자에서 측정한 산화막 전류밀도 특성을 그림 3에 나타내었다.

산화막 두께가 각각 109 \AA , 190 \AA , 387 \AA , 818 \AA 인 소자에서 스트레스 전압을 각각 13 V , 39 V , 39 V , 74 V 를 인가 후 반복적인 양과 음의 스위칭을 계속하면서 측정한 전류밀도 특성을 나타내었다. 스트레스 전압을 인가하고 난 후, 게이트 전압에 대한 산화막 전류밀도는 저레벨 누설전류에서는 비례하여 나타났지만 게이트 전압이 약 8 V 정도에서 스트레스 전압에 의한 전류밀도의 증가는 감소되어 나타남을 알 수 있다. 이러한 현상은 스트레스 전압에 의한 산화막의 계면전하 밀도가 깊은 트랩에 의한 영향이다.

산화막 두께가 각각 109 \AA , 190 \AA , 387 \AA , 818 \AA 인 소자에서 연속적인 스트레스 전압 인가 후 반복적인 양의 스위칭을 계속하면서 측정한 산화막 전류밀도 특성을 그림 4에 나타내었다.

스트레스 전압을 인가하지 않은 상태 즉, 초기상태의 산화막에 대한 전압 대 전류밀도를 측정한 상태와 스트레스 전압을 인가하고 난 후 산화막에 대한 전압 대 전류밀도의 측정을 비교하면 스트레스 전압에 따른 전압 누설전류가 증가함을 보여 주고 있다. 또한 스트레스 전하량이 증가함에 따라 전압 누설전류가 증가함을 보여주고 있다.

산화막 터널링 전류는 계면트랩 밀도와 산화막 전하에 기인하는 장벽의 형태 변화에서 유기된다. 스트레스 전압인가 후, 전압 누설전류의 분리는 산화막을 통한 균일한 스트레스 유기 트래핑에 기인하는 넓어진 장벽의 효과이다. 스트레스 전압을 인가하고 난 후, 스트레스 전류는 산화막에서 전자의 스트레스 유기 트래핑에 의해 감소한다. 산화막 터널링 전류는 산화막을 통해 균일하게 유기되는 전하량에 의존한다.

n형 실리콘 기판에 제작된 산화막 두께가 각각 109 \AA , 190 \AA , 387 \AA , 818 \AA 인 소자에서 스트레스 전

압 인가 후 반복적인 음의 스위칭을 계속하면서 측정한 전압 전류밀도의 특성을 그림 5에 나타내었다. 그림 5(a)는 n형 실리콘 기판에 제작된 산화막 두께가 각각 109 \AA 인 소자에서 각각의 스트레스 전압을 13 V , 14 V , 15 V , 16 V 인가 후 반복적인 음의 스위칭을 계속하면서 측정한 전류밀도이다. 초기상태의 전류전압 특성으로부터 스트레스를 인가하고 난 후, 측정한 전류 전압의 특성에서 누설전류가 증가함을 보여주고 있다. 이때 반복적인 스트레스가 증가할수록 누설전류가 증가함을 보여주고 있다. 이와 같이 초기상태에서부터 스위칭에 의한 반복적 스트레스 전류량에 의해 누설전류는 증가함을 보여주고 있다. 양의 스위칭 전압보다 음의 스위칭 전압이 누설전류는 증가함을 보여주고 있다. 그림 5(b)는 산화막 두께 190 \AA 인 소자에서 스트레스 전압 24 V , 25 V 인가 후 반복적인 음의 스위칭을 계속하면서 측정한 산화막 전류밀도 특성이고 그림 5(c)는 산화막 두께 387 \AA 인 소자에서 스트레스 전압 39 V , 40 V , 41 V 인가 후 반복적인 음의 스위칭을 계속하면서 측정한 산화막 전류밀도 특성이다. 그림 5(d)는 산화막 두께 818 \AA 인 소자에서 스트레스 전압 74 V , 75 V , 76 V , 78 V 인가 후 반복적인 음의 스위칭을 계속하면서 측정한 산화막 전류밀도 특성이다.

스트레스 전압 상태, 즉, 스트레스 전압인가 전의 산화막 전류와 스트레스 전압을 인가하고 난 후 산화막 전류에서 스트레스 전압 누설 전류가 증가함을 보여주고 있다.

4. 결 론

얇은 실리콘 산화막에서 스트레스 전압에 의한 산화막 전류를 측정하여 다음과 같은 결론을 얻었다. 스트레스 전압이 증가할수록 스트레스 유기 누설전류는 증가하였으며 반복적인 스트레스에도 증가하였다. 양·음 게이트 전압에 의한 스트레스 유기 누설전류는 같은 형태의 전압 전류 특성이 나타났다. 스트레스 전압을 인가하고 난 후, 반복적인 스트레스 유기 누설전류의 측정에서 누설전류가 감소하는 것으로 나타났다. 스트레스 전압에 의한 스트레스 유기 누설전류의 증가는 산화막에 발생된 트랩의 충전과 방전에 의해 발생함을 알았다.

REFERENCES

- [1] S. Bruyere, E. Vincent, and G. Ghibaudo, *Microelectron. Reliab.*, **39**, 209-214 (1999).
[DOI: [http://dx.doi.org/10.1016/S0026-2714\(98\)00207-8](http://dx.doi.org/10.1016/S0026-2714(98)00207-8)]
- [2] M. A. Belaïd, A. M. Nahhas, M. Gares, K. Daoud, and O. Latry, *Microelectron. J.*, **45**, 1800-1805 (2014).
[DOI: <http://dx.doi.org/10.1016/j.mejo.2014.06.002>]
- [3] A. S. Spinelli, A. L. Lacaita, D. Minelli, and G. Ghidini, *Microelectron. Reliab.*, **39**, 215-219 (1999).
[DOI: [http://dx.doi.org/10.1016/S0026-2714\(98\)00219-4](http://dx.doi.org/10.1016/S0026-2714(98)00219-4)]
- [4] P. Riess, G. Ghibaudo, and G. Pananakakis, *Appl. Phys. Lett.*, **75**, 3871-3873 (1999).
[DOI: <http://dx.doi.org/10.1063/1.125484>]
- [5] B. Ricco and A. Pieracci, *IEEE Trans. Electron Dev.*, **46**, 1497-1500 (1999).
[DOI: <http://dx.doi.org/10.1109/16.772499>]
- [6] E. Miranda, J. Sune, R. Rodriguez, M. Nafria, X. Aymerich, L. Fonseca, and F. Campabadal, *IEEE Trans. Electron Dev.*, **47**, 82-89 (2000).
[DOI: <http://dx.doi.org/10.1109/16.817571>]
- [7] C. S. Kang, *Trans. Electr. Electron. Mater.*, **4**, 32-37 (2003). [DOI: <http://dx.doi.org/10.4313/TEEM.2003.4.6.032>]