

투명 유연 a-IGZO 박막트랜지스터의 제작 및 전기적 특성

박석형, 조경아^b, 오현곤, 김상식^a

고려대학교 전기전자공학과

Fabrication and Electrical Characteristics of Transparent and Bendable a-IGZO Thin-film Transistors

Sukhyung Park, Kyoungah Cho^b, Hyungon Oh, and Sangsig Kim^a
 Department of Electrical Engineering, Korea University, Seoul, 02841, Korea

(Received December 11, 2015; Accepted January 20, 2016)

Abstract: In this study, we fabricate transparent and bendable a-IGZO (amorphous indium gallium zinc oxide) TFTs (thin-film transistors) with a-IZO (amorphous indium zinc oxide) transparent electrodes on plastic substrates and investigate their electrical characteristics under bending states. Our a-IGZO TFTs show a high transmittance of 82% at a wavelength of 550 nm. And these TFTs have an I_{on}/I_{off} ratio of 1.8×10^8 , a field effect mobility of $15.4 \text{ cm}^2/\text{V}\cdot\text{s}$, and a subthreshold swing of 186 mV/dec. The good electrical characteristics are retained even after bending with a curvature radius of 18 mm corresponding to a strain of 0.5% owing to mechanical durability of the transparent electrodes used in this study.

Keywords: Transparent, Bendable, a-IGZO, TFT

1. 서론

최근 산화물반도체 박막트랜지스터는 차세대 투명 유연 디스플레이의 구동소자로 주목받고 있다 [1-6]. 특히 a-IGZO (amorphous indium gallium zinc oxide) 채널물질로 제작된 박막트랜지스터는 전계효과 이동도가 크고 온/오프 전류비도 크기 때문에 투명 디스플레이 구동소자로 적합하다 [7-9]. 투명성뿐만 아니라 유연성을 가진 고성능 a-IGZO 박막트랜지스터를 제작하기 위해서는 유연기판의 변형온도 이하에서 제작이 이루어져야하나, 고온 후열처리를 거치지 않고서는 저온

스퍼터링 방법으로 제작된 a-IGZO 박막트랜지스터의 우수한 전기적 특성은 확보되기 어렵다. 저온 스퍼터링 방법으로 제작된 a-IGZO 박막트랜지스터의 좋지 않은 전기적 특성은 주로 전극과 채널층의 계면에서 발생하는 접촉저항이 원인으로 여겨지고 있다 [10]. 따라서 본 연구에서는 그 접촉저항문제를 고온 열처리가 아닌 유연기판에 적용이 가능한 방법으로, 동일한 계열의 물질로 채널과 전극물질을 사용하고, top-gate coplanar 구조를 가진 고성능 투명 유연 a-IGZO 박막트랜지스터를 제작하고자 한다. 현재까지 투명 유연 a-IGZO 박막트랜지스터에 대한 연구에서, 동일한 계열의 물질로 채널과 전극물질을 채택하여 성능을 개선시키고자 하는 연구는 오직 bottom-gate staggered 구조의 박막트랜지스터에 대해서만 진행되어 왔다 [8,9]. 이것은 일반적으로 디스플레이 구동소자로 적용되는 박막트랜지스터의 구조가 bottom-gate staggered 구조의 박막트랜지스터이기 때문이다. 그러나 차세대 투명 유연 전자소자 분야의 적용을 확대하기 위해서는 bottom-gate

a. Corresponding author; sangsig@korea.ac.kr
 b. Corresponding author; chochem@korea.ac.kr

staggered 구조의 박막트랜지스터뿐만 아니라 top-gate coplanar 구조의 박막트랜지스터에 대한 연구가 필요하다. 또한 본 연구에서는 제작된 a-IGZO 박막트랜지스터가 외부에서 인가되는 스트레스 상태에서도 안정적인 동작특성을 가지는 이유에 대해 알아보려고 한다.

2. 실험 방법

본 연구에서의 a-IGZO 박막트랜지스터는 a-IGZO 채널과 IZO (indium zinc oxide) 투명전극 및 Al₂O₃ 게이트 절연막으로 구성되고 플라스틱 기판 위에 제작되었다. a-IGZO 채널은 IGZO (In₂O₃:Ga₂O₃:ZnO = 1:1:1 mol%) 타겟을 이용하여, 3 mTorr 압력에서 RF 스퍼터링 방법으로 10분간 증착하였다. 20 μm 길이를 갖는 소스-드레인 전극은 IZO (In₂O₃:ZnO = 90:10 wt%) 타겟을 이용하여 RF 스퍼터링 방법으로 120 W에서, Ar 가스를 50 sccm 흘리면서 50분 간 증착하였다. 게이트 절연막인 Al₂O₃ 박막은 ALD (atomic layer deposition) 로 150°C에서 trimethyl aluminum과 H₂O 소스를 이용하여 증착되었으며, 그 두께는 36 nm이었다. 마지막으로 게이트 전극인 a-IZO를 소스-드레인 전극과 동일한 증착 방법으로 형성하였다. a-IGZO 박막트랜지스터의 전기적 특성은 HP4155C로 측정되었으며, 플라스틱 기판 위에 증착된 a-IZO 전극의 면저항은 Dasol Engineering FPP-2400으로 측정하였다. 기판과 박막트랜지스터의 광투과도는 Agilent Cary-5000을 이용하여 측정하였으며, 기판과 박막 (a-IZO, Al₂O₃)의 Young's modulus는 각각 universal testing machine 과 nano-indenter (Agilent, nano indenter G200)를 이용하여 측정하였다.

3. 결과 및 고찰

본 연구에서 제작된 top-gate coplanar 구조를 갖는 투명 유연 박막트랜지스터의 광학 이미지 (a)와 광투과도 (b)를 그림 1에 나타내었다. 플라스틱 기판과 플라스틱 기판 위에 제작된 투명 유연 박막트랜지스터는 550 nm의 파장에서 각각 87%와 82%의 투과율을 보인다. 비록 제작된 박막트랜지스터의 광투과도는 플라스틱 기판의 광투과도에 비해 다소 낮으나, 그림 1(b) 안에 삽입된 이미지를 보면, 제작된 박막트랜지스터는 상당히 투명한 것을 알 수 있다.

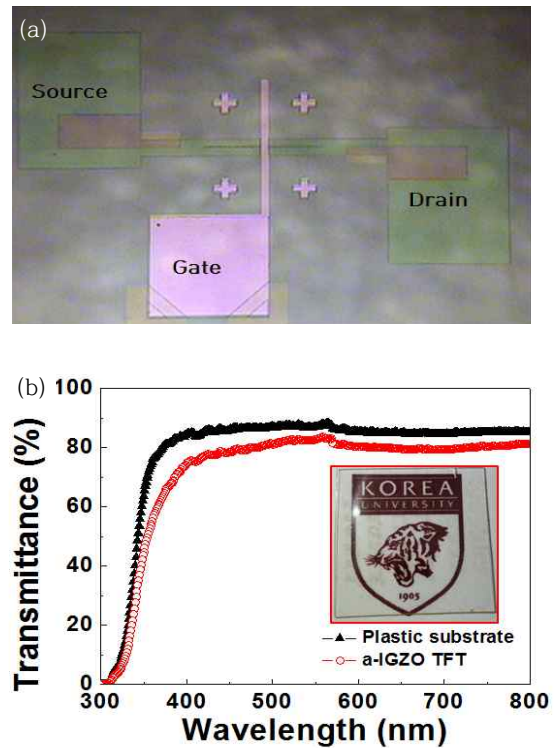


Fig. 1. (a) Optical image of the a-IGZO TFT and (b) optical transmittance curves of a plastic substrate and the a-IGZO TFT on the plastic substrate. The inset shows a photographic image of the transparent and bendable a-IGZO TFTs over a sheet of printed paper.

그림 2(a)는 전형적인 n-채널 특성을 나타내는 a-IGZO 박막트랜지스터의 드레인-소스 전류-드레인-소스 전압 ($I_{DS}-V_{DS}$) 그래프이고, 그림 2(b)는 드레인-소스 전류-게이트-소스 전압 ($I_{DS}-V_{GS}$) 그래프로, 게이트 누설 전류가 10 pA 이하로 낮은 값을 가지는 것을 알 수 있다. 선형 영역에서 전계효과 이동도에 관한 식은 다음과 같이 나타낸다.

$$I_{DS} = \frac{C_{ox}\mu}{2} \frac{W}{L} [2(V_{GS} - V_{TH})V_{DS} - V_{DS}^2] \quad (1)$$

여기서 μ 는 전계효과 이동도, C_{ox} 는 단위 면적당 게이트 유전체 커패시턴스 (204 nF/cm²), V_{TH} 는 문턱전압 (1.5 V), W/L 은 채널의 폭과 길이의 비율 (2 μm/20 μm)을 나타낸다. V_{DS} 의 1 V에서 구해진 전계효과 이동도는 15.4 cm²/V·s이고, 이때의 온/오프 전류비는 1.8×10⁸이다.

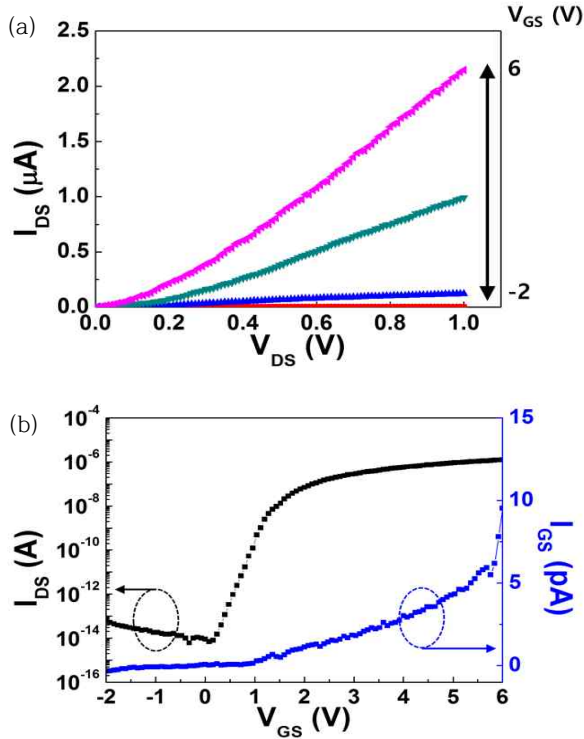


Fig. 2. (a) The I_{DS} - V_{DS} curves and (b) gate leakage and I_{DS} - V_{GS} curves taken for the a-IGZO TFT.

Table 1. Electrical characteristics of transparent and bendable a-IGZO TFTs.

Ref.	Types of TFTs	Electrode Materials	SS (V/dec)	μ ($\text{cm}^2/\text{V}\cdot\text{s}$)	Max. Process Temperature ($^{\circ}\text{C}$)
8	Bottom-gate staggered TFT	IZO	0.9	9.1	350
9	Bottom-gate staggered TFT	AZO	0.5	9.5	150
This work	Top-gate coplanar TFT	IZO	0.2	15.4	150

Subthreshold swing (SS)은 다음의 식을 이용하여 186 mV/dec의 값을 얻을 수 있다.

$$SS = \frac{dV_{GS}}{d(\log I_{DS})} \quad (2)$$

본 연구에서 제작된 투명 유연 a-IGZO 박막트랜지스터는 현재까지 보고된 투명 유연 a-IGZO 박막트랜

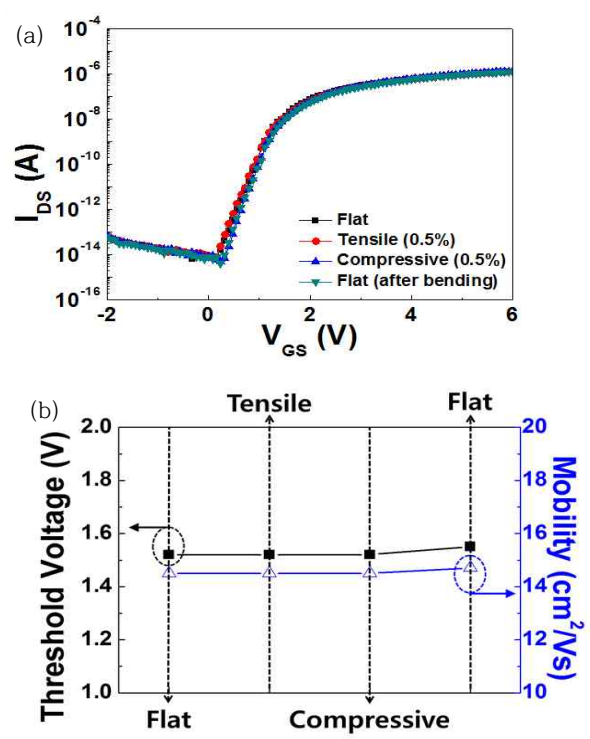


Fig. 3. (a) The I_{DS} - V_{GS} curves and (b) threshold voltage and mobility of the a-IGZO TFT as a function of the bending state.

지스터에 비해 탁월한 전기적 특성을 가지는 것으로 밝혀졌다 (표 1). 본 연구에서 제작된 투명 유연 a-IGZO 박막트랜지스터가 고온에서 제작된 a-IGZO 박막트랜지스터 [8] 보다 높은 전계효과 이동도를 가지는 것은, 구조적인 차이와 게이트 절연막과 채널과의 계면상태에 기인한다고 여겨진다. 본 연구에서 사용한 게이트 절연막은 ALD방법으로 증착된 Al_2O_3 박막으로, 증착방법의 특성상 채널위에 conformal하게 증착되어 채널과의 계면에서 결함을 줄일 수 있다. 반면 G. J. Lee 그룹 [8]과 A. Tari 그룹 [9]에서 사용한 게이트 절연막은 PECVD (plasma enhanced chemical vapor deposition) 방법으로 SiN_x 를 증착한 것으로, 절연막과 채널층의 계면에서 결함발생 가능성이 상당히 높다. 계면에서의 결함발생은 전계효과 이동도를 낮출 뿐만 아니라 SS 값의 증가를 초래한다 [11].

밴딩 상태에 따른 a-IGZO 박막트랜지스터의 I_{DS} - V_{GS} 그래프를 그림 3(a)에 나타내었다. 자체 제작된 18 mm 곡률 반경의 밴딩 스테이지 위에 놓인 박막트랜지스터

가 받는 스트레인은 아래와 같은 식으로 구할 수 있다.

$$\epsilon_{surface}(\%) = \left(\frac{d_f + d_s}{2R} \right) \left(\frac{(1 + 2\eta + \chi\eta^2)}{(1 + \eta)(1 + \chi\eta)} \right) \times 100 \quad (3)$$

여기서 d_f 와 d_s 는 각각 박막트랜지스터 전체 박막 두께와 기판의 두께, η 는 d_f/d_s , χ 는 박막트랜지스터와 기판의 Young's modulus 비율 ($\chi = Y_f/Y_s$), R 은 곡률 반경이다. d_f , d_s , Y_f , Y_s 의 수치는 각각 250 nm, 200 μm 이고, 기판의 Young's modulus는 1.7 GPa이며 박막트랜지스터의 Young's modulus는 외부 스트레인에 가장 취약한 a-IZO의 Young's modulus (119 GPa)을 사용하였다. 본 연구에서 제작된 a-IGZO 박막트랜지스터는 18 mm 곡률 반경일 때 약 0.5%의 스트레인을 받게 된다. $I_{DS} - V_{GS}$ 그래프를 보면 밴딩 전 평평한 상태와 비교하여 인장/압축 상태/밴딩 후 평평한 상태에도 변화가 없는 것을 확인할 수 있다. 그림 3(b)는 밴딩 상태에 따른 문턱전압과 전계효과 이동도를 정리한 것으로, 밴딩 후에도 특성 변화가 없다는 것을 보여준다. 현재까지 투명 유연 a-IGZO 박막트랜지스터의 연구에서 인가한 외부 스트레인 값이 0.09%라는 것을 고려하면 [10], 본 연구에서 인가한 0.5%의 스트레인 값은 상당히 높은 값이다.

외부의 높은 스트레인에도 불구하고 본 연구에서 제작된 투명 유연 a-IGZO 박막트랜지스터의 특성변화가 거의 없는 것은 박막트랜지스터를 구성하는 물질의 우수한 기계적 내구성에 의한 것이라고 사료된다. 앞서 서술한 바와 같이 본 연구의 a-IGZO 박막 트랜지스터 구성 물질 중에서 외부 스트레인에 가장 취약하고 가장

큰 Young's modulus를 가진 물질은 a-IZO 전극으로, 이 전극에 대한 밴딩 신뢰성 평가를 진행하였다.

그림 4는 밴딩 횟수에 따른 면저항 비율 (밴딩 후 면저항/초기 평평한 상태에서 면저항)이다. 평평한 상태에서 a-IZO 전극의 면저항은 23.5 Ω/\square 의 낮은 값을 가지며, 1,000회의 밴딩 후에도 면저항 비가 일정하게 유지되었다. a-IGZO 박막트랜지스터에서 외부 스트레스에 가장 취약한 부분인 a-IZO전극의 전기적 특성이 1,000회의 반복되는 밴딩 후에도 변화가 없다는 사실로부터, 본 연구에서 제작된 투명 유연 a-IGZO 박막트랜지스터의 전기적 특성이 0.5%의 높은 외부 스트레인에도 불구하고 그 특성에 변화가 없다는 것을 설명할 수 있다.

4. 결론

본 연구에서는 플라스틱 기판 위에 a-IZO 투명 전극과 a-IGZO 채널을 사용하여 top-gate coplanar 구조의 고성능 투명 유연 a-IGZO 박막트랜지스터를 제작하고, 외부 스트레스 상태에 따른 전기적 특성을 확인하였다. 투명 유연 박막트랜지스터는 15.4 $\text{cm}^2/\text{V}\cdot\text{s}$ 의 높은 전계효과 이동도와 186 mV/dec의 낮은 SS 값을 확인하였다. 0.5%의 외부 스트레인이 가해진 밴딩 전/후로 박막트랜지스터의 전기적 특성이 일정하게 유지하는 것을 확인하였다. 또한, 외부에서 스트레인이 가해지면 박막트랜지스터를 구성하는 부분 중 가장 취약한 a-IZO전극의 특성이 1,000회의 밴딩 후에도 일정한 것을 통해, 고성능 투명 유연 a-IGZO 박막트랜지스터가 우수한 기계적 내구성을 가짐을 확인하였다.

감사의 글

이 논문은 2012년도 정부(미래창조과학부)의 재원으로 한국연구재단(NRF-2012R1A1A2042104), 2013년도 한국연구재단(NRF-2013R1A2A1A03070750), 2015년도 한국연구재단(NRF-2015R1D1A1A01057641), 2015년도 한국연구재단(NRF-2015R1A2A1A15055437), 산업, 2015년도 산업통상자원부의 재원으로 기술혁신사업(No. 10053388, 에너지 절감 및 분리형 전기렌지 개발), 2015년도 BK 21 플러스 사업, 2015년도 주식회사 삼성디스플레이의 지원을 받아 수행된 기초연구사업임.

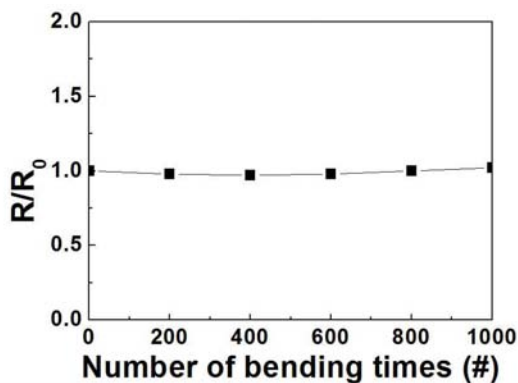


Fig. 4. Ratio of sheet resistance (R/R_0) of the a-IZO electrode sputtered on the plastic substrate as a function of the number of bending times.

REFERENCES

- [1] Y. H. Hwang, J. S. Seo, J. M. Yun, H. Park, S. Yang, S.H.K. Park, and B. S. Bae, *NPG Asia Mater.*, **5**, e45 (2013). [DOI: <http://dx.doi.org/10.1038/am.2013.11>]
- [2] X. Yu, L. Zeng, N. Zhou, P. Guo, F. Shi, D. B. Buchholz, Q. Ma, J. Yu, V. P. Dravid, R.P.H. Chang, M. Bedzyk, T. J. Marks, and A. Facchetti, *Adv. Mater.*, **27**, 2390 (2015). [DOI: <http://dx.doi.org/10.1002/adma.201405400>]
- [3] L. Huang, D. Han, Y. Zhang, P. Shi, W. Yu, G. Cui, Y. Cong, J. Dong, S. Zhang, X. Zhang, and Y. Wang, *Electron. Lett.*, **51**, 1595 (2015). [DOI: <http://dx.doi.org/10.1049/el.2015.2041>]
- [4] W. Yang, K. Song, Y. Jung, S. Jeong, and J. Moon, *J. Mater. Chem. C*, **1**, 4275 (2013). [DOI: <http://dx.doi.org/10.1039/c3tc30550c>]
- [5] B. W. An, B. G. Hyun, S. Y. Kim, M. Kim, M. S. Lee, K. Lee, J. B. Koo, H. Y. Chu, B. S. Bae, and J. U. Park, *Nano Lett.* **14**, 6322 (2014). [DOI: <http://dx.doi.org/10.1021/nl502755y>]
- [6] M. K. Dai, J. T. Lian, T. Y. Lin, and Y. F. Chen, *J. Mater. Chem. C*, **1**, 5064 (2013). [DOI: <http://dx.doi.org/10.1039/c3tc30890a>]
- [7] M. N. Fujii, Y. Ishikawa, M. Horita, and Y. Uraoka, *ECS J. Solid State Sci. Technol.*, **3**, Q3050 (2014). [DOI: <http://dx.doi.org/10.1149/2.011409jss>]
- [8] G. J. Lee, J. Kim, J.-H. Kim, S. M. Jeong, J. E. Jang, and J. Jeong, *Semicond. Sci. Technol.*, **29**, 035003 (2014). [DOI: <http://dx.doi.org/10.1088/0268-1242/29/3/035003>]
- [9] A. Tari, and W. S. Wong, *Appl. Phys. Lett.*, **107**, 193502 (2015). [DOI: <http://dx.doi.org/10.1063/1.4934869>]
- [10] J.-S. Park, J. K. Jeong, Y.-G. Mo, and H. D. Kim, *Appl. Phys. Lett.*, **90**, 262106 (2007). [DOI: <http://dx.doi.org/10.1063/1.2753107>]
- [11] X. Ding, H. Zhang, H. Ding, J. Zhang, C. Huang, W. Shi, J. Li, X. Jiang, and Z. Zhang, *Superlattices Microstruct.*, **76**, 156 (2014). [DOI: <http://dx.doi.org/10.1016/j.spmi.2014.10.007>]