

1,200 V급 Trench Si IGBT의 설계 및 전기적인 특성 분석

강이구 

극동대학교 에너지IT공학

Design and Analyzing of Electrical Characteristics of 1,200 V Class Trench Si IGBT with Small Cell Pitch

Ey Goo Kang

Department of Energy IT Engineering, Far East University, Eumseong 27601, Korea

(Received November 24, 2019; Accepted January 1, 2020)

Abstract: In this study, experiments and simulations were conducted for a 1,200-V-class trench Si insulated-gate bipolar transistor (IGBT) with a small cell pitch below 2.5 μm . Presently, as a power device, the 1,200-V-class trench Si IGBT is used for automotives including electric vehicles, hybrid electric vehicles, and industrial motors. We obtained a breakdown voltage of 1,440 V, threshold of 6 V, and state voltage drop of 1.75 V. This device is superior to conventional IGBTs featuring a planar gate. To derive its electrical characteristics, we extracted design and process parameters. The cell pitch was 0.95 μm and total wafer thickness was 140 μm with a resistivity of 60 $\Omega \cdot \text{cm}$. We will apply these results to achieve fine-pitch gate power devices suitable for electrical automotive industries.

Keywords: Power devices, Field stop, IGBT, Breakdown voltage, $V_{\text{CE-SAT}}$, Small cell pitch, Trench gate

1. 서론

IGBT는 전기적 전도 능력이 뛰어난 소자이며, 큰 전력을 처리하기 위해 설계된 스위칭 소자로서 전력 반도체인 만큼 항복 전압과 온-상태 전압 강하, 스위칭 속도, 높은 신뢰성의 요구사항을 필요로 한다 [1-3]. 일반적으로 N형 드리프트 영역의 농도를 낮추게 되면 항복 전압은 증가하지만 온-저항과 같은 기타 특성들이 감소하게 되므로 설계의 최적화 및 구조 변경을 통해 항복전압특성과 온-상태 전압강하 특성을 개선시켜야 한다 [4,5]. 본 논문은 신재생에너지 발전, 전기자동차, 철도 등에 사용될 1,200 V급 IGBT의 최적화를 진

행하였으며 소자의 정확한 턴-온을 위하여 문턱전압을 6 V로 설정하여 진행하였다.

2. 실험 방법

본 논문에서 제시하는 작은 셀 피치(cell pitch)를 갖는 field stop IGBT의 최적화를 위해서 TCAD를 이용하여 공정 및 소자 시뮬레이션을 수행하였다. 전체적인 웨이퍼 전체 두께와 비저항을 조절하여 항복전압을 1,440 V 이상으로 올리는 실험을 진행하였다. P-베이스 영역(P-베이스 영역)의 임플란트 도즈(doze)양, 에너지, 온도, 시간 등을 최적화하여 문턱전압(V_{th})을 6 V 이상으로 최적화하며 본 논문의 핵심인 셀 피치를 2.5 μm 로 만들기 위하여 N+ 에미터 영역과 P+ 에미터 영역의 비율을 조절하였다. 그리고 N-버퍼층과 P-콜렉터영역의 플란트 도즈(doze)양, 에너지, 온도, 시간 등을 변화시

✉ Ey Goo Kang; keg@kdu.ac.kr

Copyright ©2020 KIEEME. All rights reserved.
 This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

키는 실험을 통하여 온상태 전압강화(VCE-SAT)의 최적화를 진행하고자 하였다.

3. 결과 및 고찰

3.1 최적 피치를 갖는 필드스톱 IGBT의 항복전압 특성 최적화

셀 피치의 반이 1.25 μm 인 field stop IGBT를 설계하기 위해 항복전압을 20% 마진을 고려하여 1,440 V를 목표로 설계를 진행함과 동시에 비저항을 10~200 $\Omega \cdot \text{cm}$ 로 변화시키면서 시뮬레이션을 진행하여 1,440 V에 최대한 가까운 비저항을 확인하려 했으나, 전체 드리프트층의 길이가 짧아 원하는 항복전압을 얻을 수

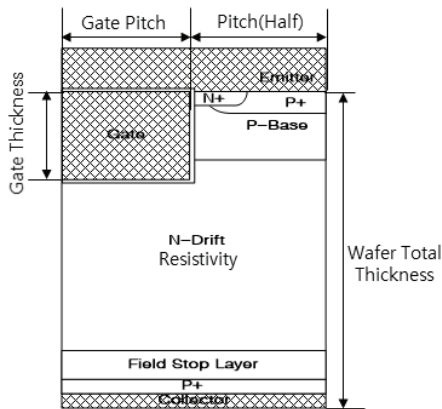


Fig. 1. The structure and parameters of trench gate type field stop IGBT parameter.

Table 1. The parameters of trench gate type field stop IGBT.

| Classification | Unit | Size | Classification | Unit | Size |
|---------------------------|--------|-------------------------------|----------------------------|--------|------------------|
| Pitch | 0.95 | μm | Gate thickness | 2 | μm |
| Gate pitch | 0.3 | μm | P-base dose | 1.8e17 | cm^{-3} |
| N+ emitter dose | 8e19 | cm^{-3} | P-base implant energy | 80 | KeV |
| N+ implant energy | 100 | KeV | N-buffer dose | 2.4e17 | cm^{-3} |
| P+ emitter dose | 8.7e18 | cm^{-3} | N-buffer implant energy | 120 | KeV |
| P+ emitter implant energy | 50 | KeV | P collector dose | 3.8e18 | cm^{-3} |
| Wafer total thickness | 140 | μm | P collector implant energy | 120 | KeV |
| Resistivity | 60 | $\text{ohm} \times \text{cm}$ | | | |

없었다. 따라서 비저항이 한계에 다다른 60 $\Omega \cdot \text{cm}$ 을 기준으로 웨이퍼 전체 두께를 100~140 μm 로 시뮬레이션을 진행하여, 드리프트층의 두께가 140 μm 에서 1,478 V의 항복전압을 확인할 수 있었다.

그림 2는 field stop IGBT의 문턱전압 특성을 보여주며 문턱전압은 2.5 V, 그림 3은 항복전압 1,478 V 그리고 그림 4는 온-상태 전압강하 1.67 V의 특성을 보여주고 있다는 것을 알 수 있었다.

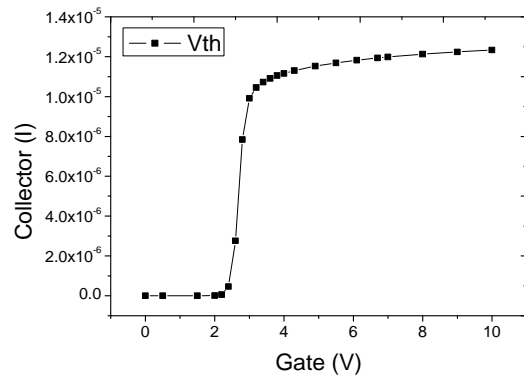


Fig. 2. The threshold voltage characteristics of field stop IGBT.

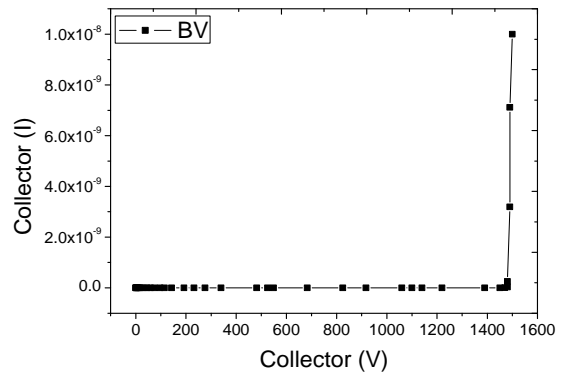


Fig. 3. The breakdown voltage characteristics of 1,440 V field stop IGBT.

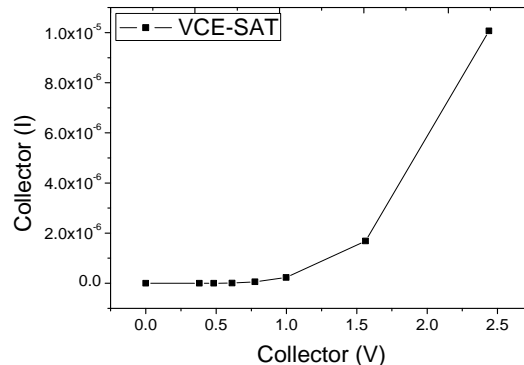


Fig. 4. The on state voltage drop characteristics of field stop IGBT.

3.2 최적 피치를 갖는 필드스톱 IGBT의 문턱전압 최적화

본 실험에서는 문턱전압을 6 V급으로 증가시키기 위해 채널이 생성되는 P-베이스 영역에 대해서 공정파라미터를 변화시키면서 수행하였으며, P-베이스를 깊게 주입하기 위하여 임플란트 에너지를 20~110 KeV를 실험하였는데 30 KeV 이하에서는 P-베이스 영역이

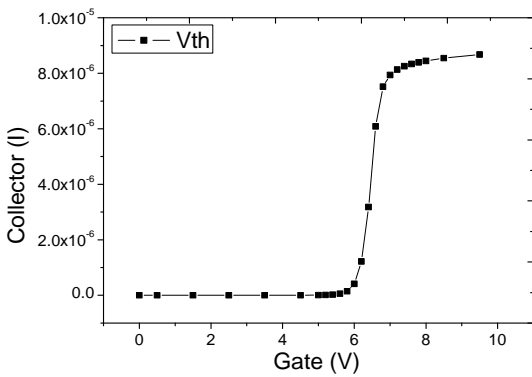


Fig. 5. The threshold voltage characteristics of field stop IGBT.

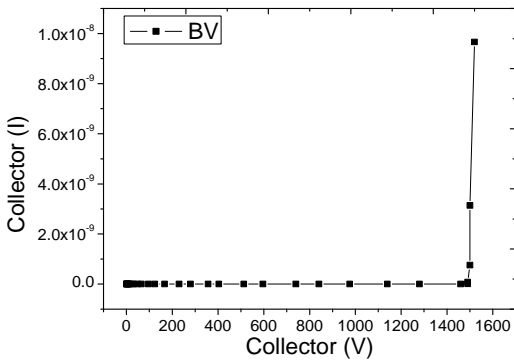


Fig. 6. The breakdown voltage characteristics of 1,440 V field stop IGBT.

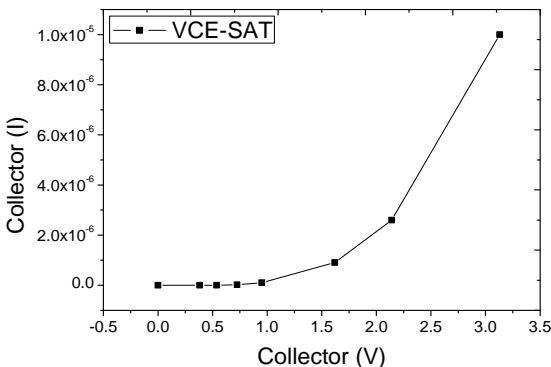


Fig. 7. The on state voltage drop characteristics of field stop IGBT.

바로 위에 N+ 에미터 영역에 흡수되어 채널이 형성되지 않음을 확인할 수 있었으며, 문턱전압은 1.8~3.8 V로 별 차이가 없어 임플란트 에너지를 80 KeV로 진행하였으며, 1,000°C에 150~300분으로 드라이브 인 시간에 대한 실험을 진행하였는데 이 또한 2.6~2.8 V로 차이가 없음을 확인하여 300분으로 임플란트 도우즈량을 $3.5 \times 10^{11} \text{ cm}^{-2} \sim 1 \times 10^{15} \text{ cm}^{-2}$ 으로 변화시켜 가면서 실험을 진행하였다. 도우즈량의 경우 $1 \times 10^{14} \text{ cm}^{-2}$ 이상부터 P+ 에미터 영역과 비슷한 농도를 갖게 되어 N+ 에미터 아래 채널이 형성되지 않아 P-베이스에 최대한 임플란트할 수 있는 $7.51 \times 10^{13} \text{ cm}^{-2}$ 으로 진행하였다. 그 결과 그림 5와 같이 문턱전압이 2.5 V에서 5.92 V로 상승하는 것을 확인할 수 있었다.

그림 6은 설계한 소자의 항복전압 1,494 V를 보여주고 있고, 충분한 마진을 확보할 수 있다고 할 수 있다. 또한 그림 7은 온상태 전압강하가 1.75 V를 나타내고 있으며, 2 V 이하의 우수한 특성을 가질 수 있었다.

3.3 최적 피치를 갖는 필드스톱 IGBT의 온 상태 전압 강하의 최적화

IGBT 하단 특성 확인을 위해 N-버퍼층과 P-컬렉터 영역을 실험하였다. N-버퍼층의 임플란트 도우즈를 $1 \times 10^{13} \sim 1 \times 10^{14} \text{ cm}^{-2}$ 로 실험을 진행하였을 때, 항복전압이 1,494~1,620 V, VCE-SAT이 1.7~2.4 V로 전체적으로 증가함을 확인하였다. 온도실험은 400~1,150°C로 실험 진행 시 1,000°C 이상부터 눈에 띄게 확산이 이루어지는 것을 확인하였고 이때 항복전압은 1,535 V, 온 상태 전압강하 값은 1.59 V를 도출하였다. P-컬렉터에 대한 실험으로 임플란트 도우즈를 $1 \times 10^{13} \text{ cm}^{-2} \sim 1 \times 10^{17} \text{ cm}^{-2}$ 로 진행하였는데 $1 \times 10^{16} \text{ cm}^{-2}$ 이상일 경우 Si 기판에

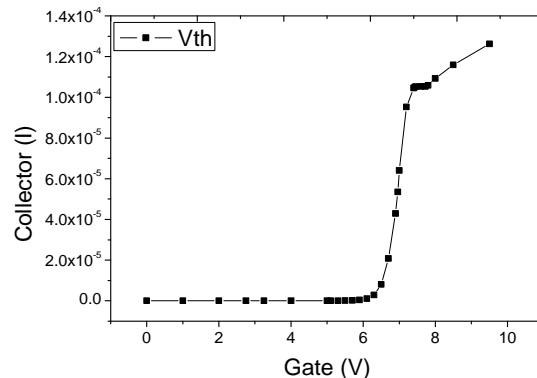


Fig. 8. The threshold voltage characteristics of field stop IGBT.

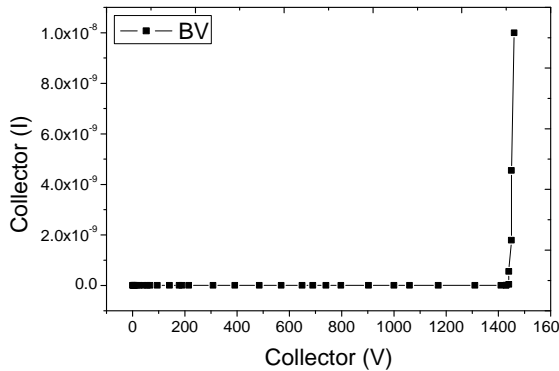


Fig. 9. The breakdown voltage characteristics of 1,440 V field Stop IGBT.

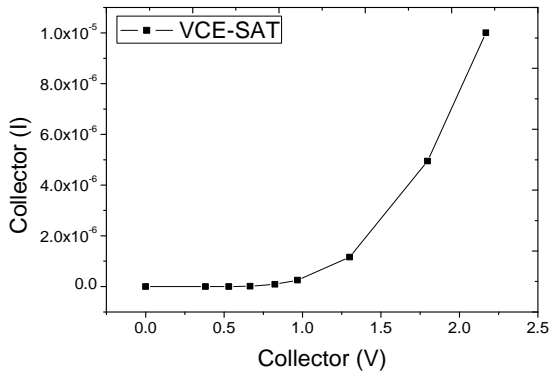


Fig. 10. The on state voltage drop characteristics of field stop IGBT.

P형 과포화 상태로 물질특성상 오류를 확인하였으며, $1 \times 10^{15} \text{ cm}^{-2}$ 이상으로 임플란트했을 때 문턱전압이 6.5 V로 증가하였으며 그림 8, 9에 나타난 것처럼 항복전압이 1,442 V인 $1 \times 10^{16} \text{ cm}^{-2}$ 의 경우 온 상태 전압강하 값은 1.31 V를 나타내었다.

4. 결론

본 논문에서는 게이트와 게이트 사이의 에미터 셀피치를 2.5 μm 로 줄인 field stop IGBT를 최적화 설계하는데 있어서 결과적으로 표 2와 같은 파라미터가 도출되었다. 문턱전압은 P-베이스의 깊이와 농도에 직결되는 것을 확인하였고, 항복전압은 웨이퍼 전체 두께, 비저항도와 field stop의 경우 N-버퍼의 임플란트 도우즈양에 따라 달라지는 것을 확인할 수 있었다. 온 상태 전압강하 특성은 주로 P-컬렉터의 임플란트 도우즈양에 따른 영향을 받는 것을 확인할 수 있었으며, 향후 fine pitch 또는 온 전압강하 값이 작은 고전압 IGBT 소자 개발 시, 충분히 활용 가능할 것으로 판단된다.

Table 2. The parameters of trench gate type field stop IGBT.

| Classification | Unit | Size | Classification | Unit | Size |
|---------------------------|----------------------|-------------------------------|----------------------------|----------------------|--------------------|
| Pitch | 0.95 | μm | P-base dose | 5.8×10^{17} | cm^{-3} |
| Gate pitch | 0.3 | μm | P-base implant energy | 80 | KeV |
| N+ emitter dose | 7.7×10^{19} | cm^{-3} | P-base drive temp. | 1,000 | $^{\circ}\text{C}$ |
| N+ emitter implant energy | 100 | KeV | P-base drive time | 300 | min |
| P+ emitter dose | 1×10^{19} | cm^{-3} | N-buffer dose | 3.3×10^{17} | cm^{-3} |
| P+ emitter implant energy | 50 | KeV | N-buffer implant energy | 120 | KeV |
| Wafer total thickness | 140 | μm | P-collector dose | 5.2×10^{19} | cm^{-3} |
| Resistivity | 60 | $\text{ohm} \times \text{cm}$ | P-collector implant energy | 120 | KeV |
| Gate thickness | 2 | μm | | | |

ORCID

Ey Goo Kang

<https://orcid.org/0000-0001-7600-7303>

감사의 글

본 연구는 극동대학교 교내연구비(FEU2019R01)에 의해 지원되었음.

REFERENCES

- [1] B. S. Ann, H. S. Chung, E. S. Jung, S. J. Kim, and E. G. Kang, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **25**, 187 (2012). [DOI: <https://doi.org/10.4313/JKEM.2012.25.3.187>]
- [2] J. M. Geum, E. S. Jung, E. G. Kang, and M. Y. Sung, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **25**, 253 (2012). [DOI: <https://doi.org/10.4313/JKEM.2012.25.4.253>]
- [3] T. J. Nam, E. S. Jung, H. S. Chung, and E. G. Kang, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **25**, 266 (2012). [DOI: <https://doi.org/10.4313/JKEM.2012.25.4.266>]
- [4] E. G. Kang, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **29**, 681 (2016). [DOI: <https://doi.org/10.4313/JKEM.2016.29.11.681>]
- [5] E. G. Kang, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **31**, 208 (2018). [DOI: <https://doi.org/10.4313/JKEM.2018.31.4.208>]