Regular Paper
J. Korean Inst. Electr. Electron. Mater. Eng.
Vol. 33, No. 4, pp. 255-262 July 2020
DOI: https://doi.org/10.4313/JKEM.2020.33.4.255
ISSN 1226-7945(Print), 2288-3258(Online)

광검출기용 다결정 실리콘 박막의 전도특성 분석을 통한 결정립계의 모형화

이재성
위덕대학교 신재생에너지반도체공학부

Modelling of Grain Boundary in Polysilicon Film for Photodetector Through Current-Voltage Analysis

Jae-Sung Lee
Division of Renewable Energy & Semiconductor Engineering, Uiduk University, Gyeongju 38004, Korea

(Received March 9, 2020; Revised March 30, 2020; Accepted April 1, 2020)

Abstract: Grain boundaries play a major role in determining device performance, particularly of polysilicon-based photodetectors. Through the post-annealing of as-deposited polysilicon and then, the analysis of electric behavior for a metal-polysilicon-metal (MSM) photodetector, we were able to identify the influence of grain boundaries. A modified model of polysilicon grain boundaries in the MSM structure is presented, which uses a crystalline-interfacial layer-SiO_x layer- interfacial layer-crystalline system that is similar to the Si-SiO_2 system in MOS device. Hydrogen passivation was achieved through a hydrogen ion implantation process and was used to passivate the defects at both interfacial layers. The thin SiO_x layer at the grain boundary can enhance the photosensitivity of an MSM photodetector by decreasing the dark current and increasing the light absorption.

Keywords: Polysilicon, Grain boundary, MSM photodetector, Hydrogen, SiO_x layer

1. 서 론

결정 상태가 다결정 형태를 갖는 실리콘 박막은 제조비용이 적고, 제조 방법이 간단하여 CMOS 반도체 공정에서 기본적인 박막 물질로 사용되고 있다. 일반적으로 다결정 실리콘 박막은 580~650℃ 온도에서 SiH_4의 열분해를 이용하는 low pressure chemical vapor deposition (LPCVD) 방법에 의해 제조되고 있다. 열분해의 부산물로 수소가 발생하지만, 수소는 400℃ 이상의 분위기에서는 반응로에서 서로 반응하여 H_2의 형태로 빠져나가게 된다.

다결정 실리콘 박막의 응용 분야는 더욱 확대되고 있으며, 태양전지, MEMS (micro electro mechanical system), 디스플레이용 TFT (thin film transistor) 및 센서 계통에서 응용되고 있다 [1-4]. MEMS 응용 분야에서는 다결정 실리콘의 동적 기계적 응답(mechanical response)을 중요하게 다루는 반면, 다른 응용 분야에서는 다결정 실리콘의 전기 전도 응답(conduction response)이 중요하다. 재료의 구조에서 다결정 실리콘은 결정립(grain)과 결정립계(grain boundary)로 구성된다. 결정립계는 몇 개의 무질서한 원자층으로 구성된 복잡한 구조를 가지게 되어 많은 결함(defect)이 존재하게 된다. 그러므로 다결정 실리콘의 전도 특성에 있어 전자나 전공의 운송을 제한하는 에너지 장벽(potential energy barrier)을 만들게 된다. 다결정 실리콘의 전기

✉ **Jae-Sung Lee; jaesung@uu.ac.kr**

Copyright ©2020 KIEEME. All rights reserved.
This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (http://creativecommons.org/licenses/by-nc/3.0) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

전도 특성을 예측하기 위해서는 결정립계에 대한 해석적 모델(analytical model)이 필요하다.

결정립계의 결함 상태가 전기적 전하를 띠게 되면 결정립 주위에는 공간전하영역(space charge region)이 형성된다. 초기에 중성을 띠는 결함 상태들이 전자나 정공을 포획함으로써 전하를 띤다고 가정한다면 결함 상태를 비활성화시킴으로써 다결정 실리콘의 전도 특성을 향상시킬 수 있을 것이다. 이러한 방법 중 하나가 결정립계의 결함 상태에 수소 결합을 형성하여 결함을 부동태화(passivation)시키는 것이다 [5,6]. 그러나 과다한 수소 농도가 다결정 실리콘 내에 존재하게 되면 새로운 결함들이 생성된다고 알려져 있다 [7,8].

본 연구에서는 다결정 실리콘 박막을 광센서용으로 사용할 목적으로 제조하여, 수소가 포함된 후속 공정을 통해서 전기적 전도특성을 분석하고 그 물리적 모델을 제시하고자 하였다. 다결정 실리콘으로 수소 주입 공정은 저에너지 이온 주입법과 연속된 후속 열처리법으로 진행되었다. 이러한 방법으로 수소를 일정한 깊이까지 주입할 수 있었다. 다결정 실리콘을 포함하는 광센서 구조를 제조하여 암(dark)상태와 광(light)상태에서 전기적 전도 특성을 조사하였으며, 후속 공정을 통한 다결정 실리콘 내 수소의 분포를 조사하여 수소의 역할을 분석하였다. 최종적으로 광센서 재료로써 다결정 실리콘의 결정입계 모델을 제시하고자 하였다.

2. 실험 방법

기판으로 사용할 실리콘 웨이퍼 위에 전기적 절연을 위해 400 nm 두께의 실리콘 산화막을 형성하였다. 그리고 low-pressure chemical vapor deposition (LPCVD) 공정법을 사용하여 500 nm 두께의 진성(intrinsic) 다결정 실리콘을 620℃의 온도에서 제조하였다. X-ray diffraction (XRD)을 통해 계산된 다결정 실리콘의 결정립의 크기는 약 21.4 nm이었다. Scanning electron microscope (SEM)로 관찰된 다결정 실리콘의 단면은 대부분 주상 구조(columnar structure)의 결정립이었다. 제조된 다결정 실리콘 표면에 실리콘 산화막을 약 150 nm 두께로 형성시켜, 광센서로 사용할 경우 빛 입사에 대한 반사 방지용 박막으로 사용하고자 하였다. 금속 배선으로 알루미늄(Al)과 티타늄(Ti)의 적층구조를 사용하였다. 최종적으로 제조된 다결정 실리콘 광센서 구조는 금속-반도체-금속(metal-semiconductor-metal, MSM) 구조를 갖는다. 그림 1은 본 연구에서 제조한 MSM 소자의 구조를 나타낸다. 빛 에너지 흡수 및 광전류 생성은 대부분 다결정 실리콘의 상층 부분에서 진행될 것으로 판단된다.

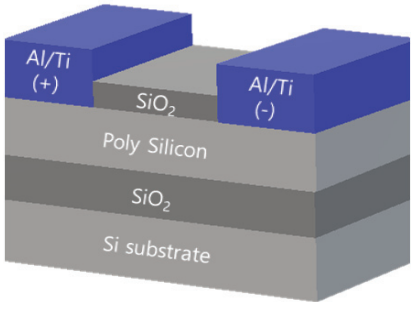

Fig. 1. Schematic diagram of polysilicon photodetector.

진성 실리콘과 Al의 일함수 차이에 의해 이론적으로 두 물질의 접촉은 schottky 접합을 이루게 된다. 다결정 실리콘의 전도 특성을 조사하기 위한 MSM 소자의 후속 공정으로는 열처리 공정 및 이온 주입 공정 등을 사용하였다. 각 후속 공정의 실험 조건은 실험 결과 언급 시 설명하고자 한다. 광 입사를 위한 광원으로는 근적외선 범위의 파장(850 nm)을 갖는 LED (0.5 W)를 사용하였다. 전기적 특성은 semiconductor parameter analyzer를 사용하여 측정하였다. 광반응 특성은 암전류(dark current: I_{dark})와 광전류(light current: I_{light}) 측정을 통해 각각 조사되었다. 본문에서 빛에너지 흡수에 의한 광 생성 전류는 I_{ph} (= I_{light}-I_{dark})로 표시하였다. 재료에 대한 원소 분석은 secondary ion mass spectrometry (SIMS) 및 X-ray photoelectron spectroscopy (XPS)을 통해 이루어졌다.

3. 결과 및 고찰

3.1 후속 열처리 공정에 의한 다결정 실리콘 특성 변화

제조된 MSM 소자는 이론적으로 두 전극에서 모두 schottky 접촉을 이루게 되어 인가전압의 극성에 무관하게 미소한 전류가 나타나게 된다. 제조된 소자의 전류-전압 특성 곡선에서는 완전한 schottky 접촉을 관찰할 수 없었다. 측정된 전류 곡선은 thermionic-field emission 전도 유형을 따르고 있었다 [9]. 이는 금속 접촉 부분에 결정입계가 포함되어 완전한 금속/반도체 접촉이 이루어지지 않았음을 의미한다. 본 연구에서는 MSM 소자 제조 후에 후속 공정을 다루었기 때문에

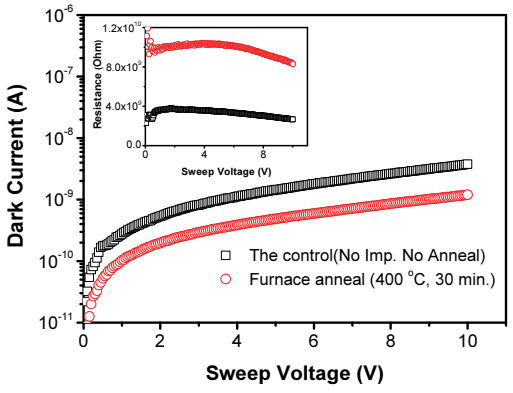

Fig. 2. Dark current-voltage characteristics for the control device and the only annealed device. The inset shows the resistance between electrodes for each device.

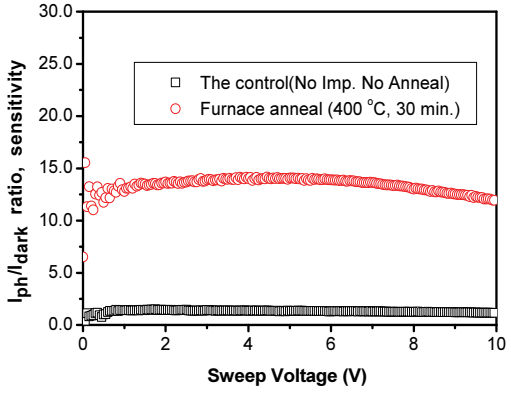

Fig. 3. Photocurrent to dark current ration for the control device and the only annealed device.

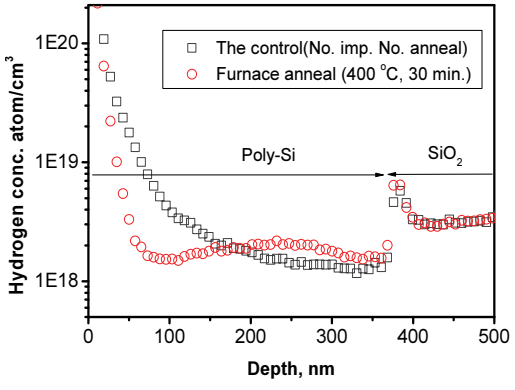

Fig. 4. Hydrogen concentration along to device depth for the control device and the only annealed device.

금속과 다결정 실리콘의 접촉 특성은 모든 실험에서 동일하다고 판단한다. 그림 2는 제조된 MSM 소자의 400℃, N_2 분위기에서 30분 동안 후속 열처리에 따른 암전류-전압 특성 곡선의 변화를 나타낸다. 그리고 각 인가 전압에서 측정된 저항 성분의 변화를 삽입 그림으로 나타냈다. 후속 열처리를 행함으로써 초기 소자(the control)에 비해 암전류가 감소하여 다결정 실리콘의 저항 성분이 증가하고 있다. 결정립은 완전한 결정체를 형성하고 있으므로 전기적 특성의 변화는 불안정한 구조를 갖는 결정립계의 물성 변화와 관련이 있을 것이다.

그림 3은 두 소자에 대한 광 생성 전류-I_{ph}와 암전류-I_{dark}의 비(ratio)를 나타낸다. 이는 광응답 특성을 나타내는 감도 계수(sensitivity)라고도 한다 [4,10]. 후속 열처리를 행함으로써 초기 소자에 비해 감도 계수가 약 5배 이상 증가하였다. 다결정 실리콘 결정립의 물성이 동일하다면, 일정한 광 에너지에서 생성된 수송자(carrier)의 개수는 MSM 소자의 종류에 무관하게 거의 동일할 것이다. 그러나 수송자의 재결합 정도에 따라 MSM 소자의 감도 계수가 결정될 수 있다. 그림 3의 결과로부터 후속 열처리를 행한 다결정 실리콘에서 수송자의 재결합이 억제되었음을 알 수 있다. 본 결과는 이전 논문에서도 언급된 바가 있다 [11]. 그러므로 열처리 공정에 의해 MSM 소자의 광응답 특성이 개선되었음을 알 수 있다.

다결정 실리콘에 입사되는 빛의 침투 깊이는 파장에 따라 변하게 된다. 다결정 실리콘의 결정립의 에너지 갭(energy gap)이 약 1.1 eV라고 하면, 본 실험에서 사용된 빛의 파장이 850 nm이므로 빛의 흡수는 대부분 다결정 실리콘 표면 근처에서 발생할 것이다. 이에 따른 광생성 전류도 다결정 실리콘 표면을 통해 흘러 각 금속 전극으로 빠져나가게 된다. 그러므로 제조된 MSM 소자의 전도 특성을 다결정 실리콘 표면 근처에 국한하여 설명할 수 있을 것이다.

그림 4는 두 소자에 분포하는 수소의 농도를 깊이 방향에 따라 조사한 것이다. 초기 제조된 LPCVD 다결정 실리콘에는 제조공정상에서 발생하는 부산물로써 수소가 포함되어 있다. 이러한 수소가 열처리를 행함으로써 재분포가 이루어짐을 알 수 있다. 즉, 다결정 실리콘 제조 시 부산물로 다결정 실리콘 내에 일부 남아 있는 수소 분자는 후속 열처리 과정에서 해리되어 수소 이온(H^+) 형태로 다결정 실리콘 내부에 남게 된다 [5]. 그러므로 LPCVD 다결정 실리콘을 400℃에서 후속 열처리하는 동안 결정립계의 부동태화(passivation)가 일부 진행되어, 소자의 감도 계수가 증가하였다고 판단된다.

3.2 후속 수소 이온 주입에 의한 다결정 실리콘 특성 변화

제조된 다결정 실리콘에 추가로 수소 이온을 포함시키기 위해 수소 이온 주입을 행하였다. 수소 열처리법에 비해 수소 이온 주입법은 수소 농도 및 수소 분포 깊이를 조절할 수 있는 장점이 있다. 다결정 실리콘 표면에 형성된 반사 방지용 박막인 실리콘 산화막이 이온 주입 시 발생할 수 있는 표면 손상에 대한 완충 역할을 할 수 있다. 이온 주입 깊이는 다결정 실리콘의 표면에 위치하도록 공정 조건을 정하였다. 이온 주입 에너지 및 이온 주입 깊이 등의 공정 조건은 상용 tool인 SRIM을 통해 미리 계산하였다.

그림 5는 SRIM 결과를 나타내고 있다. 수소 이온 주입은 10^{12}~10^{14} atoms/cm^2 범위의 조사량과 11 keV의 조사에너지로 진행되었다. 그림 5에서 나타난 ion range는 약 160 nm이다. 그러므로 수소 농도의 최곳값은 다결정 실리콘의 표면에서 약 10 nm 깊이 부분에 위치하고 있다. 수소 이온 주입 후 실리콘 결함과 수소와의 결합의 활성화를 위해 질소 분위기(400℃, 30분)에서 후속 열처리를 행하였다.

그림 6은 수소 이온 조사량을 10^{12}, 10^{13} 및 10^{14} atoms/cm^{2}에서 각각 진행한 MSM 소자의 암전류를 나타낸다. 전류량을 비교하기 위해 후속 공정 전인 소자(the control)와 400℃ 열처리만 행한 소자(only anneal)의 전류 특성도 함께 나타냈다. 전류-전압 특성은 수소 이온 조사량에는 크게 의존하지 않았다. 수소 이온 주입을 행함으로써 암전류는 후속 공정 전인 소자에 비해 적게 흘렀지만, 400℃ 열처리만 행한 소자보다는 많이 흘렀다. 수소 주입을 통해 결정립계의 부동태화가 진행되었다고 판단되었으나, 암전류는 다소 증가하였다. 또한 수소 이온 주입 소자의 전류 곡선은 인가전압이 약 3 V 이상에서 뚜렷한 포화 특성이 관찰되었다. 이는 다결정 실리콘이 표면뿐 아니라 내부에도 수소 부동태화가 이루어졌음을 나타낸다.

그림 7은 각 소자에 대한 감도 계수를 나타낸다. 본 그림에서는 저전압 영역인 region 1과 고전압 영역인 region 2로 분류하였다. 이온 주입 조사량이 10^{13} 및 10^{14} atoms/cm^{2}인 소자에서 region 1 영역의 응답 특성이 다른 소자에 비해 높게 나타났다. 이것은 두 소자의 암전류 값이 다른 소자에 비해 매우 낮기 때문에 발생하였다. 즉, 낮은 전압에서 발생할 수 있는 다결정 실리콘 표면에서 수송자 재결합이 이온 조사량이 10^{13} 및 10^{14} atoms/cm^{2}인 소자에서 가장 억제되었기 때문이다. Region 2 영역에서는 수소 이온 주입한 소자가 다른 소자에 비해 우수한 특성을 보이고 있다.

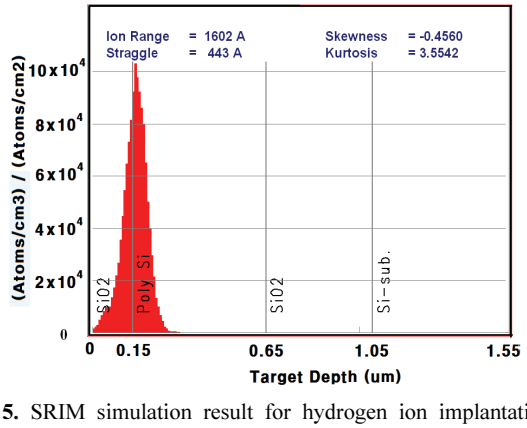

Fig. 5. SRIM simulation result for hydrogen ion implantation.

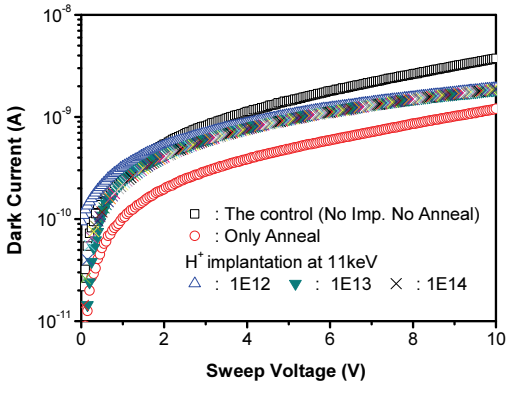

Fig. 6. Dark current-voltage characteristics for the control device, the only annealed device, and the implanted devices. The dose of implantation was in the range of 10^{12}~10^{14} cm^2.

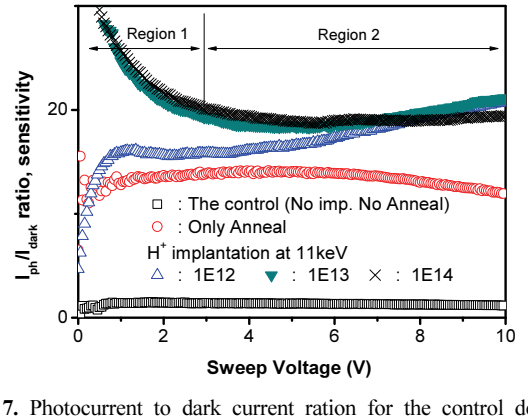

Fig. 7. Photocurrent to dark current ration for the control device, the only annealed device, and the implanted devices.

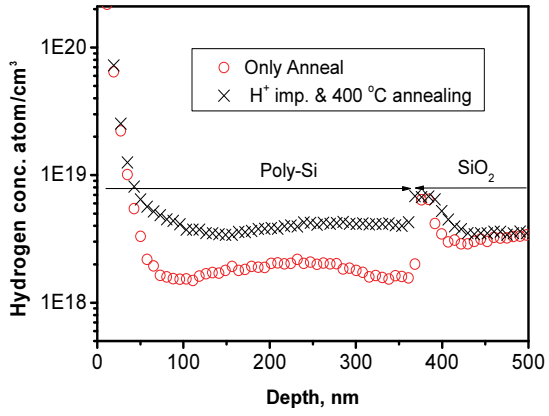

Fig. 8. Hydrogen concentration along to device depth for the only annealed device and the implanted device. The dose of implantation was 10^{14} cm^2.

그리고 이온 조사량에 따른 특성 변화는 거의 동일하였다. Region 2에서 수소 이온 주입한 소자는 인가전압의 증가에 따라 감도 계수가 증가하는 경향을 보이고 있는데, 이는 그림 6에서 언급되었듯이, 암전류의 증가는 억제되면서 광전류 생성은 증가하기 때문이다. 그림 1의 소자 구조에서 인가 전압이 증가할수록 전계(electric field)가 다결정 실리콘 표면뿐 아니라 내부까지 미치게 되어 다결정 실리콘 내부의 결정립계의 특성이 전기적 특성에 반영되게 될 것이다.

그림 8은 수소를 10^{14} atoms/cm^2 조사량으로 주입한 후, 400℃에서 열처리한 다결정 실리콘 내 수소의 분포를 나타낸다. 그림 4에서 나타난 다결정 실리콘 제조 초기의 내부 수소 분포와 효율적으로 비교하기 위해 수소 이온 조사량이 상대적으로 큰 10^{14} atoms/cm^2 조건을 선택하였다. 대부분의 수소 결합은 결정립계에 존재할 확률이 높을 것으로 판단된다 [12]. 이온 주입법에 의해 다결정 실리콘 내로 주입된 수소는 후속 열처리 과정을 통해 다결정 실리콘 내부로 확산되었음을 알 수 있다.

3.3 다결정 실리콘 결정립계의 해석학적 모델 (analytical model)

다결정 실리콘의 결정립계에 대한 물리적 이론이 제시되고 있으나, 다결정 실리콘의 제조 및 구조에 따라 다르게 해석될 수 있다 [13-15]. 대부분의 결정립계에는 불안정한 실리콘 결함(dangling bond)이 존재하게 되고, 약 10^{18} cm^{-3} 범위의 결함 농도가 분포되어 있다 [7]. 수소 이온들은 이들 결함을 부동태화시킬 뿐 아니라 결정립에 존재하여 새로운 Si-H 복합체를 형성할 수 있다. D. K. Kim 등은 다결정 실리콘의 결정립계 모델로서 결정체/비정질/결정체 구조를 제시하였다 [16]. 이들이 제안한 모델은 현재까지 일반적 모델로 사용되고 있다. 그러나 본 연구에서는 제조된 소자의 구조에서 열처리 공정 및 이온 주입 공정을 행한 다결정 실리콘의 전기적 특성을 해석하기 위해 수정된 모델을 제시하고자 한다.

앞에서 측정된 소자의 결과를 통해 초기 소자(the control)의 결정립의 구조는 D. K. Kim 등이 언급한 Si 결정립/Si 비정질/Si 결정립의 구조를 갖지만, 후속 열처리 공정을 통해서 다른 구조로 바뀔 것으로 판단한다. 즉, 얇은 비정질 산화막이 추가된 Si 결정립/계면/SiO_x 비정질/계면/Si 결정립의 구조를 제안하고자 한다. 여기서 비정질 박막인 SiO_x는 다결정 실리콘 상층에 존재하는 반사 방지막(SiO_2)으로부터 산소가 공급되어 형성될 수 있다. 그러므로 SiO_x 박막은 대부분 다결정 실리콘 상층에서 나타나게 된다. SiO_x 비정질 박막과 Si 결정립 계면에는 다량의 dangling bond가 존재하게 된다. 이는 metal-oxide-silicon (MOS) 소자의 Si-SiO_2 계면 상태와 유사하게 해석할 수 있다 [17].

미소 영역인 SiO_x 비정질 박막의 존재를 확인할 수 있는 방법은 XPS 분석을 통해 다결정 실리콘 내 실리콘 및 산소의 결합에너지(binding energy)를 조사하는 것이다. 후속 열처리를 400℃에서 행한 MSM 소자에서 반사 방지막(SiO_2)을 제거한 후, 다결정 실리콘 표면을 약 6 nm의 두께로 식각한 후 Si과 O의 원소 조성을 그림 9와 그림 10에서 각각 분석하였다.

고체 Si 원소의 분석에서 Si-Si 결합의 경우에는 약 99.4 eV의 결합에너지를 가지며, Si-O 결합의 경우에는 103.5 eV의 결합에너지를 가진다. 그림 9의 스펙트럼 결과에서 103 eV 근처의 에너지에서 스펙트럼이 나타나고 있어 Si-O 결합이 확인되고 있다. 그림 10에서는 Si-O 결합의 존재를 O의 결합에너지 스펙트럼을 통해 조사하였다. Si-O와 관련된 결합에너지는 일반적으로 약 532.9 eV 근처에서 나타난다. 본 결과에서는 peak 값이 532.1 eV에서 나타났으므로 제조된 다결정 실리콘 박막에 SiO_x 박막이 존재한다고 판단할 수 있다.

다결정 실리콘 내 Si-O 결합을 확인함으로써 다결정 실리콘의 결정립-결정립계 구조를 Si 결정립/계면/SiO_x 비정질/계면/Si 결정립 구조로 모형화할 수 있다. 열처리 공정을 통해 결정립계에 SiO_x 비정질 박막이 형성될 수 있고, 수소가 주입됨으로써 결정립계에 존재하는 dangling bond의 부동태화가 이루어질 수 있다.

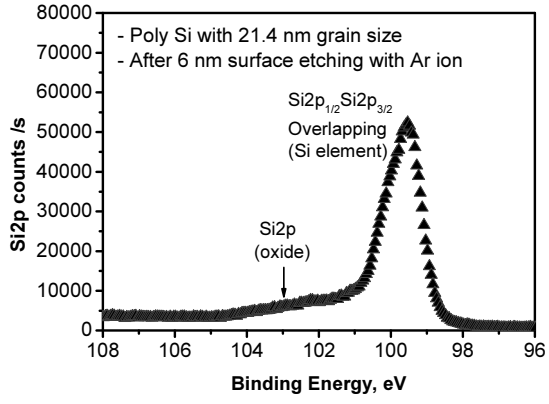

Fig. 9. XPS Si2p spectrum for the only annealed polysilicon.

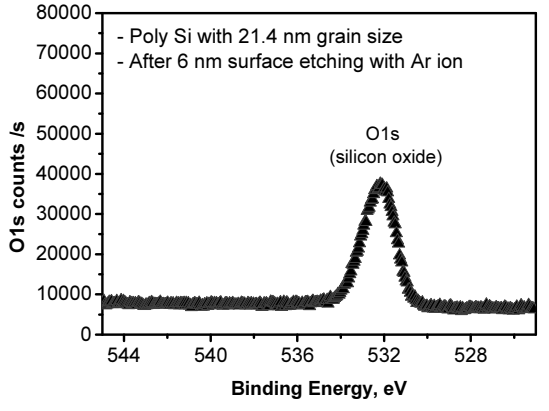

Fig. 10. XPS O1s spectrum for the only annealed polysilicon.

3.4 다결정 실리콘 결정립계의 전도 기구 (conduction mechanism)

본 연구에서는 세 종류의 MSM 소자를 실험하였다. 즉, 후속 공정이 진행되기 전의 초기 소자, 400℃ 열처리만 진행된 소자 및 수소 이온 주입과 연속된 후속 열처리가 진행된 소자이다. 모든 소자에서 전극 금속과 다결정 실리콘과의 접촉 특성은 일정하다고 판단하고 다결정 실리콘의 표면 근처에서 전도 특성을 각각 조사하였다.

Card 및 Korsh 등에 의해 제시된 다결정 실리콘의 결정립계를 통해 흐르는 전류 밀도(J_{gb})는 식 (1)과 같다 [18,19]. 여기서, 일정한 온도에서 결정립계 개수(N_{gb})가 동일하다면, 전류 밀도(J_{gb})는 결정립계의 장벽 높이(ϕ)와 전체 결정립계에 인가되는 전압(V_{gb})에 의해 변화하게 된다.

$$J_{gb} \propto \exp(-\frac{q\phi}{kT}) \sinh(\frac{qV_{gb}}{2N_{gb}kT}) \quad (1)$$

결정립의 통해 흐르는 전류 밀도(J_g)는 이동도(μ)가 포함된 일반적인 표동 전류 밀도 식(2)로 나타낼 수 있다. 본 실험에서는 도핑되지 않은 진성 다결정 실리콘을 사용하였으므로 도핑 농도로 진성 캐리어 농도(N_i)를 사용한다. 수식에서 L은 결정립 내 공간전하 영역을 제외한 결정립의 크기를 나타낸다. 그러므로 각 결정립에서 이동도 및 결정립 개수(N_g)가 일정하다면 전류 밀도(J_g)는 L 및 전체 결정립에 인가되는 전압(V_g)에 의해 변화하게 된다.

$$J_g = \frac{qN_i\mu}{N_g L} V_g \quad (2)$$

최종적으로 MSM 소자의 두 전극 사이에 인가되는 전압(V)과 흐르는 전류(J)는 식 (3)으로 나타낼 수 있다.

$$V = V_{gb} + V_g, \; J = J_{gb} = J_g \quad (3)$$

그림 11은 본 연구에서 제시한 결정립계의 모델을 설명하기 위한 에너지 밴드 모형이다. 그림 11(a), (b) 및 (c)는 각각 후속 공정이 진행되기 전의 소자(the control), 400℃ 열처리만 진행된 소자(only anneal) 및 수소 이온 주입과 후속 열처리가 진행된 소자(H^+ imp. & anneal)에 대한 에너지 밴드이다. 에너지밴드에서 E_C, E_V, E_F는 Si 결정립의 전도 대역, 가전자 대역 및 Fermi 준위를 각각 나타낸다. 그리고 결정립계는 GB로 표시하였다. 그림 11(a)에서는 결함 영역만이 존재하여 많은 dangling bond에 의해 각 결정립에 공간전하 영역이 형성된다. 그림 11(b)에서는 열처리에 의해 SiO_x층이 존재하고 충분한 부동태화가 이루어지지 않아 dangling bond에 의한 공간전하 영역이 존재한다. 그림 11(c)에서는 SiO_x층이 존재하면서 충분한 부동태화가 이루어져 공간전하 영역이 거의 존재하지 않는다. 결정립계의 실리콘 결함(dangling bond)이 약 10^{18} cm^{-3} 범위의 농도를 갖는다고 가정하면, 그림 8에서 알 수 있듯이, 본 연구에서 주입된 수소의 조사량은 실리콘 결함을 부동태화하기에 충분하다고 판단된다.

식 (1)과 (2)에서 언급된 장벽 높이(ϕ) 및 결정립 길이(L)와 전이 영역 길이(W)를 그림 10에서 표시하였다. 각 구조에서 세 가지 요소의 크기에 따라 전체 암

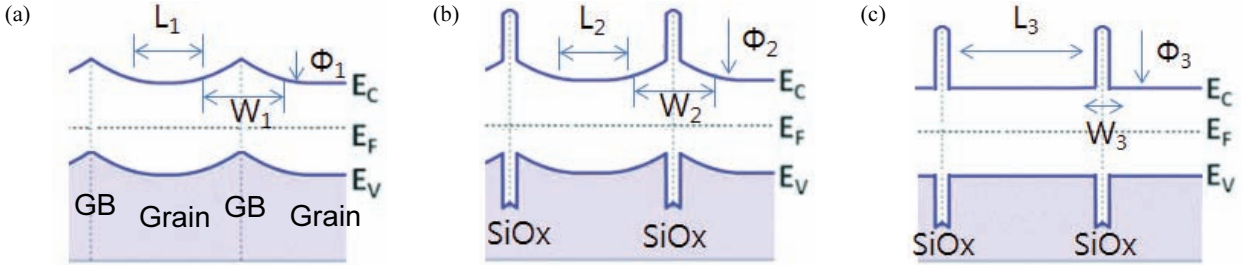

Fig. 11. Energy band diagram of gran and grain boundary showing interfacial SiO_x layer. (a) The control device, (b) the only annealed device, and (c) the implanted device.

전류가 결정될 수 있다. 본 실험 결과를 통해 유추된 각 요소의 크기를 수식 (4)에 나타냈다.

$$L_1 \simeq L_2 < L_3,\ \Phi_1 < \Phi_2 \simeq \Phi_3,\ W_1 \simeq W_2 > W_3 \qquad (4)$$

동일한 결정립-결정립계 구조에서 dangling bond의 농도는 일정하고, 이들에 의한 공간 전하량도 동일할 것이다. 그러므로 단순한 열처리에 의해서는 부동태화가 발생하기 어려우므로, 식 (4)에서 $L_1 \simeq L_2$, $W_1 \simeq W_2$ 관계가 성립한다.

그림 11(c)와 같이 SiO_x층이 존재하고 dangling bond가 존재하지 않는 구조에서는 광 조사에 의해 생성된 수송자가 다결정 실리콘 내에서 재결합할 확률이 낮아진다. 그러므로 소자의 감도계수가 증가하게 될 것이다.

4. 결 론

다결정 실리콘의 결정립계(grain boundary)의 전도 특성이 다결정 실리콘 응용 반도체 소자의 성능에 영향을 미치게 된다. 결정립계는 결함(defect)이 많은 비정질 물질로 구성되어 있어, 일반적으로 Si 결정립/Si 비정질/Si 결정립의 모델이 제시되었다. 본 연구에서는 다결정실리콘으로 구성된 MSM 광검출기의 전기적 특성을 다결정 실리콘의 후속 공정에 따라 분석하고, 이를 통해 수정된 결정립계 모델인 Si 결정립/계면/SiO_x 비정질/계면/Si 결정립 구조를 제안하였다. SiO_x 비정질 박막은 열처리 공정 동안 다결정 실리콘의 상층에서 유입된 산소 원소에 의해 형성될 수 있다. 수소 결합에 의한 부동태화는 두 계면에서 발생하며, 이는 MOS 소자의 SiO_2-Si 구조와 유사한 물리적 특성을 갖는다. SiO_x 비정질 박막은 결정립계에서 에너지 장벽 역할을 하여 MSM 광검출기의 암전류를 감소시킬 수 있다. 또한 dangling bond의 부동태화를 통해 수송자의 재결합을 억제시켜 MSM 광검출기의 광 응답 특성을 개선시킬 수 있다. 제안된 다결정 실리콘의 결정립계 모형을 통해 제조된 다결정 실리콘 광검출기의 전기적 특성을 해석할 수 있었다.

ORCID

Jae-Sung Lee https://orcid.org/0000-0001-5363-4566

감사의 글

이 논문은 2017년도 정부(교육부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업(No.2017R1D1A3B03032478)입니다. 또한, 2018년도 정부(과학기술정보통신부)의 재원으로 한국연구재단-나노·소재기술개발사업의 지원을 받아 수행된 연구(2009-0082580)입니다. 수소 이온 주입은 양성자가속기연구센터(KOMAC)의 도움으로 진행되었습니다.

REFERENCES

[1] D. R. Kim, C. H. Lee, J. M. Weisse, I. S. Cho, and X. Zheng, *Nano Lett.*, **12**, 6485 (2012). [DOI: https://doi.org/10.1021/nl3041492]

[2] N. Sharma, M. Hooda, and S. K. Sharma, *J. Mater.*, **2014**, 1 (2014). [DOI: https://doi.org/10.1155/2014/954618]

[3] M. Furuta, H. Satani, T. Terashita, T. Tamura, and Y. Tsuchihashi, *Jpn. J. Appl. Phys.*, **41**, 1259 (2002). [DOI: https://doi.org/10.1143/JJAP.41.1259]

[4] R. Pownall, G. Yuan, T. W. Chen, P. Nikkel, and K. L. Lear, *IEEE Photonics Technol. Lett.*, **19**, 513 (2007). [DOI: https://doi.org/10.1109/LPT.2007.893573]

[5] N. H. Nickel, *Semicond. Semimetals*, **61**, 83 (1999). [DOI: https://doi.org/10.1016/S0080-8784(08)62706-4]

[6] D. S. Kim, *J. the Institute of Electronics Engineers of Korea*, **39**, 29 (2002).

[7] K. von Maydell and N. H. Nickel, *Appl. Phys. Lett*., **90**, 132117 (2007). [DOI: https://doi.org/10.1063/1.2716348]

[8] S. Honda, T. Mates, M. Ledinský, A. Fejfar, J. Kočka, T. Yamazaki, Y. Uraoka, T. Fuyuki, H. Boldyryeva, A. Macková, and V. Peřina, *Sol. Energy*, **80**, 653 (2006). [DOI: https://doi.org/10.1016/j.solener.2005.10.013]

[9] S. Oyama, T. Hashizume, and H. Hasegawa, *Appl. Surf. Sci.*, **190**, 322 (2002). [DOI: https://doi.org/10.1016/S0169-4332(01)00902-3]

[10] F. Taghibakhsh, I. Khodami, and K. S. Karim, *IEEE Trans. Electron Devices*, **55**, 337 (2008). [DOI: https://doi.org/10.1109/TED.2007.911094]

[11] J. S. Lee and K. K Choi, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **30**, 276 (2017). [DOI; https://doi.org/10.4313/JKEM.2017.30.5.276]

[12] M. Mekhalfa, B. Zaidi, B. Hadjoudja, B. Chouial, and A. Chibani, *Surf. Eng.*, **36**, 29 (2018). [DOI: https://doi.org/10.1080/02670844.2018.1536377]

[13] H. J. Park, S. Bae, S. J. Park, J. Y. Hyun, C. H. Lee, D. Choi, D. Kang, H. Han, Y. Kang, H. S. Lee, and D. Kim, *RSC Adv.*, **9**, 23261 (2019). [DOI: https://doi.org/10.1039/C9RA03560E]

[14] H. Watanabe, *IEEE Trans. Electron Devices*, **54**, 38 (2007). [DOI: https://doi.org/10.1109/TED.2006.887212]

[15] W. Eccleston, *Microelectron. Eng.*, **48**, 105 (1999). [DOI: https://doi.org/10.1016/s0167-9317(99)00348-2]

[16] D. M. Kim, A. N. Khondker, S. S. Ahmed, and R. R. Shah, *IEEE Trans. Electron Devices*, **31**, 480 (1984). [DOI: https://doi.org/10.1109/T-ED.1984.21554]

[17] C. R. Helms and E. H. Poindexter, *Rep. Prog. Phys.*, **57**, 791 (1994). [DOI: https://doi.org/10.1088/0034-4885/57/8/002]

[18] H. C. Card and W. Hwang, *IEEE Trans. Electron Devices*, **27**, 700 (1980). [DOI: https://doi.org/10.1109/T-ED.1980.19925]

[19] G. J. Korsh and R. S. Muller, *Solid-State Electron.*, **21**, 1045 (1978). [DOI: https://doi.org/10.1016/0038-1101(78)90183-1]