


# 포스포산 자기 조립 단분자막이 적용된 Sol-Gel $\text{AlO}_x$ 기반 플로팅 게이트 메모리 트랜지스터의 뉴모로픽 특성

황희원<sup>1</sup>, 스네하 비세<sup>2</sup>, 송영석<sup>2</sup>, 김태욱<sup>2,3</sup> 

<sup>1</sup> 전북대학교 신소재공학부 전자재료공학전공

<sup>2</sup> 전북대학교 유연인쇄전자공학과

<sup>3</sup> 전북대학교 JBNU-KIST 산학연융합학과

## Neuromorphic Characteristics of Sol-Gel $\text{AlO}_x$ -Based Floating Gate Memory Transistors with Phosphonic Acid Self-Assembled Monolayers

Hee-Won Hwang<sup>1</sup>, Sneha Bhise<sup>2</sup>, Young-Seok Song<sup>2</sup>, and Tae-Wook Kim<sup>2,3</sup>

<sup>1</sup> Division of Advanced Materials Engineering, Jeonbuk National University, Jeonju 54896, Korea

<sup>2</sup> Department of Flexible and Printable Electronics, Jeonbuk National University, Jeonju 54896, Korea

<sup>3</sup> Department of JBNU-KIST Industry-Academia Convergence Research, Jeonbuk National University, Jeonju 54896, Korea

(Received January 2, 2025; Revised February 6, 2025; Accepted February 11, 2025)

**Abstract:** Neuromorphic computing, inspired by the biological mechanisms of neural signal transmission, has emerged as a promising technology for efficient and parallel data processing with minimal power consumption. In this study, we developed floating-gate organic thin-film transistors (OTFTs) with self-assembled monolayer (SAM)-based tunneling layers to mimic the characteristics of artificial synapses. The tunneling layers were formed using mixed phosphonic acid SAMs with varying ratios of octadecylphosphonic acid (ODPA) and 12-pentafluorophenoxydodecylphosphonic acid (PFPA). The influence of these ratios on the memory and neuromorphic characteristics of the devices was systematically evaluated. Our results revealed that the ODPA ratio significantly impacts the hysteresis window, with higher ODPA content yielding improved memory characteristics. Conversely, the PFPA : ODPA ratio of 2:1 exhibited the lowest non-linearity ( $NL = 0.48$ ), demonstrating the potential for highly accurate weight updates in neuromorphic devices. Additionally, pulse width modulation studies showed that a pulse width of 100 ms optimized the linearity and stability of long-term potentiation (LTP) and depression (LTD) characteristics. The combination of sol-gel processed  $\text{AlO}_x$  as a floating-gate layer and tailored SAM-based tunneling layers allowed for precise control of device performance. These findings highlight the importance of molecular engineering in designing SAM layers to balance memory retention and neuromorphic functionality. This study provides a pathway for advancing organic floating-gate transistors as a core component in next-generation neuromorphic computing systems.

**Keywords:** Neuromorphic computing, Floating-gate transistors, Self-assembled monolayers (SAM), Phosphonic acid-based tunneling layers, Non-linearity

---

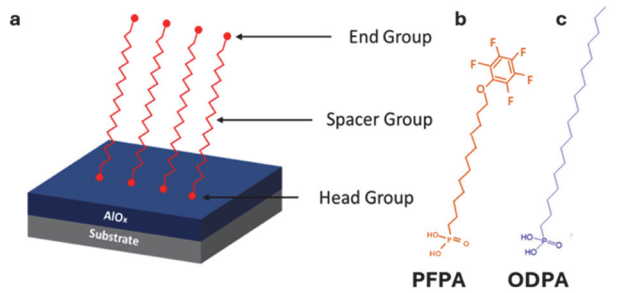
✉ Tae-Wook Kim; [twk@jbnu.ac.kr](mailto:twk@jbnu.ac.kr)

Copyright ©2025 KIEEME. All rights reserved.  
This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

빅데이터, 사물인터넷(IoT), 인공지능(AI) 시대가 도래하면서 방대한 양의 데이터를 더 빠르고 효율적으로 처리하는 방법의 중요성이 대두되고 있다 [1]. 반도체 기술이 발전함에 따라 기존 실리콘 기반 장치의 소자를 대체할 새로운 형식의 트랜지스터 소자를 위한 구조와 소재 개발은 매우 중요한 연구 주제 중 하나이다. 과거부터 오늘날까지 사용되어 온 '폰 노이만' 구조는 정보 처리 방식에 있어 한계를 드러내고 있다 [2]. 이에 따라, 더 빠르고 정보를 효율적으로 저장할 수 있는 고성능 메모리 트랜지스터를 개발하려는 연구가 지속되고 있다. 대표적인 예로, 뉴로모픽 컴퓨팅(neuromorphic computing)이 등장했다 [3]. 기존의 컴퓨팅 시스템은 크게 연산을 담당하는 'CPU'와 정보를 저장하는 '메모리'로 나뉘는데, CPU와 메모리 간 데이터를 직렬로 처리하는 과정에서 병목 현상이 발생하여 메가와트(MW)급의 많은 전력을 소비하게 된다 [4]. 반면, 뉴로모픽 컴퓨팅은 인간 두뇌의 고도 연산 및 사고 수행 방식을 모방하는 것을 의미한다. 생물학적 시냅스의 동작에서 신호전달은 이온전달에 의해 발생하는데, 구체적으로는 신경세포가 자극을 받으면 형성되는 활동전위(action potential)가 시냅스 말단에 도달하게 되고, 전압에 의존하는 나트륨( $\text{Na}^+$ ) 및 칼륨( $\text{K}^+$ ) 통로가 열리면서 전기 신호가 전달된다. 뉴런은 이온 통로를 통해 전기 신호를 전달하며, 시냅스는 뉴런과 다른 세포를 연결하는 구조로서 신호 전달 강도를 변화시키는 과정을 반복하며 학습과 기억에 중요한 역할을 한다 [5]. 이러한 특성은 에너지 효율성을 최적화하는 데 기여한다 [6]. 따라서 뉴런과 시냅스의 전기적 신호 전달 메커니즘을 전자 소자로 구현하면 대규모 데이터를 병렬로 처리하면서 전력 소모를 최소화할 수 있을 것으로 기대되기 때문에, 이러한 원리를 기반으로 작동하는 뉴로모픽 기술이 주목받고 있다 [7]. 현재까지 생물학적 시냅스를 모방하는 인공시냅스 소자를 제작하기 위한 다양한 소자에 대한 연구가 지속되고 있으며, 그중 트랜지스터 소자를 기반으로 하고 이에 플로팅 게이트가 적용된 메모리 트랜지스터 소자는 전기적 특성이 시냅스 동작을 모방하기에 최적화된 특성을 보여주고 있음이 보고되고 있다 [8]. 플로팅 게이트 기반의 유기 박막 트랜지스터(OTFT)는 게이트 전압을 조절하여 플로팅 게이트 내에 전하를 저장하거나 방출함으로써 트랜지스터 채널의 저항을 전압에 따라 다르게 조절할 수 있으며, 이러한 특성은 전류 전압 특성에서 히스테리시스(hysteresis)로 확인 가능한 것으로 알려져 있다. 이러한 특성은 다양한 게이트 전압에 따라 원하는 레벨의 채널저항을 가지게 할 수 있게 제어할 수 있으므로, 최근 뉴로모픽 컴퓨팅을 위한 인공 시냅스(artificial synapse) 소자로 주목받고 있다 [2]. 따라서, 플

로팅 게이트 기반 유기 박막 트랜지스터의 구조적 특징에 있어서, 게이트 유전체와 반도체 층 사이에 플로팅 게이트 및 터널링 층과 같은 추가 층을 도입함으로써, 인가된 게이트 바이어스 조건에 따라 전하 캐리어를 저장하고 방출하여 작동 특성을 효과적으로 제어할 수 있다는 원리로부터, 추가되는 플로팅게이트 층과 터널링 층의 제어가 매우 중요함을 의미한다.

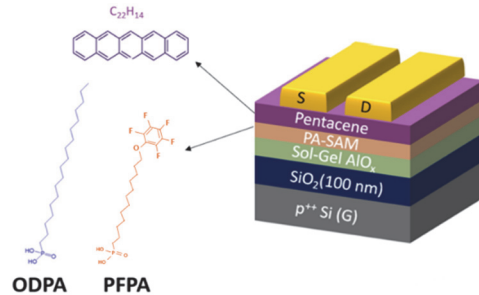
플로팅 게이트 메모리 트랜지스터의 성능은 제작 과정에서 사용되는 물질, 특히 절연층의 소재, 두께 및 물성에 따라 달라진다 [9]. 예를 들어, 산화 알루미늄( $\text{AlO}_x$ )과 같은 고유전율 금속 산화물은 트랜지스터 소자의 저전압에서의 동작이 가능하게 하고, 제작 방법에 따라 다양한 화학론 조절이 가능하여 전기적 특성을 제어 가능하다. 전통적으로 이러한 고유전율 금속 산화물은 원자층 증착(ALD) 또는 화학적 기상 증착(CVD)과 같은 진공 기반 기술을 통해 제작되었다 [10]. 이 기술들은 필름 두께와 품질 측면에서 정밀한 제어가 가능하지만, 높은 처리 비용과 확장성의 한계를 가지고 있기 때문에, 최근에는 용액 공정을 적용한 sol-gel 기술이 주목받고 있다. 이 기술은 단순하며 경제적이고, 높은 확장성을 제공함으로써 고유전율 금속 산화물 층 제작에 용이하다 [11]. 뿐만 아니라, sol-gel 방식으로 제작된 산화 알루미늄 유전체 층은 낮은 누설 전류, 높은 유전 상수, 그리고 우수한 열 안정성과 같은 여러 장점을 갖추고 있어서, 상기 박막 위에 터널링 층(tunneling layer)을 형성할 때 다양한 소재와 공정의 적용을 가능하게 한다. 특히 유기 소재 기반 반도체를 채널로 사용할 경우, 플로팅게이트층과 반도체층 사이의 호환성을 높이고 소자 특성을 개선하기 위해 길이가 수 나노미터인 자기조립 단분자막(self-assembled monolayer, SAM)이 자주 사용된다 [12]. 자기조립 단분자막(SAM)은 기판표면에 유기 단분자들이 자발적으로 정렬되어 필름을 형성하는 것으로 알려져 있다. 그림 1은 기판표면에 자기조립단분자가 형성된 예시와 자기조립이 가능한 단분자의 구조를 보여주고 있다. SAM을 형성하는 단분자는 그림 1(a)에서 보이는 바와 같이 세 가지 주요 구성 요소를 갖추고 있다. 첫째, 표면에 결합하는 head group, 둘째, 규칙적으로 분자막 형성을 용이하게 하는 spacer group, 셋째, SAM 처리 후 표면 특성을 정의하는 end group이다 [13]. 특히 end group의 경우 해당 분자가 가지는 특성에 따라 다양한 계면 특성을 제공하여, SAM이 형성되는 기판의 계면특성의 제어가 가능하다. 또한, SAM의 두께는 단층을 형성하는 분자의 구조에 의해 결정되며, 분자 길이에 영향을 미치는 요소로는 단분자의 크기와 모양, 기판 표면의 특성, 증착 조건 등이 있다 [14]. 자기조립 단분자막을 형성할 수 있



**Fig. 1.** (a) Schematic diagram of Self-Assembled Monolayer, (b) molecular structure of 12-pentafluorophenoxydodecylphosphonic acid (PFPA), and (c) octadecylphosphonic acid (ODPA).

는 다양한 단분자중, Phosphonic acid 계열의 단분자는 산화물 표면에 강력하게 부착할 수 있으며, 환경 조건에 민감하지 않기 때문에 대기 중에서도 안정적인 것으로 알려져 있다. 특히, 산화물 유전체 위에 SAM을 형성하여 유기 박막 트랜지스터(OTFT)의 하이브리드 유전체로 사용될 경우, 유기 반도체의 결정성을 향상시키고, 계면에서의 전하 트랩과의 접촉을 제한한다. 이를 통해 유기 반도체의 무질서한 영역을 최소화함으로써 인터페이스에서의 전하 이동 최적화에 기여한다 [15]. 이와 같은 특성 덕분에 phosphonic acid self-assembled monolayer (PA-SAM)는 높은 충진율, 최소 두께(단 몇 나노미터)로 계면을 제어 가능하게 할 수 있으므로 유기 트랜지스터에서 효과적인 표면 처리 기술로 주목받고 있다. 따라서, PA-SAM을 유기 플로팅 게이트의 전하 트랩층으로 사용된  $\text{AlO}_x$  위에 터널링 층으로 적용하고, 서로 다른 End Group을 가진 두 가지 PA-SAM 및 이들의 비율을 조합하여 만들어지는 자기조립단분자가 유기 플로팅게이트 메모리 트랜지스터 및 뉴로모픽소자의 전기적 특성에 미치는 영향을 연구하는 것은, 향후 뉴로모픽 유기 트랜지스터의 특성 제어와 향상을 위해 매우 중요한 연구 주제 중 하나이다.

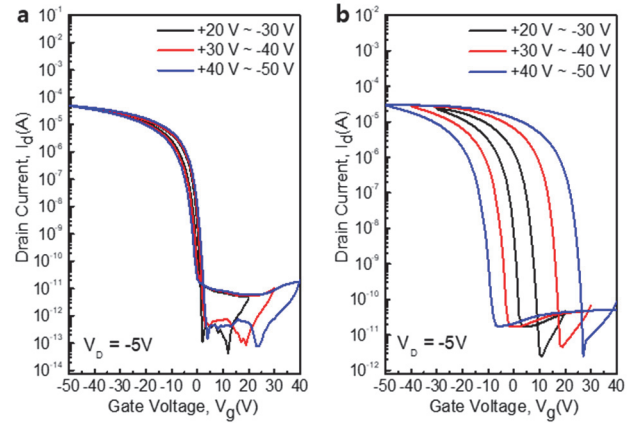
본 연구에서 적용한 PA-SAM은 spacer group의 길이와 end group의 구조가 다른 octadecylphosphonic acid (ODPA), 12-pentafluorophenoxydodecylphosphonic acid (PFPA) 등 두 종류의 단분자를 사용하였고 [16], 이들 단분자들의 단일 또는 혼합된 자기조립 단분자 박막을 플로팅 게이트 기반 유기 박막 트랜지스터의 플로팅 게이트로 적용한 sol-gel  $\text{AlO}_x$  층의 상부에 터널링 층 물질로 적용하였다. PFPA는 상기 그림 2에서 보이는 바와 같이 특징적인 end group으로 인해 표면에너지가 낮아 소수성을 띄기 때문에 소자 내 수분을 제거하는 데 효과적인 반면, ODPA는 긴 알킬 사슬로 인해 강한 반데르발스 힘을 유발하여 더 높은 화학적 안정성을 제공하므로, 이 두 물질



**Fig. 2.** Schematic structure of organic thin film transistor. PFPA and ODPA are combined as a PA-SAM tunneling layer, and  $\text{C}_{22}\text{H}_{14}$  molecule is used for pentacene.

을 적절한 비율로 혼합하여 자기조립 박막을 형성하는 co-assembly 방법을 통해 sol-gel  $\text{AlO}_x$  터널링 층에 자기조립층을 형성하였다. 이를 이용하여 유기 플로팅 게이트 메모리 트랜지스터를 제작하고, 소자들의 전기적 특성을 측정하고 분석하였다. 본 연구를 위하여 heavily doped p-type silicon에 100 nm 두께의  $\text{SiO}_2$ 가 형성된 기판을 사용하였고 플로팅 게이트 층으로는 용액 용정이 가능한 sol-gel 산화 알루미늄( $\text{AlO}_x$ )을 적용하였다. 이후 플로팅 게이트 층 위에 형성될 자기조립 단분자 박막으로는, 상기 언급된 두 가지의 PA-SAM인 PFPA와 ODPA를 사용하였고, 반도체 물질로는 p-type 유기반도체중 하나인 pentacene 사용하였다. 최종 구현된 소자는, 그림 2에서 보이는 것과 같은 bottom gate top contact (BGTC) 구조를 적용하였다. 소자 제작을 위해 100 nm 두께의  $\text{SiO}_2$ 가 형성된 heavily doped p-type silicon 기판을 acetone과 IPA (Iso-Propanol) 용액에 담그어 초음파세척기를 이용하여 순차적으로 세척하였다. 이후,  $70^\circ\text{C}$ 로 유지되는 오븐에서 20분간 건조하여 수분을 완전히 제거하였다. 플로팅 게이트 층으로는 용액 공정이 가능한 sol-gel 산화 알루미늄( $\text{AlO}_x$ )을 사용하였으며, 스핀 코팅을 용이하게 하기 위해 기판을 UV ozone에 노출하여 10분간 처리하여 친수성 표면으로 개질하였다. 다음으로,  $\text{AlO}_x$  용액을 제조하기 위해 aluminum nitrate nonahydrate 1875.7 mg을 2-methoxyethanol 5 ml에 용해한 후, 12시간 동안 교반하여 1몰 농도의 Sol-Gel 용액을 준비하였고, 이 용액은 0.2  $\mu\text{m}$  polytetrafluoroethylene (PTFE) 필터로 여과하여 불순물을 제거하였다. 준비된  $\text{AlO}_x$  용액은 세척 및 표면 개질이 완료된 기판 위에 4,000 rpm, 30초 조건으로 스핀 코팅하였으며, 이후  $200^\circ\text{C}$ 로 유지되는 퍼니스(furnace)에서 90분간 열처리를 통해 건조 및 소결을 완료하였다. 열처리된  $\text{AlO}_x$  플로팅 게이트 층 위에 자기조립 단분자(SAM) 기반 터널링 층을 형성하기 위해 PFPA와 ODPA를 사용하여

용액을 준비하였다. PA-SAM 용액은 각 단분자를 chloroform (CF)과 tetrahydrofuran (THF)을 부피 비 4:1로 혼합한 코솔벤트에(co-solvent) 용해하여  $3 \times 10^{-3}$  몰 농도로 제조하였다. 이후, 0.2  $\mu\text{m}$  PTFE 필터로 용액을 여과하여 불순물을 제거하였으며, 본 연구에서는 각각 PFPA 및 ODPa 100%로 구성된 용액과 PFPA와 ODPa의 비율을 각각 4:1, 2:1, 1:1로 혼합하여 동일한 농도로 준비된, 총 5 종류의 용액을 준비하였다. 이렇게 준비된 5가지 종류의 PA-SAM 혼합 용액을  $\text{AlO}_x$  플로팅 게이트 층 위에 도포하고, 10초간 방치한 후, 3,000 rpm에서 20초 동안 스핀 코팅을 수행하였다. 이 과정에서 남아 있는 잔여물을 제거하기 위해 dimethylformamide: triethylamine (95:5, v:v) 혼합 용액과 THF로 광범위하게 세척하여 자기 조립에 참여하지 못한 단분자를 제거하였다 [17]. 다음으로, p-type 유기 반도체 물질인 pentacene을 thermal evaporator를 사용하여  $10^{-7}$  Torr의 진공 환경에서 웨도우 마스크를 통해 상온에서 50 nm 두께로 증착하였다. 이후, source와 drain 전극 형성을 위해 Au를 동일한 방식으로 증착하였다. 그림 2는 이러한 방식으로 제작된 유기 박막 플로팅 게이트 메모리 트랜지스터의 모식도를 나타낸다. PFPA와 ODPa 단분자가 혼합된 비율에 따라  $\text{AlO}_x$  기반 플로팅 게이트 층 위에 터널링 층이 형성되었으며,  $\text{C}_{22}\text{H}_{14}$  구조를 가진 Pentacene 물질이 반도체 채널 층으로써 터널링 층 위에 형성되었음을 보여준다. 해당 소자는 bottom gate top contact (BGTC) 구조를 가지며, heavily doped p-type Si 기판을 게이트 전극으로 사용하고, pentacene 상부에 형성된 두 개의 source와 drain 전극을 probe station의 probe와 연결하였다. 전기적 측정은 Keithley-4200-SCS 장비를 사용하여 대기 중에서 수행하였다. 그림 3은 제작된 유기 플로팅 게이트 메모리 소자의 전기적 특성 중 transfer curve 결과를 보여준다. 본 연구에서는 p-type 유기 반도체를 사용하였으므로, negative gate bias가 인가된 조건에서 트랜지스터가 OFF 상태에서 ON 상태로 스위칭되는 현상을 확인할 수 있었다. 이는 negative gate bias에 의해 p-type 유기 반도체 내의 홀(hole)이 유도되어 채널을 형성하는 전형적인 p-type 박막 트랜지스터의 전기적 특성을 잘 나타낸다. 특히, 그림 3(a)는 터널링 층으로 PA-SAM이 적용되지 않은 경우의 transfer curve를 보여준다. 서로 다른 gate bias 범위(+20 V ~ -30 V, +30 V ~ -40 V, +40 V ~ -50 V)에서 gate double sweep을 수행하였음에도 불구하고, transfer curve 상에서 hysteresis window는 아주 작게 나타남을 확인하였다. 이는 플로팅 게이트 층으로 사용된 sol-gel  $\text{AlO}_x$  박막이 단분자 자기조립 박막을 적용한 터널



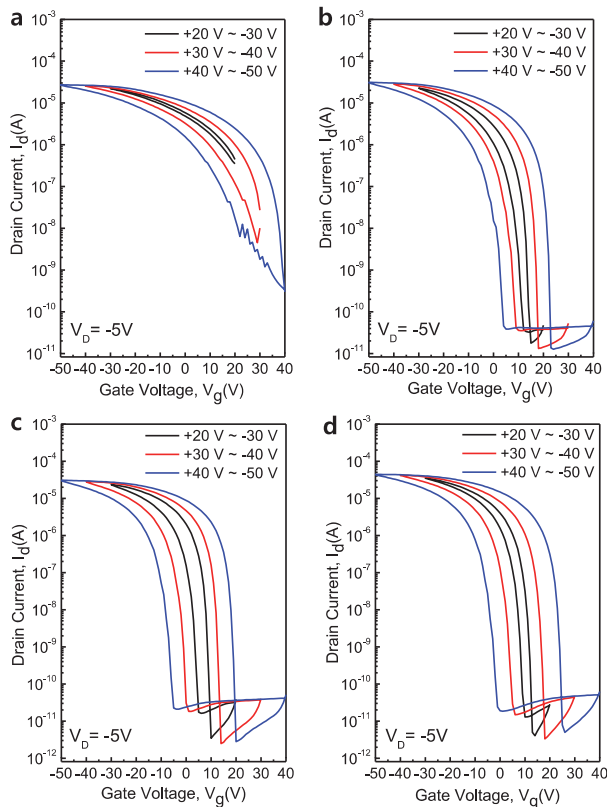
**Fig. 3.** Transfer characteristics of organic floating gate transistors (a) without PA-SAM tunnelling layer and (b) with ODPa tunnelling layer.

링 층 없이는 전하 트래핑(charge trapping)에 영향을 거의 미치지 않음을 의미한다. 반면, 터널링 층으로 ODPa가 도입된 경우, 유기 플로팅 게이트 메모리 소자의 전기적 특성은 그림 3(b)에서 보이는 바와 같이 동일한 gate double sweep 조건에서 현저히 큰 hysteresis window를 가진다는 것을 확인할 수 있었다. 이는 적용된 자기조립 단분자 (SAM) 기반 터널링 층이 인가된 gate bias에 따라 반도체로부터 플로팅 게이트 층으로의 전하 이동을 가능하게 하게 함과 동시에, SAM 기반 터널링 층은 플로팅 게이트 층과 반도체 층을 물리적으로 분리하여 플로팅 게이트 메모리 소자의 구성에 필수적인 터널링 층으로서의 역할을 효과적으로 수행하고 있음을 확인할 수 있다.

상기 결과를 토대로 본 연구진은 터널링 층을 구성하는 phosphonic acid 단분자 및 두 가지 서로 혼합 비의 단분자가 유기 플로팅 게이트 메모리 및 뉴로모픽 특성에 미치는 영향을 평가하기 위해 PFPA만 터널링 층으로 적용한 소자(PFPA 100%)와 PFPA와 ODPa가 적정한 비율 (PFPA : ODPa = 4:1, 2:1, 1:1)로 혼합된 소자의 전기적 특성을 그림 4에서와 같이 평가하였다. 먼저 단일 PFPA를 터널링 층으로 적용한 소자의 경우 단일 ODPa로 구성된 소자의 전기적 특성 평가 결과인 그림 3(b)와는 다르게, 전체적으로 threshold voltage가 positive로 이동하는 것으로 확인되었으며, 동일한 gate double sweep range인 +20 V ~ -30 V, +30 V ~ -40 V, +40 V ~ -50 V 세 조건에서 모두 hysteresis window가 상대적으로 단일 ODPa 터널링 층으로만 구성된 소자보다 작음을 확인할 수 있었다. 이는 상대적으로 길이가 짧은 PFPA가 길이가 긴 ODPa보다는 플로팅 게이트 위에 적용되는 터널링 층의

**Table 1.** Hysteresis window measured at each ratio of PA-SAM at different gate voltage.

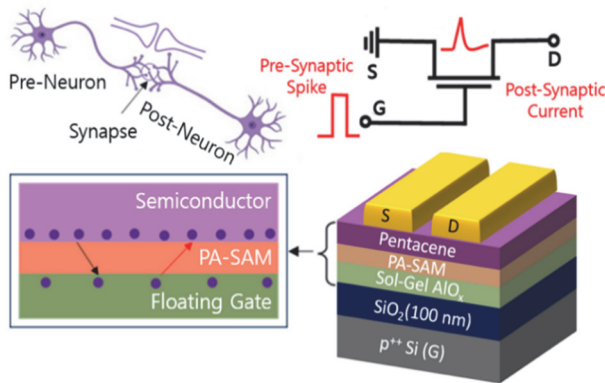
Ratio	Hysteresis window (V)		
	Gate double sweep +20 V ~ -30 V	Gate double sweep +30 V ~ -40 V	Gate double sweep +40 V ~ -50 V
PFPA 100%	N/A	3.0 V	7.6 V
PFPA : ODPA = 4:1	3.4 V	9.0 V	17.9 V
PFPA : ODPA = 2:1	3.9 V	11.1 V	24.1 V
PFPA : ODPA = 1:1	4.5 V	14.1 V	26.6 V
ODPA 100%	7.9 V	20.9 V	36.2 V

**Fig. 4.** Transfer characteristics of organic thin film transistor at (a) PFPA 100%, (b) PFPA : ODPA = 4:1, (c) PFPA : ODPA = 2:1, and (d) PFPA : ODPA = 1:1.

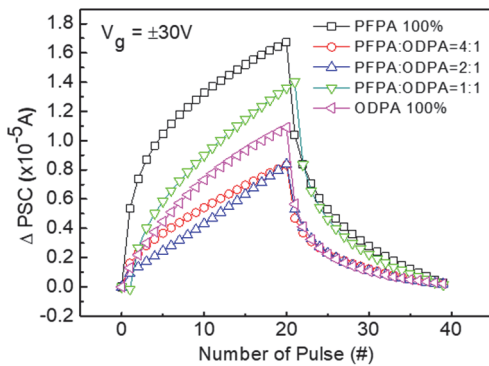
역할 중 하나인 전하의 저장측면에 있어서 효과적이지 못하다는 것을 의미한다. 특히 이는 gate double sweep range가 가장 좁은 +20 V ~ -30 V에서 더 명확히 나타나는데, 동일 범위에서 ODPA 터널링 층은 약 7.9 V의 hysteresis window를 보이는 반면 PFPA는 거의 없음을 확인이 가능하다. 또한 이러한 경향성은 PFPA와 ODPA의 비율을 서로 다르게 구성하여 형성한 터널링 층을 적용한

소자의 전기적 특성 결과(그림 4(b), (c), (d))를 통해 추가적으로 확인 가능하데, PFPA대비 ODPA의 비율을 증가시킴에 따라 hysteresis window도 증가하는 경향을 확인할 수 있었다. 이는 길이가 긴 ODPA가 자기조립층을 형성할 때 분자 간에 강력한 반데르발스 작용으로 인해 보다 조밀하며 견고한 자기조립층을 형성함과 동시에 높은 화학적 안정성을 제공하고, 플로팅 게이트에 더 많은 전하의 저장을 가능하게 하여, 소자의 메모리 특성 대표하는 hysteresis window가 보다 커지게 된다 [13]. 상기 hysteresis window를 각 비율에 따라 수치상으로 비교하기 위해 측정하여 정리하였고, 그 값을 표 1에 나타내었다. 표에 따르면, ODPA의 비율이 증가할수록 hysteresis window가 증가하였으며, 증가하는 gate voltage의 범위가 커질수록 hysteresis window도 증가하는 경향을 명확히 확인하였다.

본 연구진은 유기 플로팅 게이트 트랜지스터에 도입된 자기조립 단분자 박막에 따른 메모리 특성을 기반으로 소자의 뉴로모픽 특성을 추가적으로 평가하였다. 그림 5는 본 연구에서 제작된 유기 플로팅 게이트 메모리 트랜지스터의 상세 구조와 이에 상응하는 인공 시냅스의 회로 다이어그램(circuit diagram)을 보여준다. 소자를 인공 시냅스로 적용하여 생물학적 시냅스에서 전기 신호가 전달되는 특성을 모사하기 위해, 게이트 전극(gate)에 pre-synaptic spike를 인가하고, 이에 대한 반응으로 드레인(drain)에서 소스(source)로 흐르는 post-synaptic current (PSC)를 측정하여, 생물학적 시냅스의 신호 전달 방식을 구현하였다. 본 연구에서 사용된 반도체 채널 물질인 pentacene은 p-type으로, 다수 캐리어는 홀(hole)이고, 소수 캐리어는 전자(electron)이다. 소자의 전기적 특성은 pentacene 채널층의 전하와 터널링 층으로 분리된 플로팅 게이트에 저장된 전하 간의 전기적 상호작용에 크게 의존한다. 게이트 전극에 양의 전압이 인가되면 pentacene 층과 터널링 층의 계면에 전자가 축적되며, 더



**Fig. 5.** Schematic structure of biological and electronic synaptic processes of AIO<sub>x</sub>-based floating gate organic neuromorphic thin film transistor.



**Fig. 6.** Comparison of Neuromorphic characteristics – LTP, LTD curve of all transistors measured at channel length 50  $\mu\text{m}$ .

큰 양의 전압이 인가되면 전자들은 터널링 층을 넘어 플로팅 게이트로 이동하게 된다. 이로 인해 Pentacene 채널 층에는 전자와 반대 전하를 띠는 더 많은 홀이 축적되고, 트랜지스터 소자의 threshold voltage ( $V_{th}$ )를 보다 양의 방향으로 이동시키는 결과를 가져온다 [17]. 결과적으로 채널의 전도도(conductance)가 증가하고, 동일한 게이트 전압에서 더 높은 드레인 전류(drain current)가 관찰할 수 있었다. 게이트 전극에 더 큰 양의 전압이 인가될수록 더 높은 드레인 전류가 관찰되었으며, 이는 시냅스 연결 강도의 증가로 모사가 가능하고 생물학적 시냅스의 potentiation(강화)과 유사하다 [18]. 반면, 음의 전압이 게이트 전극에 인가되면 플로팅 게이트에 포획된 전자는 채널로 방출되며, 이로 인해 드레인 전류가 감소된다. 이러한 현상은 시냅스 연결 강도의 감소를 의미하며, 이는 생물학적 시냅스의 depression(약화)과 유사하다. 따라서, 생

물학적 시냅스에서 pre-synaptic과 post-synaptic 간의 신호 전달은 뉴로모픽 트랜지스터에서는 LTP (long-term potentiation) 및 LTD (long-term depression)으로 정의할 수 있다. 이는 뉴로모픽 트랜지스터의 채널 전도도 (conductance)가 생물학적 시냅스의 시냅스 가중치 (synaptic weight)와 유사하다는 점에서 도출된 결과이다. LTP는 시냅스 가중치의 지속적인 증가를, LTD는 시냅스 가중치의 감소를 나타내며, 이러한 특성은 학습 기능, 패턴 인식, 그리고 자율적 의사 결정 과정에 중요한 영향을 미친다 [19].

인공 시냅스의 이러한 특성을 평가하기 위해, 본 연구에서는 제작된 소자의 LTP와 LTD 특성을 확인하기 위하여 전기적 평가를 수행하였다. 구체적으로, 양의 게이트 전압 펄스( $V_G = +30\text{ V}$ , Pulse Width = 300 ms)를 20회 인가하여 시냅스 연결 강도를 증가시키며 학습 기능인 potentiation을 모사하였다. 또한, 음의 게이트 전압 펄스( $V_G = -30\text{ V}$ , Pulse Width = 300 ms)를 20회 인가하여 시냅스 연결 강도를 감소시키며 망각 기능인 depression을 재현하였다. 그림 6은 단일 PFPA, PFPA : ODPA = 4:1, 2:1, 1:1, 그리고 단일 ODPA의 자기조립 단분자를 터널링 층으로 적용하여 제작된 소자의 뉴로모픽 특성인 LTP (long-term potentiation) 및 LTD (long-term depression)를 나타낸 그래프이다. x축은 게이트 전극에 인가된 펄스 횟수이며, y축은 post-synaptic current (PSC)를 의미하며, 제작된 소자들에서 측정된 드레인 전류값의 변화량을 나타낸다. 이는 플로팅 게이트 트랜지스터에서 전하의 저장 및 방출 과정을 통해 시냅스 가중치 변화를 평가하는 주요 지표이며, 인가된 게이트 전압에 따라서 다른 자기조립 단분자가 적용된 뉴로모픽 트랜지스터는 상이한 전기적 특성을 나타냈다. 특히, 그림 6에서 단일 PFPA(PFPA 100%)가 적용된 소자는 potentiation 및 depression 평가 초기 전압 인가 시 PSC의 변화량이 가장 크게 나타났다. 반면, PFPA : ODPA가 2:1로 혼합되어 자기조립 단분자 터널링 층으로 적용된 소자는 PSC 변화량에서 가장 선형적인 potentiation 및 depression 특성을 보여주었다. 이 결과를 기반으로, 자기조립 단분자층에 따른 트랜지스터의 가중치 업데이트 동작의 정밀성을 나타내는 비선형성(non-linearity, NL)을 추가적으로 분석하였다. 비선형성은 가중치 업데이트 동작의 선형적 응답으로 부터의 편차를 통해 확인할 수 있으며, 다음 식을 사용하여 계산을 수행하였다 [20].

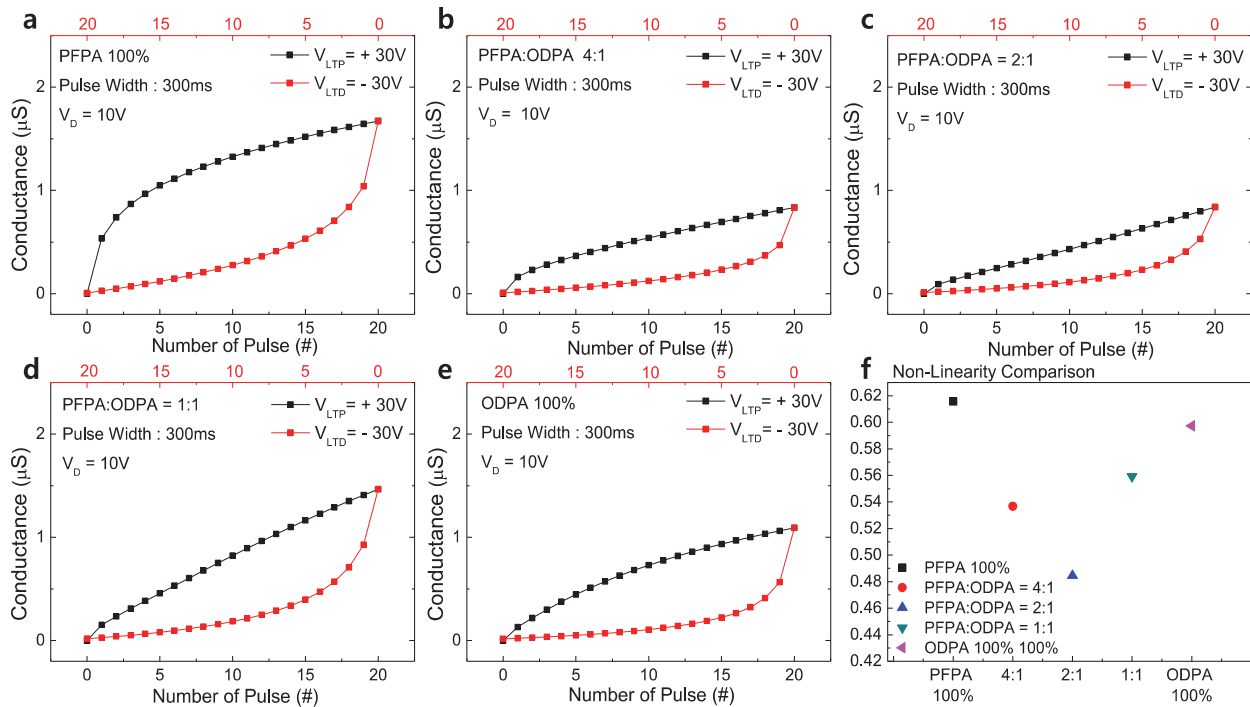
$$NL = \frac{\max|G_P(n) - G_D(n)|}{G_P(n_{max}) - G_D(n_{max})}, \quad n = 1, 2, 3, \dots, 20 \quad (1)$$

즉, 비선형성(NL)은 시냅스 소자의 가중치 업데이트가 얼마나 선형적이고 정확하게 이뤄지는지를 나타내는 지표이다. 이상적인 뉴로모픽 소자에서는 LTP와 LTD 과정이 대칭적이고 선형적이며, NL=0일 때 이상적인 대칭 가중치 업데이트 동작을 나타낸다. 이는 높은 학습 정확도를 의미한다 [21]. 그림 7은 각각 (a) 단일 PFPA, (b) PFPA : ODPA = 4:1, (c) 2:1, (d) 1:1, (e) 단일 ODPA에서의 펄스 값에 따른 전도도(conductance) 변화량을 나타낸 것이며, 그림 7(f)는 위 식을 토대로 계산한 NL 값을 비교한 그래프이다. 가중치 업데이트에 대한 응답은 터널링 층에서 사용된 PA-SAM 물질의 종류 및 비율에 따라 상이하게 나타남을 확인할 수 있었다. 뉴로모픽 특성을 측정하기 이전에, 본 연구진은 메모리 특성이 좋을수록(hysteresis window가 클 수록) 뉴로모픽 특성이 이에 비례하여 좋아질 것이라고 예상하였다. 하지만, 표 2에서 PA-SAM의 각 비율 별 NL 값을 계산하여 수치상으로 나타낸 것과 같이, 비선형성(NL)을 측정한 결과, PFPA : ODPA = 2:1의 혼합 비율에서 NL 값이 0.48로 가장 낮은 값을 보여줌을 확인하였다. PFPA : ODPA = 2:1일 때가 가장 낮았으며, PFPA : ODPA = 4:1일 때 NL 값은 0.54, PFPA : ODPA = 1:1일 때 0.56, 단일 ODPA일 때 0.60, 단일 PFPA일 때

**Table 2.** Non-linearity values at different ratio of PA-SAM.

Ratio	Non - linearity (NL)
PFPA 100%	0.63
PFPA : ODPA = 4:1	0.54
PFPA : ODPA = 2:1	0.48
PFPA : ODPA = 1:1	0.56
ODPA 100%	0.60

0.63으로 그 뒤를 이었다. 이러한 결과가 나오는 이유를 PA-SAM의 분자 구조적 관점에서 고찰해보면. 먼저 PFPA는 분자 구조상 end group으로 포함된 펜타플루오로페닐기가 소수성을 크게 강화한다. 이는 소자 내부의 수분을 효과적으로 제거하여 소자의 동작 안정성을 높이는 데 기여한다. 또한 짧은 spacer group을 가지고 있어, 전하가 터널링 층을 통과하여 이동할 때 그 경로가 짧아지게 되므로 동일 게이트 전압으로 인가되는 전기장에서 높은 많은 전하의 이동을 가능하게 한다. 이에 따라 그림 6에서 보여준 바와 같이 동일한 전압에서 보다 큰 PSC 변화량( $\Delta$  PSC)을 보이는 것으로 확인할 수 있다. 다음으로 단일 ODPA는 긴 알킬 사슬을 가지고 있어, 분자 간에 강한 반

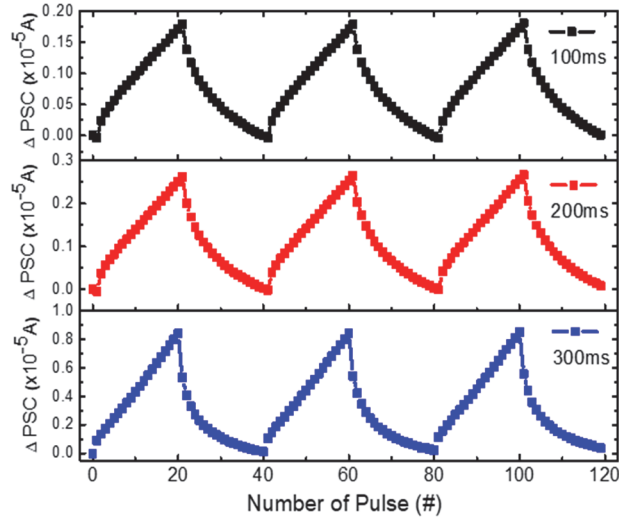


**Fig. 7.** Changes in channel conductance for pulse amplitude  $\pm 30$  V, for different ratio of PA-SAM. (a) PFPA 100%, (b) PFPA : ODPA = 4:1, (c) PFPA : ODPA = 2:1, (d) PFPA : ODPA = 1:1, (e) ODPA 100%, and (f) is comparison of non-linearity measured.

데르발스 힘을 가지게 되고. 이로 인해 ODPA는 높은 화학적 안정성을 제공하며, 전하를 안정적으로 유지할 수 있다는 장점이 있다. 플로팅 게이트 트랜지스터의 동작에 있어서 전하의 터널링은 터널링 길이에 의존하는 경향을 보이는데, 이는 전자 소자에서 알킬 사슬의 길이가 서로 다른 자기조립 단분자에서 그 길이에 따라 터널링 효율이 서로 다름에 기인한다 [22,23]. 따라서, 터널링 전류가 길이에 반비례하여 나타나는 경향과 유사하게 단일 ODPA와 단일 PFPA를 적용한 소자의 경우 현저히 다른 potentiation 및 depression 특성과 비선형성을 나타내고 있음을 확인할 수 있다. 이를 기반으로 PFPA와 ODPA의 비율에 따른 특성을 분석하면, ODPA는 상대적으로 긴 알킬 사슬 구조를 가지며, 분자 간 강한 데르발스 결합을 통해 견고한 자기조립 단분자층 형성에 기여한다. 반면, PFPA는 짧은 구조와 큰 펜타플루오로페닐기(end group)로 인해 ODPA와는 다른 특성을 보인다. PFPA와 ODPA가 혼합된 자기조립 단분자층은 구조적으로 단일 단분자로 구성된 자기조립층과는 다른 경향을 나타낼 것으로 예상할 수 있다. 특히, 본 실험에서 수행한 결과를 통해 ODPA가 가장 많이 포함된 PFPA : ODPA = 1:1 조합은 다른 비율(PFPA : ODPA = 4:1 또는 2:1)에 비해 ODPA가 견고한 단분자층 형성에 더 크게 기여한다는 점을 확인하였다. 이로 인해 potentiation 및 depression 특성이 단일 PFPA와 단일 ODPA의 중간 값에 가까운 특성을 보여준다(그림 6 참조). 반면, PFPA가 상대적으로 많이 포함된 두 가지 경우(PFPA : ODPA = 4:1 및 2:1)는 혼합 자기조립 단분자층이 상대적으로 견고하지 않은 층을 형성할 가능성이 높다. 이러한 혼합 자기조립 단분자층은 ODPA와 PFPA의 상호작용으로 인해 단일 ODPA 단분자로 구성된 층보다 터널링 길이가 짧아지게 되며, 전하의 터널링은 더 쉽게 이루어진다. 그러나 높은 이동성으로 인해 플로팅 게이트에 저장된 전하를 더 쉽게 잃는 경향을 나타낸다. 따라서, PFPA와 ODPA의 혼합 비율은 자기조립 단분자층의 구조적 안정성과 전하 저장 특성에 중요한 영향을 미친다. PFPA가 많을수록 전하의 이동은 용이하지만, 플로팅 게이트에 저장된 전하의 안정성은 저하되는 반면, ODPA 비율이 높아질수록 전하 저장 안정성이 증가하지만 터널링 효율은 감소하는 경향이 관찰된다. 이러한 상호작용은 혼합 비율에 따라 potentiation 및 depression 특성에서 차이를 보이는 주요 원인으로 작용한다. 메모리 소자의 동작 관점에서 혼합 자기조립 단분자층은 전하 이동과 저장 측면에서 다소 불리한 특성을 보이지만, 뉴로모픽 소자의 핵심 특성 중 하나인 선형성(linearity)을 극대화하기 위해서는 PFPA를 혼합하여 터널링 층을 형성하는 것이 유리하다는 점을 확인

할 수 있었다. PFPA는 ODPA에 비해 짧은 터널링 경로를 제공하므로, 전하가 플로팅 게이트로 이동하는 데 더 용이하다. 이로 인해 LTP (long-term potentiation) 과정에서 전하 저장이 단일 ODPA로 구성된 터널링 층보다 더 큰 PSC (post-synaptic current) 변화량을 유발한다. 그러나 이러한 특성은 낮은 비선형성(non-linearity, NL)을 확보하기 위한 특성에는 다소 불리하게 작용한다. 특히, ODPA가 가장 많이 포함된 PFPA : ODPA = 1:1 비율에서는 ODPA가 견고한 자기조립층 형성에 기여하여 potentiation 및 depression 특성에서 단일 PFPA와 단일 ODPA의 중간 값을 나타낸다. 또한, 비선형성 값도 단일 PFPA 및 단일 ODPA 다음으로 낮은 값을 보여, 혼합 자기조립 단분자가 비선형성 확보에 기여함을 확인할 수 있었다. 결과적으로, PFPA : ODPA = 2:1 비율에서는 전하 트래핑(trapping)과 디트래핑(detrapping) 특성 간의 균형을 이루어 potentiation과 depression 과정의 대칭성이 극대화되었다. 이는 비선형성을 감소시켜 더욱 효율적이고 안정적인 뉴로모픽 소자를 구현할 수 있는 가능성을 나타낸다. 상기 결과로부터, 소자별 PSC (post-synaptic current) 변화량의 차이는 단분자의 구조와 길이 그리고 이들이 함께 자기 조립된 후 가지게 되는 자기조립 단분자 터널링층의 구조적인 특성에 크게 영향을 받을 것으로 예상할 수 있으며, 이들의 인과관계에 대한 추가 연구가 필요하다.

또한, PFPA : ODPA = 2:1 비율에서의 뉴로모픽 특성을 세부적으로 분석하기 위해, 그림 8과 같이 pulse width ( $P_w$ )를 100 ms, 200 ms, 300 ms로 세분화하여 추가적인 측정을 진행하였다. potentiation과 depression에 따른 PSC 변화량( $\Delta PSC$ )을 측정된 결과, 이 비율에서의 혼합 자기조립 단분자층이 뉴로모픽 소자의 선형성과 대칭성을 효과적으로 구현할 수 있음을 확인하였다. 결과적으로, pulse width ( $P_w$ )가 증가함에 따라 potentiation 및 depression 과정에서의  $\Delta PSC$  (post-synaptic current) 값이 크게 증가하는 경향을 보였다.  $P_w = 100$  ms일 경우, 시냅스 반응은 더 긴 Pulse Width에 비해 상대적으로 낮은 진폭을 보였으며, 이는 플로팅 게이트에서 전하 축적이 제한적임을 의미한다. 반면,  $P_w = 300$  ms에서는  $\Delta PSC$  진폭이 크게 증가하였으며, 이는 플로팅 게이트 층에서 전하 트래핑(trapping)이 강화된 결과로 해석할 수 있다. 이 현상은 캐리어가 터널링할 수 있는 시간이 증가함에 따라 시냅스 가중치 변화가 더 커지기 때문이다. 또한, pulse width의 증가에 따라 시냅스 반응의 선형성이 변화하는 특성을 관찰할 수 있었다. 초기 potentiation 단계에서는 pulse width에 따른 차이가 크지 않으나, depression 단



**Fig. 8.** Effect of pulse width (100 ms, 200 ms, 300 ms) on synaptic behavior of the PFPA : ODPA = 2:1 ratio-based neuromorphic device.

계에서는  $P_w = 100$  ms의 경우 초기 potentiation과  $\Delta PSC$ 의 변화가 덜 급격히 나타나 비선형성이 상대적으로 낮은 경향을 보였다. 반면  $P_w = 300$  ms에서는 depression 반응이 크게 나타나며, 비선형성이 다소 증가하는 방향으로 동작함을 확인할 수 있었다. 이러한 결과는 패턴 인식이나 적응 학습과 같은 응용 분야에서 정밀한 시냅스 가중치 업데이트가 요구될 때, 소자에 적용되는 소재와 설계 엔지니어링을 통해 특성을 제어할 수 있음을 보여준다. 특히, pulse width와 같은 외부 조건의 조절을 통해 뉴로모픽 소자의 가중치 변화 특성과 비선형성을 맞춤 설계할 수 있다는 점에서, 뉴로모픽 소자의 성능 최적화가 매우 중요하다는 점을 강조하는 결과이다.

본 연구에서는  $AlO_x$  기반 플로팅 게이트 메모리 트랜지스터의 터널링 층으로 PA-SAM 물질을 활용하여 메모리 및 뉴로모픽 특성을 효과적으로 제어할 수 있음을 제시하였다. 먼저, 메모리 특성에서는 hysteresis window 측정을 통해 ODPA의 비율이 증가할수록 메모리 특성이 향상됨을 확인하였다. PFPA와 ODPA의 다양한 혼합 비율에 따른 실험 결과, PFPA : ODPA = 2:1 비율에서 가장 낮은 비선형성(non-linearity, NL)을 기록하였으며, 이는 뉴로모픽 소자로서의 학습 정확도와 안정성을 향상시키는 데 중요한 역할을 한다는 점을 확인하였다. 추가적으로 pulse width ( $P_w$ )에 따른 실험에서는  $P_w = 100$  ms 조건에서 potentiation과 depression 특성이 가장 선형적이고 안정적으로 나타났다. 이는 시냅스의 가중치 업데이트 정밀도를 높여, 패턴 인식 및 적응 학습과 같은 응용 분야에서

효과적인 성능을 발휘할 가능성을 보여준다. 본 연구 결과는 PA-SAM 물질의 혼합 비율 최적화를 통해 뉴로모픽 소자의 특성을 조절할 수 있음을 시사하며, PA-SAM이 도입된  $AlO_x$  기반 플로팅 게이트 트랜지스터가 메모리 소자뿐만 아니라 차세대 뉴로모픽 컴퓨팅 시스템의 핵심 구성 요소로 활용될 수 있는 잠재력을 제시한다.

#### ORCID

Tae-Wook Kim

<https://orcid.org/0000-0003-2157-732X>

#### 감사의 글

이 논문은 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(RS-2024-00220077). 또한 과학기술사업화진흥원의 지원을 받아 수행된 연구임('학연협력플랫폼구축 시범사업' RS-2023-00304729).

#### REFERENCES

- [1] S. Yoo, K. Lee, Y. Yun, and J. Hong, *J. KIISE*, **47**, 310 (2020). doi: <https://doi.org/10.5626/jok.2020.47.3.310>
- [2] H. Seok, D. Lee, S. Son, H. Choi, G. Kim, and T. Kim, *Adv. Electron. Mater.*, **10**, 202300839 (2024). doi: <https://doi.org/10.1002/aelm.202300839>
- [3] S. Song, J. Kim, and Y. H. Kim, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **35**, 215 (2022). doi: <https://doi.org/10.4313/JKEM.2022.35.3.2>
- [4] S. J. Yoon and Y. K. Lee, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **35**, 311 (2022). doi: <https://doi.org/10.4313/JKEM.2022.35.4.1>
- [5] P. Gkoupidenis, D. A. Koutsouras, and G. G. Malliaras, *Nat. Commun.*, **8**, 15448 (2017). doi: <https://doi.org/10.1038/ncomms15448>
- [6] Y. Kim and B. Cho, *Korean J. Mater. Res.*, **27**, 590 (2017). doi: <https://doi.org/10.3740/MRSK.2017.27.11.590>
- [7] D. Wee, H. T. Kown, H. S. Choi, B. Kim, and Y. Kim, *J. Inst. Electron. Inf. Eng.*, **56**, 53 (2019). doi: <https://doi.org/10.5573/ieie.2019.56.2.53>
- [8] X. Yang, J. Yu, J. Zhao, Y. Chen, G. Gao, Y. Wang, Q. Sun, and Z. L. Wang, *Adv. Funct. Mater.*, **30**, 2002506 (2020). doi: <https://doi.org/10.1002/adfm.202002506>
- [9] Y. Yamauchi, Y. Kamakura, Y. Isagi, T. Matsuoka, and S. Malotiaux, *Jpn. J. Appl. Phys.*, **53**, 089201 (2014). doi: <https://doi.org/10.7567/JJAP.53.089201>

- [10] S. J. Ding and X. Wu, *Chem. Mater.*, **32**, 1343 (2020).  
doi: <https://doi.org/10.1021/acs.chemmater.9b03237>
- [11] W. Xia, G. Xia, G. Tu, X. Dong, S. Wang, and R. Liu, *Ceram. Int.*, **44**, 9125 (2018).  
doi: <https://doi.org/10.1016/j.ceramint.2018.02.120>
- [12] S. Kim and H. Yoo, *Micromachines*, **12**, 565 (2021).  
doi: <https://doi.org/10.3390/mi12050565>
- [13] D. Liu and Q. Miao, *Mater. Chem. Front.*, **2**, 11 (2018).  
doi: <https://doi.org/10.1039/c7qm00279c>
- [14] M. Dubey, T. Weidner, L. J. Gamble, and D. G. Castner, *Langmuir*, **26**, 14747 (2010).  
doi: <https://doi.org/10.1021/la1021438>
- [15] J. Hong and Y. S. Han, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **26**, 841 (2013).  
doi: <https://doi.org/10.4313/jkem.2013.26.11.841>
- [16] S. Jang, D. Son, S. Hwang, M. Kang, S. K. Lee, D. Y. Jeon, S. Bae, S. H. Lee, D. S. Lee, and T. W. Kim, *Nano Convergence*, **5**, 20 (2018).  
doi: <https://doi.org/10.1186/s40580-018-0152-3>
- [17] S. Li, Y. Lin, S. Tang, L. Feng, and X. Li, *J. Rare Earths*, **39**, 121 (2021).  
doi: <https://doi.org/10.1016/j.jre.2020.10.013>
- [18] F. Mariani, F. Decataldo, F. Bonafè, M. Tessarolo, T. Cramer, I. Gualandi, B. Fraboni, and E. Scavetta, *ACS Appl. Mater. Interfaces.*, **16**, 61446 (2023).  
doi: <https://doi.org/10.1021/acsami.3c10576>
- [19] S. Jiang, S. Nie, Y. He, R. Liu, C. Chen, and Q. Wan, *Mater. Today Nano*, **8**, 100059 (2019).  
doi: <https://doi.org/10.1016/j.mtnano.2019.100059>
- [20] B. You, J. Yoon, Y. Kim, M. Yang, J. Bak, J. Park, U. J. Kim, M. G. Hahm, and M. Lee, *J. Mater. Chem. C*, **12**, 6596 (2024).  
doi: <https://doi.org/10.1039/d4tc00530a>
- [21] C. Wang, Y. Li, Y. Wang, X. Xu, M. Fu, Y. Liu, Z. Lin, H. Ling, P. Gkoupidenis, M. Yi, L. Xie, F. Yan, and W. Huang, *J. Mater. Chem. C*, **9**, 11464 (2021).  
doi: <https://doi.org/10.1039/d1tc01660a>
- [22] T. W. Kim, G. Wang, H. Lee, and T. Lee, *Nanotechnology*, **18**, 315204 (2007).  
doi: <https://doi.org/10.1088/0957-4484/18/31/315204>
- [23] G. Wang, T. W. Kim, and T. Lee, *J. Mater. Chem.*, **21**, 18117 (2011).  
doi: <https://doi.org/10.1039/c1jm12702k>