

텅스텐 폴리사이드의 산화반응속도에 미치는 인 도핑 농도의 영향(I)

— Annealing 처리한 polycide의 산화 —

Effects of Phosphorus Doping Concentration on the Oxidation Kinetics of Tungsten Polycide(I)

이종무* · 윤국한** · 임호빈** · 이종길***

(Chong-Mu Lee · Kook-Han Yoon · Ho-Bin Im · Jong-Gil Lee)

요 약

W/Si의 조성비가 2.6인 CVD텅스텐 실리사이드를 어닐링처리후 dry 또는 wet oxidation하여 폴리사이드 구조에서 다결정 Si내의 농도가 실리사이드의 산화반응속도에 미치는 영향을 조사하였다. 인의 농도에 관계없이 항상 실리사이드의 산화속도가 (100)Si의 그것보다 더 높았다. 저온에서 dry oxidation한 경우, 인의 농도가 증가함에 따라 산화속도는 감소하였으나, 고온에서 dry oxidation한 경우에는 P농도와 산화속도간에 상관관계가 별로 없었다. 한편, wet oxidation의 경우에는 모든 산화온도에서 인의 농도가 높을수록 실리사이드의 산화속도가 더 낮은 것으로 나타났다.

ABSTRACTS

Effects of phosphorus doping level in the underlayer polycrystalline silicon film on the thermal oxidation rate of annealed CVD- $WSi_{2.6}$ in wet and/dry oxidation ambient were investigated. The oxidation rate of tungsten silicide was found to be higher than that of (100)single silicon regardless of the phosphorus concentration. In the case of dry oxidation at lower temperature the oxidation rate of silicide decreased with increasing the phosphorus concentration, but in the case of dry oxidation at higher temperature there seems to be little relationship between the oxidation rate and the phosphorus doping level. On the other hand, in the case of wet oxidation the oxidation rate of silicide decreased with increasing the phosphorus doping level for any oxidation temperature.

* 인하대학교 금속공학과

** 한국과학기술원 재료공학과

*** 삼성전자(주) 기흥연구소

1. 서 론

적집회로(Integrated Circuit)기술의 발달과 더불어 대규모 적집회로(LSI)MOS소자의 게이트 전극 및 배선재료로 다결정 실리콘이 사용되어 왔다.¹⁾ 그러나 반도체 소자의 집적도가 계속 증가함에 따라 다결정 실리콘은 RC 지연시간(Resistance Capacutance delay time)과 전력소모를 증가시키고, IR전압 강하를 일으켜 반도체 소자의 성능을 제한하게 되었다.

따라서 더욱 복잡해진 다층 VLSI구조의 게이트 전극 및 배선재료로, 현재에는 소자의 성능과 신뢰도를 증가시키는 금속 실리사이드(silicide)가 각광을 받고 있다.³⁻⁷⁾ 실리사이드는 고농도로 도핑된 다결정 실리콘보다 낮은 저항을 가지며 정확한 패턴을 형성한다. 또한 소자 제조공정시 고온에서 안정하고, 화학용액에 대한 저항성이 크며 좋은 에칭특성을 갖고 있다.²⁾ 실리사이드막은 그것을 보호하고 그 위에 오는 다른 배선층과의 전기적 절연을 위하여 그것을 열산화시켜 산화막을 만들어 주는 것이 필수적이다. 그런데 실리사이드막의 단일층을 산화시키면 산화가 어려우므로, 실리사이드막과 그 하부층(보통 산화막)간의 부착특성을 좋게 하고 실리사이드막의 전기적, 화학적 특성을 해치지 않고 산화시 산화막 형성원(source)인 실리콘을 잘 공급하기 위하여 실리사이드층 아래에 다결정 실리콘막층을 넣어주는 그림 1과 같은 이른바 폴리사이드(polycide)구조를 사용하는 것이 보통이다. 그러나 이러한 폴리사이드의 이중층 구조의 산화시에도 실제로 실리사이드막이 떨어져나가는 peeling(또는 lifting)현상이 자주 발

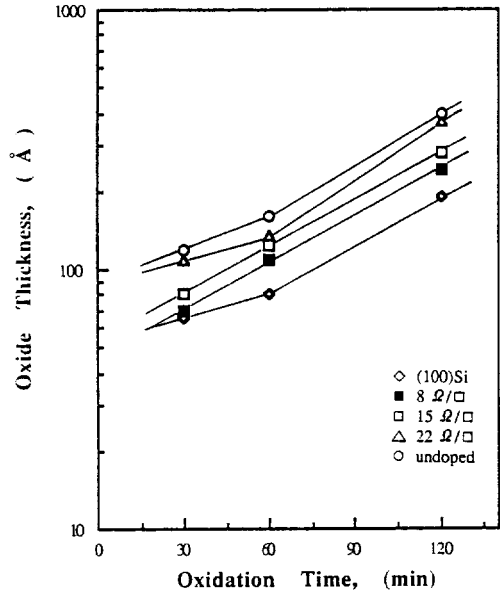


그림 1. 인도핑 농도가 다른 여러 텅스텐 폴리사이드를 800°C의 dry O₂분위기에서 산화시켜 얻은 산화막의 산화시간에 따른 두께의 변화.

Fig.1. Oxide thickness vs. oxidation time for WSi_x polycide in dry O₂ ambient with polysilicon phosphorus doping level as a parameter at 800°C.

생하는 등의 문제가 있다. 따라서 원하는 산화막의 두께와 막질을 정확히 얻기 위해서는 산화거동과 막의 특성을 이해하여야 한다. 지금까지 내화고속 실리사이드의 산화거동에 관한 보고²⁾가 더러 있기는 했으나 도펀트가 산화에 미치는 영향에 관해서는 아직 잘 이해되지 않고 있는 실정이다. 그 이유는 실리사이드막을 증착시킨후 실리사이드를 결정화하고 저항값을 낮추기 위하여 annealing공정을 실시하게 되는데, 이때 다결정 Si내의 인(P)이 silicide막을 거쳐

furance로 outdiffusion 되기 때문에 그 다음 산화공정이 시작될 무렵에는 폴리사이드구조 내의 인의 양이 초기에 도핑해준 양보다 상당히 더 낮게 된다. 그러므로 인농도가 산화속도에 미치는 효과를 제대로 알수 없다.

실리콘의 산화 모델로 지금까지 가장 잘 알려진 것은 Deal-Grove 모델³⁾로서 이것은 다음식과 같은 linear-parabolic 산화관계식으로 나타내어 진다.

$$X_0^2/B + (B/A) = t + \tau$$

여기서 X_0 는 산화막두께, t 는 산화시간, B 는 포물선적 속도상수, B/A 는 직선적 속도상수이며, τ 는 초기산화막 두께를 시간으로 보정한 상수이다. Lie 등⁴⁾은 Deal-Grove 모델을 기초로 하여 폴리사이드 구조의 산화시 실리사이드막을 통한 Si의 확산과 성장하는 산화막을 통한 oxidant의 확산을 설명할 수 있는 실리사이드의 산화모델을 세운 바 있다. 또한 Lie 등의 실리사이드 산화 모델에서는 실리사이드 산화시의 직선적 속도상수가 단결정 Si산화시의 그것보다 더 크며, 실리사이드에 대한 포물선적 속도상수는 단결정 Si의 그것과 비슷한 것으로 예측한 바 있다.

본 연구에서는 텅스텐 폴리사이드를 어닐링한 후 dry산화한 경우와 wet산화한 경우 각각에 대해 다결정 Si내의 인의 농도가 산화막 성장속도에 미치는 영향에 관하여 조사하였다.

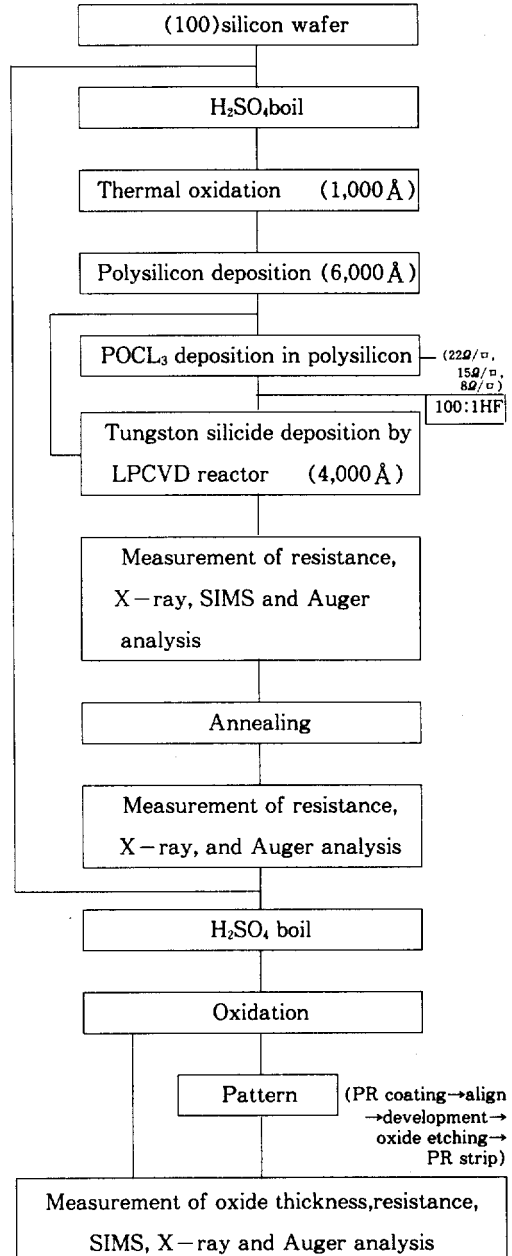
2. 실험방법

2-1 시편제작

표 1은 시편제작 과정과 분석과정을 보

표 1. 시편준비 및 분석과정.

Table 1. Schematic representation of sample preparation and analysis.



여주고 있다. Waker-Chemitronic사에서 제

텅스텐 폴리사이드의 산화반응속도에 미치는 인 도핑 농도의 영향(I)

조한 저항이 5-25 Ω /□이고 직경이 125mm인 붕소(Boron)를 도핑한 p-형(100)실리콘 웨이퍼를 HF:H₂O(1:100)용액에서 2분간 세척한 다음 deionized water로 다시 세척하였다. 그후, THERMCO사의 확산로를 사용하여 온도 950°C, 건식 O₂+HCl분위기에서 1,000A의 열산화막을 성장시켰다.

다결정 실리콘 층을 THERMCO사의 LP-CVD장비로, N₂분위기에서 (5%)SiH₄기체를 사용, 열분해 반응에 의해 산화막위에 6,000A두께로 도포하였다. 이때 압력은 0.34torr, 온도 625°C, 시간은 1시간 2분이었다. 막 두께는 Leitz사의 Nanospec장비를 사용하여 측정하였다.

다음, POCl₃을 다결정 실리콘 층에 확산 시킴으로써 인을 도핑하였다. 여기서 확산된 인의 분포를 균일하게 하기 위해 predeposition과 drive-in공정을 실시하였다. 또한 인의 도핑정도를 알기 위하여 (100)실리콘 웨이퍼를 같은 확산로에 넣어 공정을 진행시킨 후, 저항을 측정하여 이 저항을 다결정 실리콘 내의 인의 농도로 결정하였다. 공정시 N₂는 분당 15/1속도로 흘렸으며, 인의 농도를 반영하는 저항값이 22 Ω /□인 경우에는 POCl₃를 850°C에서 16.0cc/min으로 30분간 흘렸고, 15 Ω /□경우 990°C에서 35분, 8 Ω /□인 경우 950°C, 43분간 흘려주었다. 이 공정후, 다결정 실리콘 표면층에 생긴 P₂O₅와 SiO₂등을 제거하기 위하여 HF:H₂O(1:100)용액에서 2분간 에칭한 다음 deionized water로 세척하였다.

GENUS 8301 LPCVD장비를 사용하여, 다결정 실리콘 층위에 텅스텐 실리사이드를 도포하였다. 본 연구에서는 SiH₄ 기체의 유량을 1,900sccm으로, WF₆유량을 16.0sccm

으로 하여, 압력 200mtorr, 온도 360°C, 시간 490초의 조건에서 반응시켜 400A의 텅스텐 실리사이드를 도포(deposition)하였다.

다음, THERMCO사의 확산로를 사용하여, N₂분위기에서 900°C, 30분간 어닐링(annealing)처리하여 막을 결정화하였다.

2-2 열산화 및 패턴형성

산화에 앞서 130°C에서 H₂SO₄ 용액으로 웨이퍼 표면을 세척하였다. 다음 THERMCO사의 산화로 (그림 4참조)를 사용하여 wet O₂와 dry O₂ 분위기에서 산화를 실시하였다.

표 2는 산화조건을 나타내었다. 산화온도는 850°C, 900°C, 950°C, 1,000°C, 또한 산화시간은 wet산화경우 10분, 20분, 40분, dry산화경우 30분, 60분, 120분을 사용하였다. 그림 5는 dry O₂ 분위기에서의 산화공정 단계를 보여주고 있다. 한 예로써 850°C 산화경우를 살펴보면, 650°C에서 5 l/min 동안 N₂를 흘려주다가 15 l/min 으로 N₂의 양을 늘려 20분간 흘려주고, 다음 5 l/min O₂를 흘려주면서 노의 온도를 10°C/min 상승시켰다. 산화가 진행되는 동안은 15 l/min의 O₂를 흘렸고, 산화가 끝난후, 850°C에서 15 l/min N₂를 60분 흘려주었다. 다음 3.3°C/min의 냉각속도로 노의 온도를 650°C까지 저하시키고 그 온도에서 5 l/min로 N₂를 흘렸다.

Wet산화경우도 dry산화공정과 비슷하나, wet산화경우에는 산화가 진행되는 동안 5 l/min O₂와 7.5/min H₂를 동시에 흘려 산화를 진행시켰다.

산화공정후, 산화막의 두께를 측정하기 위하여 패턴을 형성하였다. 먼저 막위에 S-

표 2. 산화조건

Table 2. Oxidation conditions.

Type	Temp Time	850°C					900°C					950°C					1,000°C				
		u	22	15	8	M	u	22	15	8	M	u	22	15	8	M	u	22	15	8	M
wet oxida- tion	10"	u	22	15	8	M	u	22	15	8	M	u	22	15	8	M	u	22	15	8	M
	20"	u	22	15	8	M	u	22	15	8	M	u	22	15	8	M	u	22	15	8	M
	40"	u	22	15	8	M	u	22	15	8	M	u	22	15	8	M	u	22	15	8	M
dry oxida- tion	30"	u	22	15	8	M	u	22	15	8	M	u	22	15	8	M	u	22	15	8	M
	60"	u	22	15	8	M	u	22	15	8	M	u	22	15	8	M	u	22	15	8	M
	120"	u	22	15	8	M	u	22	15	8	M	u	22	15	8	M	u	22	15	8	M

U:undoped polysilicon 22:doped polysilicon (22Ω/□)
 15:doped polysilicon (15Ω/□) 8:doped polysilicon (8Ω/□) M:(100)Si

HIPLEY사의 감광액(photoresist)을 5,000 rpm에서 약 10,000Å 두께가 되도록 코팅하였다. 다음 NICON사의 축소투영노광기를 사용하여 노광하였고 현상전 처리를 실시하였다. 다음 bake를 하여 SHIPLY사의 현상 etchant에서 3분 20초동안 현상하였다. 감광액 테두리에 남은 현상용액을 중화시켜 없애기 위해 130°C의 HF:H₂O(1:100) 용액에서 10분동안 중화처리 한후 rebake하였다. 다음 BHF(Buffered HF:NH₄:HF=7:1) 용액에서 분당 1,200Å으로 산화막을 에칭하였다. 그후, strip전처리를 거쳐 황산으로 감광액 층을 벗겨내었다.

2-3 분석방법

산화막 두께는 (100)실리콘의 경우 ellipsometer, Nanospec, α-step으로 측정하였고 텅스텐 실리사이드 위의 산화막은 α-step으로 측정하였다. 산화막 두께(X_o)와 시간(t)의 분석은 선형 최소 자승법(linear least square method)을 사용하였다. 산화시 인의 거동은 SIMS로 분석하였다.

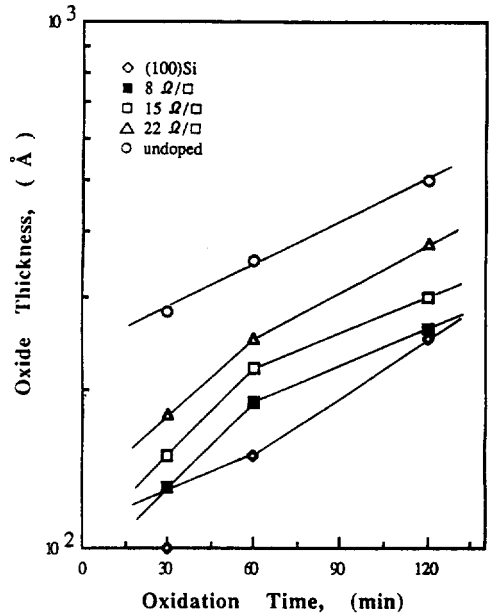


그림 2. 인도핑 농도가 다른 여러 텅스텐 폴리사이드를 900°C의 dry O₂분위기에서 산화시켜 얻은 산화막의 산화시간에 따른 두께의 변화.

Fig.2. Oxide thickness vs. oxidation time for WSi_x polycide in dry O₂ ambient with polysilicon phosphorus doping level as a parameter at 900°C.

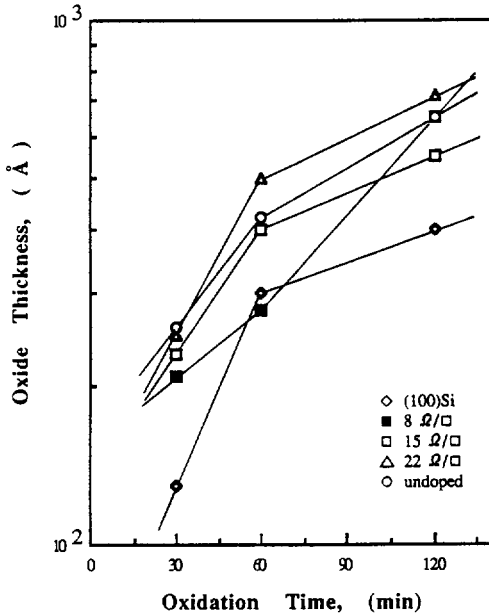


그림 3. 인도핑 농도가 다른 여러 텅스텐 폴리사이드를 950°C의 dry O₂분위기에서 산화시켜 얻은 산화막의 산화시간에 따른 두께의 변화.

Fig.3. Oxide thickness vs. oxidation time for WSi_x polycide in dry O₂ ambient with polysilicon phosphorus doping level as a parameter at 950°C.

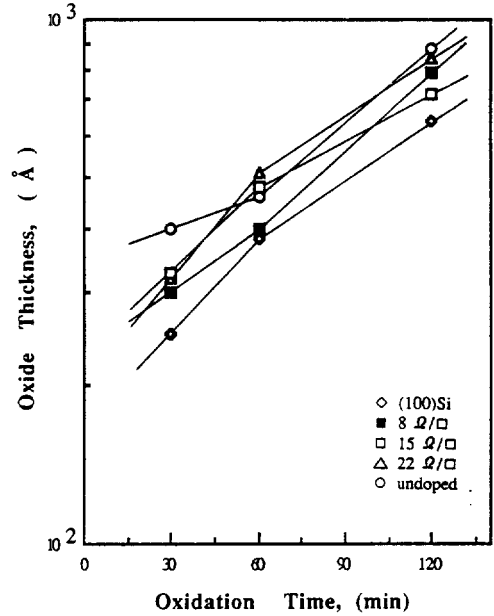


그림 4. 인도핑 농도가 다른 여러 텅스텐 폴리사이드를 1,000°C의 dry O₂분위기에서 산화시켜 얻은 산화막의 산화시간에 따른 두께의 변화.

Fig.4. Oxide thickness vs. oxidation time for WSi_x polycide in dry O₂ ambient with polysilicon phosphorus doping level as a parameter at 1,000°C.

3. 실험결과 및 고찰

3-1 산화반응 속도

본 산화실험에 사용된 텅스텐 폴리사이드막의 S_j/W평균조성비는 AES분석결과에 의하면 as-deposited상태에서 약2.6이었다.

그림 1~4는 각각 850°C, 900°C, 950°C, 1,000°C에서 dry oxidation data를 산화막의 두께 대 산화시간으로 plot한 것이며, 그림5~8은 각각 같은 온도에서의 wet oxidation

한 산화data를 plot한 것이다. 여기서 ■, △, ○ 및 □는 각각 다결정 Si내의 P의 농도가 0인것으로부터 점점 더 많은 시편을 나타내고, △는 (100)면의 단결정 Si시편을 나타낸다. 먼저항 값이 낮을 수록 P의 농도가 더 높다. 이 산화 data들을 잘 관찰하면, 다음과 같은 사실들을 알 수 있다.

- 1) dry oxidation과 wet oxidation공히, 모든 산화온도에서 인의 도핑 농도에 관계없이 항상, 폴리사이드의 산화속도

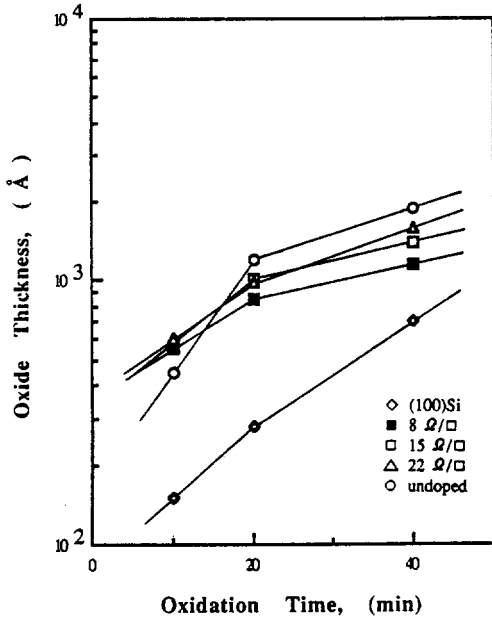


그림 5. 인도핑 농도가 다른 여러 텅스텐 폴리사이드를 800°C의 wet O₂분위기에서 산화시켜 얻은 산화막의 산화시간에 따른 두께의 변화.

Fig.5. Oxide thickness vs. oxidation time for WSi polycide in wet O₂ ambient with polysilicon phosphorus doping level as a parameter at 800°C.

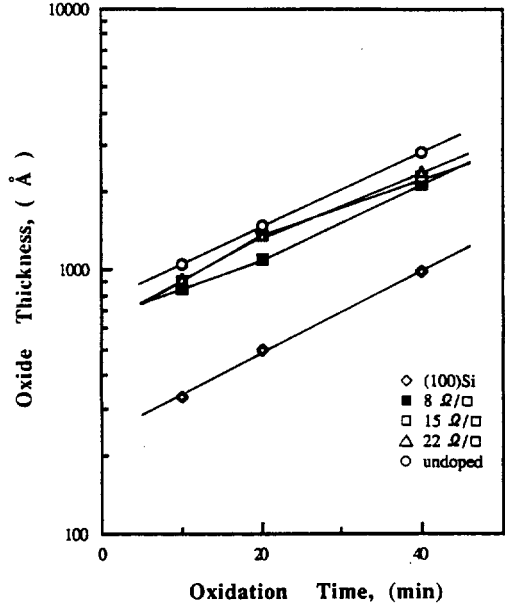


그림 6. 인도핑 농도가 다른 여러 텅스텐 폴리사이드를 900°C의 wet O₂분위기에서 산화시켜 얻은 산화막의 산화시간에 따른 두께의 변화.

Fig.6. Oxide thickness vs. oxidation time for WSi polycide in wet O₂ ambient with polysilicon phosphorus doping level as a parameter at 900°C.

가 (100)Si의 그것보다 더 높다. 또한, 폴리사이드와 (100)Si간의 산화속도의 차이는 dry oxidation보다 wet oxidation의 경우가 훨씬 더 크다.

- 2) 850°C와 900°C에서 dry oxidation한 경우, 다결정 Si내의 인의 도핑농도가 증가함에 따라 산화속도가 감소하였고 950°C와 1,000°C에서의 dry oxidation 경우에는 인의 농도와 산화속도간에 상관관계가 별로 없다.

- 3) wet oxidation의 경우는 본실험에서 사용된 모든 산화온도에 대하여 다결정 Si내의 인의 농도가 높을수록 polycide의 산화속도는 더 낮은 경향을 나타낸다.

- 4) 폴리사이드의 산화속도에 대한 P농도의 효과는 dry oxidation과 wet oxidation의 경우 모두 산화온도가 높을수록 더 적다.

- 5) 같은 산화온도에 대해 wet oxidation

텅스텐 폴리사이드의 산화반응속도에 미치는 인 도핑 농도의 영향(I)

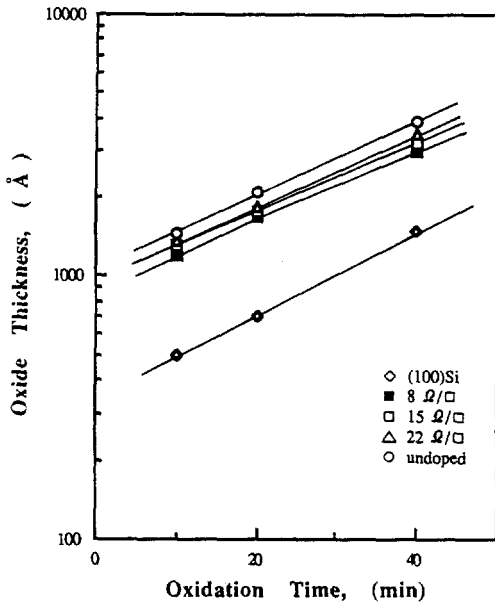


그림 7. 인도핑 농도가 다른 여러 텅스텐 폴리사이드를 950°C의 wet O₂분위기에서 산화시켜 얻은 산화막의 산화시간에 따른 두께의 변화.

Fig.7. Oxide thickness vs. oxidation time for WSi₃ polycide in wet O₂ ambient with polysilicon phosphorus doping level as a parameter at 950°C.

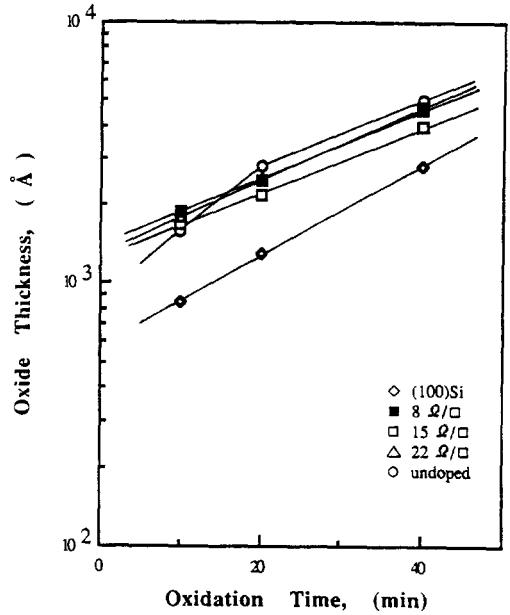


그림 8. 인도핑 농도가 다른 여러 텅스텐 폴리사이드를 1,000°C의 wet O₂분위기에서 산화시켜 얻은 산화막의 산화시간에 따른 두께의 변화.

Fig.8. Oxide thickness vs. oxidation time for WSi₃ polycide in wet O₂ ambient with polysilicon phosphorus doping level as a parameter at 1,000°C.

과 dry oxidation을 비교하면, wet oxidation속도가 dry oxidation속도의 약 5배 정도로 훨씬 더 빠르다.

이상에서 정리한 바와 같이 polycide의 산화속도는 다결정 Si내의 인농도의 증가에 따라 대체로 감소하는 것으로 보이며, 이것은 인의 농도가 증가함에 따라 산화속도가 증가하는 단결정이나 다결정Si의 산화경우와는 상반되는 경향이다.

여기서 한가지 상기해야 할것은 이 산화

실험에 사용된 시편들은 silicide의 도포(deposition)이후 그러나 산화공정 이전에 900°C의 질소분위기에서 30분간의 annealing공정을 거쳤다는 점이다. 따라서 이 경우는 나중에 기술할 annealing처리하지 않고 바로 산화공정을 실시한 경우와 구별되어야 한다.

그러면 본 실험에서 얻은 산화 data로부터 정리한 내용들을 하나씩 분석해보자.

3-2 Polycide와 (100) 단결정Si간의 산화속도의 비교

단결정 Si의 산화속도는 결정학적 면에 따라 차이가 있는데, 일반적으로 (111)Si면의 산화속도가 (100)Si면의 산화속도보다 더 빠르다. 이것은 산화초기나 저온산화시에 많이 기여하는 표면반응이 Si표면의 결정방위에 의존하기 때문이다. 표면반응은 반응에 기여할 수 있는 Si결합의 수와 반응이 시작되는 데에 필요한 활성화에너지의 크기에 따라 차이가 있다.(여기서 후자는 표면과 각도를 이루고 있는 Si-Si 결합은 SiO₂를 생성하는 데에 더 큰 활성화 에너지를 요한다는 요지의 geometric effect와 관계있음). 또한 다결정 Si은 여러 방위의 결정립(grain)들이 혼합되어 있으므로 산화속도는 여러 방위의 산화속도를 평균한 것에 해당하며, 대체로 산화속도가 가장 높은 (111)Si보다는 낮고 산화속도가 가장 낮은 (100)Si보다는 더 높은 산화속도를 나타낸다.⁵⁾

한편, Lie등은⁴⁾ 폴리사이드 구조에서의 실리사이드의 산화속도는 단결정 Si의 그것보다는 더 높고 도핑된 다결정-Si의 그것보다는 더 낮은 것으로 보고한 바 있다. 본 실험에서는 폴리사이드의 산화속도를 다결정 Si이나 (111)면의 단결정 Si의 그것과는 비교하지 않았으나, (100) 단결정Si의 그것과 비교하여 더 높은 것으로 보아 Lie등의 보고와 일치한다 할 수 있다.

3-3 폴리사이드 산화속도에 대한

인의 도핑농도의 영향

Annealing후의 실리사이드의 구조는 다결정 구조이므로 결정립(grain)들이 존재한

다. 그런데 결정내부에서의 확산(lattice diffusion)과 결정립계를 따라 일어나는 확산(grain boundary diffusion)간에 확산속도의 차이가 크기 때문에 실리사이드막 내에서의 Si원자들의 확산은 이 두 확산으로 나누어 생각해야 한다. 다결정 Si내에서는 항상 이 두종류의 확산이 동시에 일어나고 있으며, 둘중 어느쪽이 더 우세한가는 산화온도, 도펀트의 종류와 도핑농도 등에 의하여 결정된다. Fair의 설명에⁶⁾ 의하면, Si결정내에 어떤 농도이상으로 도펀트가 존재하면, Si-SiO₂계면에 과잉의 vacancy가 생성되며, 이 vacancy들은 oxidant원자들이 반응할 수 있는 자리를 더 많이 공급하는 역할을 하기 때문에 산화속도가 증가된다고 한다. Liu등은⁷⁾ Fair⁶⁾의 설명을 근거로, 고농도로 도핑된 폴리사이드 구조에서 도펀트들은 vacancy들을 형성하고, 이 vacancy들은 실리사이드 격자를 통한 Si원자들의 확산, 즉 lattice diffusion을 도움으로써 산화속도를 증가시키는 데 기여한다고 설명하였다.

한편, Mandurah등의⁸⁾ 보고에 의하면, As와 인은 결정립계에 편석(segregation)하는 경향이 있는데 반해, B(Boron)는 결정격자 내부에 머무르는 경향이 있다고 한다. Liu등은⁷⁾ Mandurah의 보고를 토대로 silicide내에서 P는 결정립계에 편석되어 Si원자들의 결정립계를 통한 확산을 방해하는 역할을 하기 때문에 실리사이드-SiO₂계면에서의 Si원자와 oxidant원자들이 만나는 속도가 저하되며, 결과적으로 폴리사이드의 산화속도가 감소된다고 설명하였다.

이상에서 설명한 바와 같이 P의 격자 확산은 산화속도를 증가시키는 반면, 결정립계 확산은 오히려 산화속도를 낮추는 효과를

텅스텐 폴리사이드의 산화반응속도에 미치는 인 도핑 농도의 영향(I)

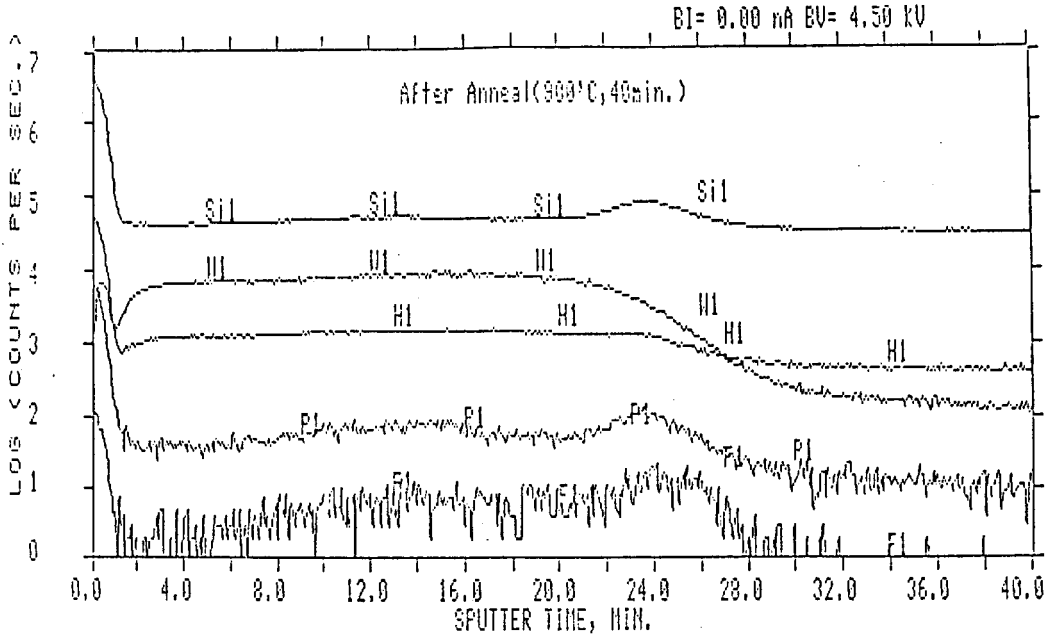


그림 9. 900°C에서 40분간 어닐링 처리한 후의 인 도핑한 다결정 실리콘 상의 텅스텐 실리사이드 막에 대한 SIMS depth profile.

Fig.9. SIMS depth profile of the tungsten silicide film on the phosphorus-doped poly-Si film annealed at 900°C for 40min.

나타낸다.

앞에서도 강조한 바와 같이 본 실험에 사용된 시편들은 산화공정에 앞서 annealing 처리되었다. 따라서 실리사이드막은 산화가 시작되기 이전에 이미 비정질 구조로부터 다결정(polycrystalline) 구조로 결정화되어 실리사이드 막내에는 결정립계(grain boundary)지역이 많이 존재하는 상태였다. 그러므로 산화온도가 낮을 때에는 격자확산보다 결정립계 확산이 더 우세하여 인농도의 증가에 따라 산화속도가 감소되는 반면, 산화온도가 높을 때에는 격자확산과 결정립계 확산의 기여도가 서로 비슷해져 인농도의 증가에 따른 산화속도의 변화가 뚜렷이 나

타나지 않는 것으로 생각된다.

그림 9와 10은 각각 annealing후와 산화후의 폴리사이드 구조의 SIMS depth profile이다. 이 두 그림으로부터 알 수 있듯이 annealing시에는 다결정 Si내에 존재하는 인이 실리사이드 막내로 확산해 들어가며 계속 윗쪽으로 이동하여 실리사이드 층 밖으로 out-diffusion되는 반면, 산화시에는 산화막이 P의 out-diffusion을 막는 역할을 하므로 실리사이드와 산화막의 계면에 쌓이게 된다.

그러므로 annealing후 산화한 시편의 경우 산화가 시작될 때에는 폴리사이드 내의 인의 농도가 annealing전보다 상당히 더 낮

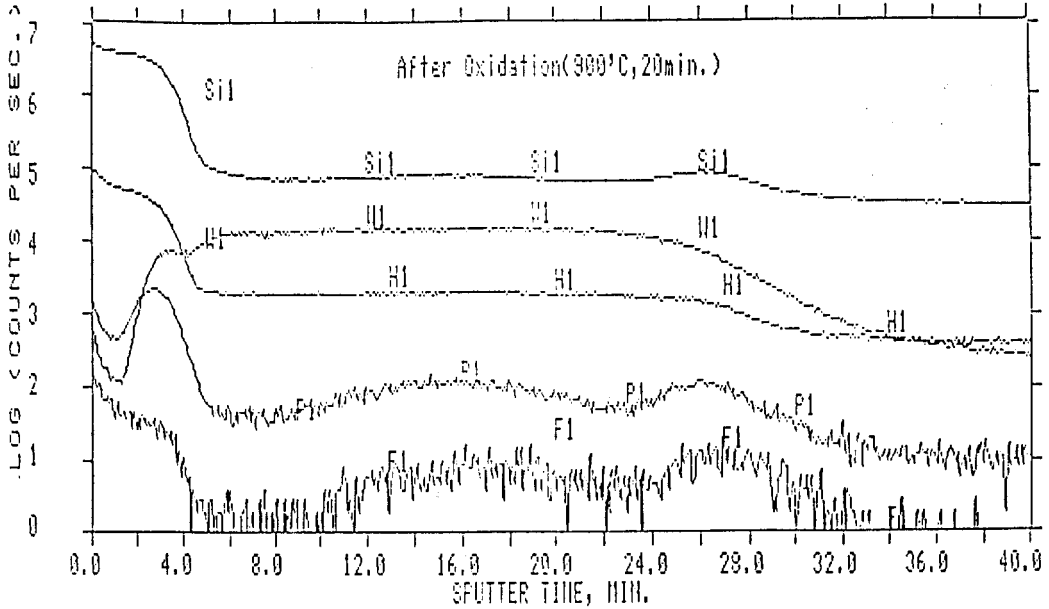


그림 10. 900°C에서 20분간 산화 처리한 후의 인 도핑한 다결정 실리콘 상의 텅스텐 실리사이드 막에 대한 SIMS depth profile.

Fig.10. SIMS depth profile of the tungsten silicide film on the phosphorus-doped poly-Si film annealed at 900°C for 20min.

아서 산화시에 실리사이드-SiO₂계면쪽에 쌓이는 인의 양도 더 적을 것이다. 뿐만 아니라 인 원자들은 대부분 결정립계에 편석되어 격자내에 존재하는 인의 양은 매우 적을 것이다.

Liu등의⁷⁾ 설명에 의하면, 격자확산은 인의 농도가 어떤 수준이상으로 높을 때에만, 과잉의 vacancy를 생성함으로써 산화속도를 증가시키는데 기여한다고 한다. 따라서 annealing에 의한 인농도의 저하도 격자확산의 기여도를 낮추는 원인이 될 수 있을 것이다.

산화온도가 높을 때에 인농도의 효과가 뚜렷이 나타나지 않는 또 한가지 원인은 고온에서는 표면반응보다 성장하는 산화막 내

에서의 oxidant의 확산이 전체 산화반응을 지배하기 때문으로 생각된다. 인은 SiO₂ 내에서의 확산계수가 낮아 실리사이드-SiO₂ 계면에 많이 쌓이고 SiO₂ 막내로 들어가는 양이 적으므로 SiO₂ 막내에서의 oxidant의 확산에 별로 도움을 주지 못한다. 그러므로 산화온도가 높을수록 polycide의 산화속도는 인 도핑 정도의 영향을 적게 받는다.

본 실험에서는 산화막두께 대 산화시간의 그래프에서 data point들이 일직선상에 오지 않아 직선적 속도 상수 B/A와 포물선적 속도 상수B는 잘 구할 수 없었다.

Data point들이 일직선상에 오지 않는 것은 아마 인의 outdiffusion이 시편에 따라 불균일하게 일어났기 때문으로 추측된다.

3-4 Dry oxidation와 rate wet oxidation rate의 비교

Wet 산화가 dry 산화보다 더 빠른 이유는 Si의 산화에서와 마찬가지로 성장하고 있는 산화막내에서 wet 산화의 oxidant인 H₂O의 용해도가 dry 산화의 oxidant인 O₂의 용해도보다 훨씬 더 높기 때문이다.

Wet O₂분위기에서의 산화속도가 dry O₂분위기에서의 그것보다 훨씬 더 빠른 것은 성장하는 산화막을 통한 oxidant의 확산이 전체 속도를 지배함을 의미한다. 이것은 Lie등의 보고⁴⁾와 일치하는 것이며, 실리사이드막 내에서의 Si의 확산이 polycide의 전체 산화속도를 지배한다는 Murarka의 보고²⁾와는 상반되는 것이다.

4. 결 론

본 연구에서 조사한 annealing처리후 산화한 경우 인도핑 농도가 폴리사이드의 산화반응에 미치는 영향을 요약하면 다음과 같다.

- 1) dry와 wet oxidation공히, 인의 농도에 관계없이 항상 폴리사이드의 산화속도가 (100)Si의 그것보다 더 높다. 또한 폴리사이드와 (100)Si의 산화속도의 차이는 dry oxidation보다 wet oxidation경우가 훨씬 더 크다.
- 2) 저온(850°C와 900°C)에서 dry oxidation한 경우, 인의 농도가 증가함에 따라 산화속도는 감소하며, 고온(950°C와 1,000°C)에서 dry oxidation한 경우에는 인농도와 산화속도간에 상관관계가 별로 없다.
- 3) Wet oxidation의 경우 모든 산화온도에

서 인의 농도가 높을수록 폴리사이드의 산화속도는 더 낮다.

- 4) Dry와 wet oxidation공히 폴리사이드의 산화속도에 대한 인농도의 효과는 산화온도가 높을수록 더 적다.
- 5) 같은 온도에 대해 wet oxidation rate가 dry oxidation rate의 약 5배 정도로 훨씬 더 빠르다.

참 고 문 헌

- 1) Pieter Burggraaf; Semiconductor International, 293~298, May(1985).
- 2) S. P. Murarka; "Silicides for VLSI application", Academic Press Inc, 2~9, (1983).
- 3) B. E. Deal and A. S. Grove; *J. Appl. Phys.* **36**, 3770(1965).
- 4) L. N. Lie, W. A. Tiller, and K. C. Saraswat; *J. Appl. Phys.* **56**(7), 1(1984).
- 5) B. E. Deal; *J. Electrochem. Soc.* **125**, 576(1978).
- 6) R. B. Fair; in Applied Solid State Science, Supplement 2, Silicon Integrated Circuits Part B, edited by D. Kahng(Academic, N.Y., 1981), p.1.
- 7) R. Liu, S. P. Murarka and Pelleg; *J. Appl. Phys.* **60**(9), 3335(1986).
- 8) M. M. Mandurah et.al.; *J. Appl. Phys.*, **51**, 5775(1980).

(1990년 2월20일 접수)